

修士論文

三次元計測向け高性能スマートイメージセンサ

大池 祐輔

東京大学大学院 工学系研究科 電子工学専攻

学籍番号 06411

指導教官 浅田 邦博 教授

2002年2月1日提出

目次

第1章	序論	1
1.1	研究の背景と目的	1
1.2	光投影法による三次元計測システム	2
1.2.1	主な三次元計測手法	2
1.2.2	三角測量の原理による距離計算	3
1.3	スマートイメージセンサ	5
1.4	本論文の構成	6
第2章	三次元静止画撮像用 高感度・広ダイナミックレンジセンサ	7
2.1	はじめに	7
2.2	従来の高感度・広ダイナミックレンジイメージセンサ	7
2.3	対数関数的応答および相関検波回路を有する画素回路	10
2.3.1	提案手法の原理と回路構成	10
2.3.2	測定と性能評価	12
2.4	高感度・広ダイナミックレンジポジションセンサ	15
2.4.1	ポジションセンサの設計・試作	15
2.4.2	測定と性能評価・比較	18
2.4.3	三次元計測への応用	22
2.5	さらなる高感度化・広ダイナミックレンジ化の検討	26
2.5.1	提案手法の原理と回路構成	26
2.5.2	画素回路の性能評価	29
第3章	三次元動画撮像用 行並列高速ポジションセンサ	35
3.1	はじめに	35
3.2	従来の三次元計測向け高速ポジションセンサ	36
3.3	行並列処理による高速なポジション検出センサ	38
3.3.1	行並列ポジション検出手法	38
3.3.2	行並列アドレスエンコード手法	40
3.3.3	回路構成	42

3.4	多階調化による高サブピクセル精度の実現	43
3.5	行並列処理による高速ポジション検出センサ	47
3.5.1	ポジションセンサのアーキテクチャ	47
3.5.2	ポジションセンサの設計・試作	48
3.5.3	性能評価	49
第4章	結論	53
	参考文献	55
	本研究に関する発表	59
	謝辞	60

目次

1.1	三次元計測手法	3
1.2	光投影法における三角測量の原理	4
1.3	スマートイメージセンサの信号処理の構成	5
2.1	LEPを用いた変調光の輝点検出センサ [18]	8
2.2	時間相関型イメージセンサの画素回路 [19]	9
2.3	時間差分型パルス光検出センサ [20] の画素回路	9
2.4	時間差分型パルス光検出センサ [20] の動作	9
2.5	提案する変調光検出手法	10
2.6	対数関数的応答および相関検波回路を有する画素の回路構成	10
2.7	制御信号のタイミング図	11
2.8	入力信号に対する積分回路の出力電位	12
2.9	試作した画素の写真	13
2.10	試作した画素の性能測定システム	13
2.11	試作した画素の検出感度とダイナミックレンジ	14
2.12	ポジションセンサの画素レイアウト	16
2.13	ポジションセンサの写真	16
2.14	ポジションセンサのアレイ構成	17
2.15	投射光の変調周波数に対する出力電圧と抑圧比	18
2.16	投射光と背景光の強度に対する出力電圧	19
2.17	ポジションセンサの検出感度とダイナミックレンジ	20
2.18	比較対象の画素回路	21
2.19	不均一な背景光下でのポジション検出測定システム	22
2.20	ポジション検出の測定結果	24
2.21	三次元計測システムの構成	25
2.22	距離精度の測定結果	25
2.23	三次元計測の測定結果	26
2.24	提案する変調光検出手法	27
2.25	電流型背景光抑圧回路を有する画素の回路構成	28

2.26 試作したセンサの写真	30
2.27 画素のレイアウト	30
2.28 測定システム	31
2.29 画素の出力波形 (検波前)	31
2.30 投射光の変調周波数に対する感度の関係	32
2.31 投射光の変調周波数に対する出力電圧と抑圧比	33
2.32 ポジションセンサの検出感度とダイナミックレンジ	34
3.1 スポット光およびシート光を用いた三次元計測システム	36
3.2 フレームメモリを有する高速ポジションセンサの画素回路 [30]	37
3.3 2進木走査による高速ポジションセンサの画素回路 [32]	38
3.4 センサ面上でのシート光の撮像例	39
3.5 シート光の両端画素の検出手法	40
3.6 行並列アドレスエンコード手法	41
3.7 画素の有する探索信号伝搬回路	42
3.8 画素の回路構成	43
3.9 光電流の蓄積時間	44
3.10 複数サンプリングによる行並列重心演算手法	45
3.11 サンプリングサブピクセル精度	46
3.12 ポジションセンサの基本構成	47
3.13 各行の重心演算回路の構成	48
3.14 画素のレイアウト	49
3.15 ポジションセンサのブロック図	50
3.16 ポジションセンサの写真	50
3.17 各手法における解像度とレンジマップ撮像時間	51

表目次

2.1 対数関数的応答および相関検波回路を有する画素の主な仕様	15
2.2 高感度・広ダイナミックレンジポジションセンサの主な仕様	17
2.3 高感度・広ダイナミックレンジポジションセンサの性能諸元	20
2.4 電流型背景光抑圧回路を有する画素の性能諸元	34
3.1 行並列処理による高速なポジションセンサの主な仕様	52

第1章

序論

1.1 研究の背景と目的

現在，実物と見紛うような3D コンピュータグラフィックを駆使した映画やテレビを目にする機会が増え，多くの人が家庭用ゲーム機やパソコンを使って，三次元映像をインタラクティブに操作している．これら映像情報メディアの三次元化と家庭への普及は目を見張るものがあり，今後もあらゆる場面で急速に映像情報メディアの三次元化が進むものと考えられる．

しかし，三次元情報の入力，表現，理解，伝送，圧縮，表示と多岐にわたる要素技術には未解決の問題が数多く残されている．三次元情報の入力技術のひとつである非接触三次元計測システムは，コンピュータビジョン，ロボットビジョン，物体認識，位置合わせなどの応用が様々な分野で用いられているが，今でも高速化や高解像度化，柔軟な視覚機能などが要求され続けている．一方，近年の集積回路技術の発展に伴い，チップ上で集積できるトランジスタの数は増加を続け，撮像素子のほかにも信号処理のための回路をセンサ面上に集積することが可能となってきた．このため従来の画像処理システムとして多く使われていたCCDに対して，信号処理回路がセンサ面上に集積されたスマートセンサやビジョンチップなどと呼ばれるCMOS スマートセンサ [1][2] が入力技術の高性能化のために盛んに研究されている．

三次元計測には両眼立体視法における2台のカメラの一方を光源にかえることで両眼立体視法で問題であった対応決定処理を不要にし，高い精度を実現する光投影法がある．光投影法を用いた三次元計測では，センサ面上で検出された投射光の座標と投射光源の位置情報から三角測量の原理によって対象物体の三次元情報を取得する．現在の光投影法による計測システムでは，センサ面上で十分に検出できるような強い輝度のレーザ光を投射する必要があり，測定対象と測定環境が限定され，可動型のロボットや車載用のセンサなどの日常生活への応用の障害となっている．様々な背景光の存在する環境で，人の目にも安全な強度の投射光を検出することは，

このような光投影法による三次元計測システムの応用において重要な条件である。また、光投影法によるシステムで物体の三次元情報を得るには、スポット状あるいはシート状などの投射光をスキャンし多くのフレームを撮像する必要がある。特に高解像度な三次元動画像の取得のように高フレームレートを要求されるシステムの実現は、CCDを用いた順次読み出し手法では困難である。そこで、冗長なデータの削減によるデータ転送におけるボトルネックの解消や、高いフレームレートでのポジション検出が必要となっており、信号処理回路をセンサ面上に集積したスマートイメージセンサによる前処理が重要となっている。

本研究では、対数関数的応答および相関検波回路を画素が有することで、広いダイナミックレンジと高い感度を実現するスマートポジションセンサを提案する。提案するポジションセンサを用いた三次元計測システムでは、ある周波数で変調を加えたレーザー光を対象物体に投射し、センサ面内の各画素でレーザーの変調周波数に同期した外部信号で検波を行い、有意画素を得る。これにより、様々な背景光のもとでも投射光を選択的に取得できる高感度を実現可能である。このポジションセンサを設計、試作し測定による性能評価を行なった。

また、三次元動画像取得に必要な高速なポジション検出のために、センサ面上で並列処理によるポジション検出を行ない高いフレームレートを実現するスマートセンサを提案する。高フレームレートを重視した画素内に探索信号伝搬回路を有する行並列ポジション検出センサを設計、試作し、評価を行なった。

1.2 光投影法による三次元計測システム

1.2.1 主な三次元計測手法

対象物体の距離情報を取得する手法は、大きく両眼立体視法、光投影法、レーダ法、テクスチャ投影法の4つに分類される [3]。以下に各手法の原理と特徴を示す。

両眼立体視法は図 1.1(a) に示すように、2台あるいはそれ以上のカメラを用いて対象物体を撮像し、特徴点の抽出と比較を行ない、三角測量の原理によって距離情報を得る方法である。この手法は死角が存在する可能性があり、特徴点の抽出や比較の技術はまだ課題が多い。そのため用途によっては十分な精度が得られなかったり、複雑な計算処理を要し高速化が難しいという問題がある。しかし、この手法は対象物体のありのままを観測する受動的な手法であるため、他の手法では実現が難しい用途も少なくない。

光投影法は図 1.1(b) に示すように、両眼立体視法の方のカメラを光源に置き換えたものであり、投射した光源の反射をカメラで取得し、そのセンサ面上での位置

と投射光源の位置，投射光の方向から三角測量の原理により距離情報を得るものである．この手法は両眼立体視法における特徴点抽出や比較を単純化しており，高い精度の距離情報を簡単な計算処理で得ることができる．しかし，この手法は制御可能な光源の投射が必要であり，投射光の反射を十分に検出できるような測定環境と対象物体に制限されるという問題がある．

レーダ法は観測点から発した信号が空中を伝搬し対象の表面で反射して戻ってくるまでの時間を測定することによって距離情報を得る．この手法は死角が存在せず，両眼立体視法や光投影法同様，絶対距離の測定が可能である．一般に三角測量が困難であるような長距離における距離測定に向いており，小さな凹凸などを高い精度で測定する用途には向いていない．また，テクスチャ投影法は人工的なテクスチャを投射し，その見掛けの歪みから相対距離を得る方法である．よって，得られる距離情報は物体表面の傾斜や凹凸などの相対距離である．

以下，対象とする光投影法による三次元計測システムの原理と高性能化に向けた従来の研究について述べる．

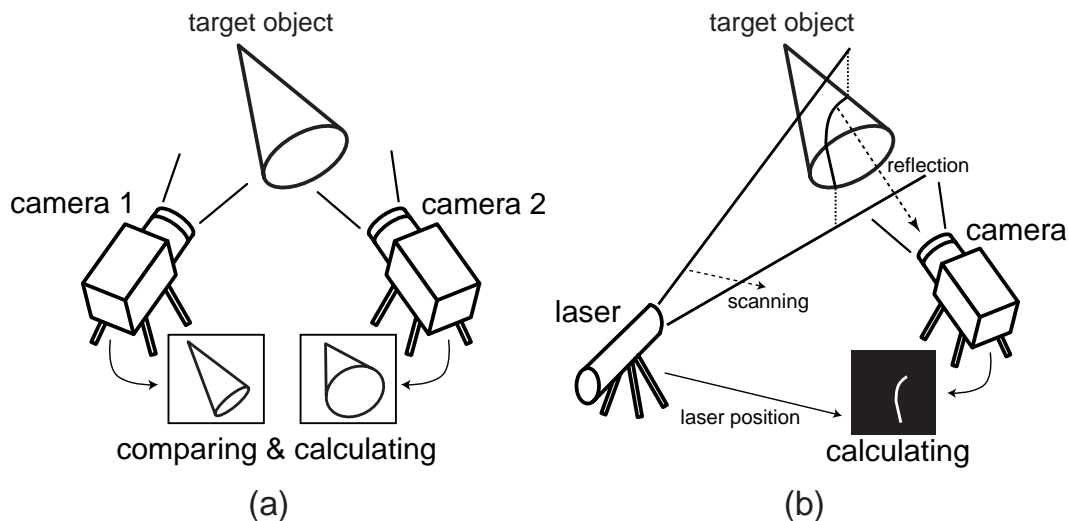


図 1.1 三次元計測手法：(a) 両眼立体視法，(b) 光投影法

1.2.2 三角測量の原理による距離計算

光投影法による三次元計測はレーザなどの光源を物体に投射し，その物体上の投射光の座標をセンサを用いて取得する．取得した投射光の位置と光源の投射方向から三角測量の原理によって三次元座標を得る．図 1.2 に示すように，三次元空間 (x, y, z) 正規直交座標系に対して，光源と視点のふたつの位置座標を $e_1(d/2, 0, 0)$, $e_2(-d/2, 0, 0)$ とする．ある点 p に対して， $\angle pe_1e_2 = \alpha_1$, $\angle pe_2e_1 = \alpha_2$ かつ e_1, e_2, p を通過する平面 π

が $x-z$ 平面と θ の角度をなすとする． $\alpha_1, \alpha_2, \theta$ は光源の設定値および点 p を観測したときに直接得られる値である．このとき，点 p の三次元位置 (x_p, y_p, z_p) は次のように求められる．

点 p から x 軸へ下ろした垂線の足の長さ l は，

$$\tan \alpha_1 = \frac{l}{d/2 - x_p} \quad (1.1)$$

$$\tan \alpha_2 = \frac{l}{d/2 + x_p} \quad (1.2)$$

が成り立つから，両式から x_p と l について解くことで

$$x_p = \frac{d(\tan \alpha_1 - \tan \alpha_2)}{2(\tan \alpha_1 + \tan \alpha_2)} \quad (1.3)$$

$$l = \frac{d \tan \alpha_1 \tan \alpha_2}{\tan \alpha_1 + \tan \alpha_2} \quad (1.4)$$

が得られる．また， $y_p = l \sin \theta, z_p = -l \cos \theta$ であるから，

$$y_p = \frac{d \tan \alpha_1 \tan \alpha_2 \sin \theta}{\tan \alpha_1 + \tan \alpha_2} \quad (1.5)$$

$$z_p = \frac{d \tan \alpha_1 \tan \alpha_2 \cos \theta}{\tan \alpha_1 + \tan \alpha_2} \quad (1.6)$$

を得ることができ，三角測量の原理により観測データから点 p の三次元座標を決定できる．投射光としてこの原理をそのまま実現したスポット光を投射するシステムや，距離画像を少ないフレーム数で得られるシート光を投射するシステムなどがある．

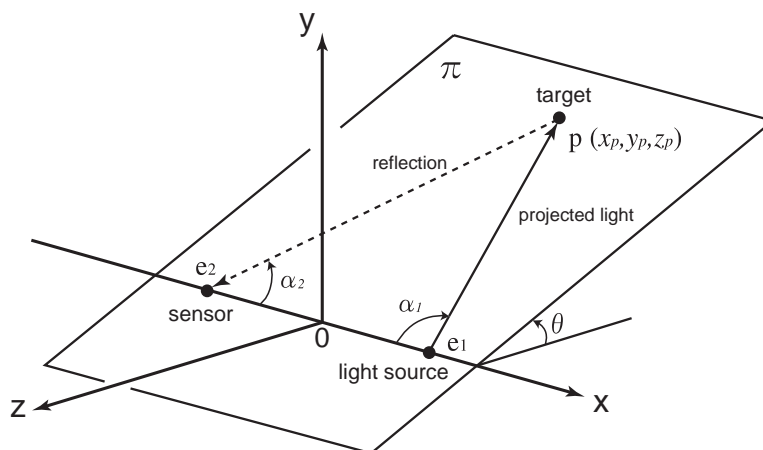


図 1.2 光投影法における三角測量の原理

1.3 スマートイメージセンサ

光投影法による三次元計測システムがイメージセンサに要求する性能として、投射光に対する高い検出感度や背景光に対するダイナミックレンジ、動画撮像レベルの高フレームレートなどがある。このような特殊用途に要求される性能を満たす手段としてスマートイメージセンサがある。スマートイメージセンサとは従来のイメージセンサに簡単な信号処理機能を持たせたものであり、他にコンピュータショナルセンサ、インテリジェントセンサ、ビジョンチップ [2] などと呼ばれている。近年の CMOS 集積回路技術の急速な進歩によりイメージセンサの受光部にさまざまな信号処理回路を集積することが可能になったことや、HDTV における高解像度化やロボットビジョンにおける高フレームレート化など撮像素子に対する高機能化、高性能化の要求が高まってきたことを背景に、最近盛んに研究が行なわれている。

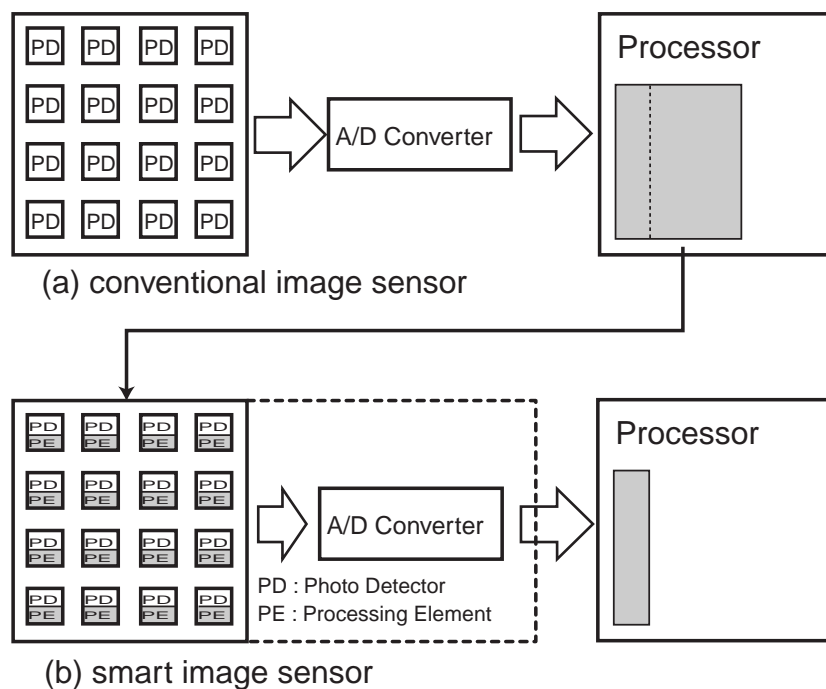


図 1.3 スマートイメージセンサの信号処理の構成

従来の画像処理システムでは、図 1.3(a) のように画像入力に対して A-D 変換、信号の転送、信号処理の順に行なわれてきた。このような画像入力と信号処理が独立に行なわれる場合、信号処理の自由度は高いものの、撮像された画像情報すべてを信号処理部に転送する必要がある。センサ面上に信号処理回路を含んだスマートイメージセンサでは、図 1.3(b) のようにセンサ面上で前处理的な信号処理を行なう。ここでの前処理とはエッジ抽出 [4] やノイズ除去 [5][6]、二値化、解像度の変更 [7] な

どの簡単なものから，動き検出 [8]-[12] や画像圧縮 [13][14] などの複雑な信号処理までを含み，転送路のボトルネックが軽減によるシステム全体を高速化や，従来失われていた情報を画素内での前処理によって得られる可能性がある．

以下にスマートイメージセンサの特徴を挙げる．

- 撮像時の2次元配列をそのまま生かした並列処理が可能
- 処理回路により開口率が下がり，高解像度化が困難
- 信号処理回路によりセンサ全体の消費電力の増大

スマートイメージセンサの最大の特徴は，受光部に信号処理機能を持たせることであり，CMOS回路との親和性の高いCMOSセンサが用いられることが多い．問題点については集積回路技術の進歩により処理回路の面積や消費電力は小さくなると考えられる．スマートイメージセンサは受光部に集積できる処理回路が限られるため，汎用的な機能をもつイメージセンサではなく，それぞれの目的に特化した機能を持つセンサとして発展していくと考えられる．

このようなセンサ面上での前処理によって，従来のイメージセンサで実現が困難であった，三次元静止画撮像における高い感度のポジション検出や背景光に対する広ダイナミックレンジの実現の可能性がある．また，センサ面上に高速なポジション検出手法を実装することによって，三次元動画撮像に必要なデータのみを転送でき，伝送路のボトルネックの解消や高フレームレート化の可能性がある．

1.4 本論文の構成

前節までに述べた三次元計測技術やスマートイメージセンサおよび撮像素子の技術をふまえ，本論文では高度な三次元計測システム実現のための，三次元計測向けスマートイメージセンサの高性能化を目的とする．第2章では，対数応答回路および相関検波回路による高感度・広ダイナミックレンジ変調光検出手法を提案し，試作したポジションセンサによる測定結果を示す．また，さらなる高感度化・広ダイナミックレンジ化を実現するために電流型背景光抑圧回路を有する画素回路を提案し，測定による性能評価を示す．第3章では，三次元動画撮像を目的とした行並列処理による高速ポジション検出とアドレスエンコード手法を提案し，その性能評価を示す．最後に第4章で全体のまとめと結論とする．

第2章

三次元静止画撮像用 高感度・広ダイナミックレンジセンサ

2.1 はじめに

従来のイメージセンサやポジションセンサ [15]-[17] などを用いた3次元計測システムでは、投射光の座標を得るためにセンサ面上で輝度のピークを示す場所を検出する。この検出手法では、強い背景光が存在するような理想的でない環境に対象物体があるとき、投射光の位置を検出するのに様々な問題が生じる。この問題の解決法のひとつとして、変調を加えた光を投射し、その変調周波数を検出することで、背景光を抑えて高い感度を得るイメージセンサが提案されている [18]-[20]。しかし、これらのイメージセンサは不均一な背景光に対して精度を保つことができなかつたり [18]、線形な差分回路の信号電位の飽和によってダイナミックレンジが制限される [19][20]。このため、屋外での三次元計測のような強いコントラストを持った画像に対して減光フィルタなしで適用することはできない。

本章では、対数関数的応答および相関検波機能を画素に有することで、広いダイナミックレンジと高感度を実現するスマートポジションセンサを提案する。提案するポジションセンサは高い感度のポジション検出を広いダイナミックレンジで実現可能であり、これまで問題であった測定環境や対象物体の制限を大幅に改善することができる。

2.2 従来の高感度・広ダイナミックレンジイメージセンサ

これまで、通常の画像を撮像することを目的として高感度・広ダイナミックレンジを実現したイメージセンサは数多く提案されている [21]-[25]。これらのイメージセンサは強いコントラストを持った画像に対して非線型な圧縮を行ない広ダイナミックレンジを実現しているが、ポジション検出の感度、すなわち測定対象の置かれて

いる場所の背景光の強さと検出可能な投射光の強さの比 (SBR: Signal-to-Background Ratio) に注目すると、通常のイメージセンサと同様の感度しか実現できない。これは結局、広ダイナミックレンジであっても投射光の座標を得るのにセンサ面上での輝度のピークを検出しているため、背景光により強い部分が存在すると投射光の検出が困難になるためである。

この問題を解決するために、ポジション検出の高感度化と複数光源による三次元計測システムを目指して、変調した投射光を検出するポジションセンサが提案されている [18]。図 2.1(a) のような面状の LEP (Lateral Effect Photodiode) に変調を加えたスポット光があたると、その強度に応じて各辺の出力端子へと電流が流れる。図 2.1(b) に示すように、向かい合う辺へ流れた電流にバンドパスフィルタをかけ光源を選択し、それぞれの出力の位相差を得ることで位置を特定する。この手法ではバンドパスフィルタと位相差による検出によって直流成分が抑圧され、通常のイメージセンサよりも高い感度のポジション検出が期待できるが、LEP を用いているため背景光がセンサ面上で均一に存在しないときはポジション検出の精度を維持することが難しく、測定環境が限定される。

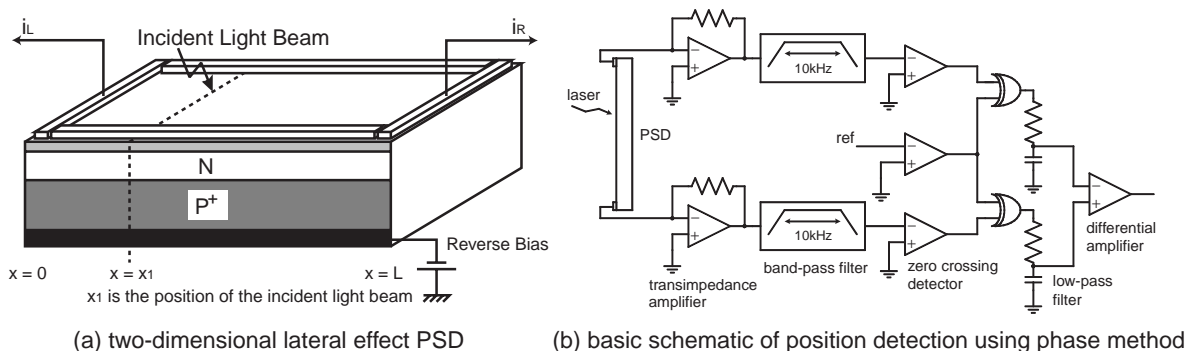


図 2.1 LEP を用いた変調光の輝点検出センサ [18]

時間相関型イメージセンサ [19] は背景光を抑圧し、高いポジション検出の感度を得ることが可能である。図 2.2 に示される画素回路によって、光電流は $MPY+$ と $MPY-$ によって C_1, C_3 および C_2, C_4 へ分配される。変調した光の周波数に一致した場合、各容量の電位差が最大となり有意画素となる。この手法は線形の差分回路を用いているため、信号電位の飽和が発生し、ダイナミックレンジが著しく制限される。このため屋外での測定など強いコントラストを持つ画像に対して適用が難しい。

背景光のみの画素値を保持し、投射光を与えたときの画素値との差分を得てポジション検出を行なうポジションセンサ [20] が提案されている。これは前述した時間相関型イメージセンサ [19] の 1 パルス分を用いて検波していることになり、同様の

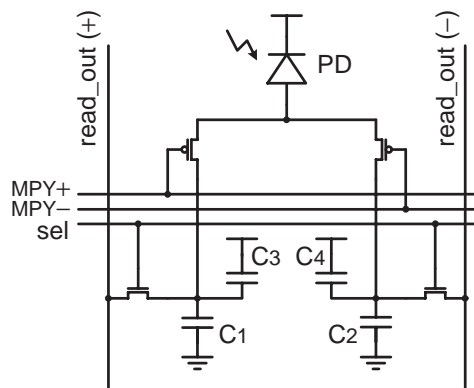


図 2.2 時間相関型イメージセンサの画素回路 [19]

理由からダイナミックレンジが制限される．このセンサは蓄積時間をコントロールできるため，ダイナミックレンジを広げることが原理的に可能であるが，背景光の変化に対応するのは難しく，特に不均一な背景光に対して適当な蓄積時間を維持するのは困難である．さらに短い蓄積時間はノイズを増大させ，感度を損なうことが指摘されている．

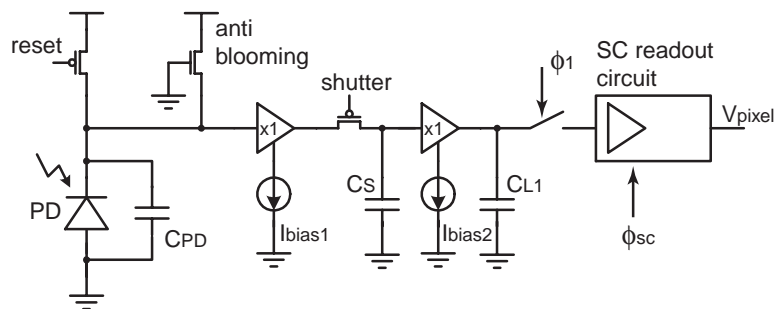


図 2.3 時間差分型パルス光検出センサ [20] の画素回路

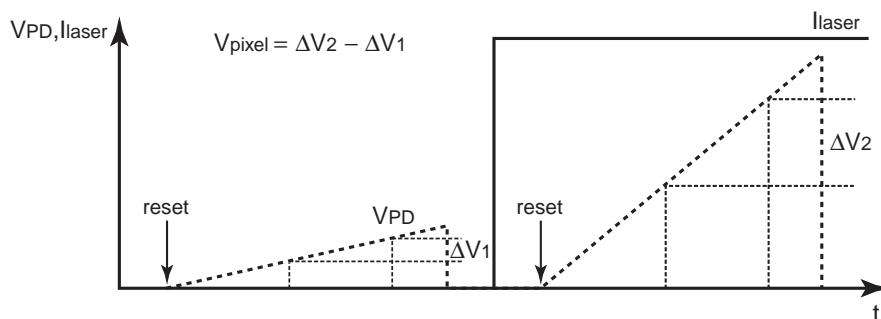


図 2.4 時間差分型パルス光検出センサ [20] の動作

2.3 対数関数的応答および相関検波回路を有する画素回路

2.3.1 提案手法の原理と回路構成

図 2.5 に提案する変調光検出手法を示す．フォトダイオードはパルス発生器によって変調された投射光の反射を受光する．受光部として対数関数的応答を示す回路を有し，遅延回路と差分回路によって時間領域での信号電位の差を得る．得られた信号電位の差とレーザ光の周波数と同期した外部信号との乗算を行い，その結果を積分することで入射光の同期成分の有無を判別する．図 2.6 に対数関数的応答および相関検波回路を有する画素の回路構成を示す．

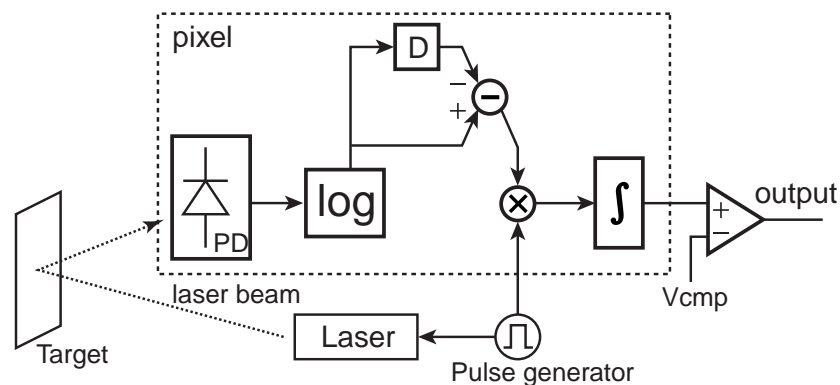


図 2.5 提案する変調光検出手法

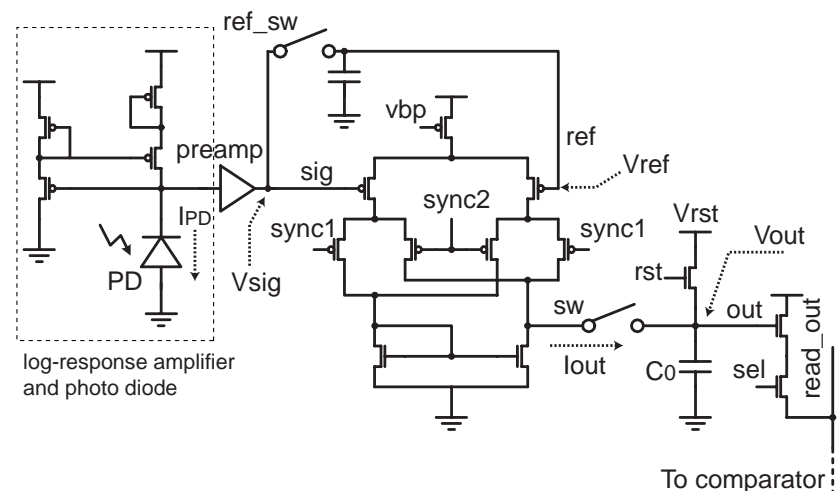


図 2.6 対数関数的応答および相関検波回路を有する画素の回路構成

入射光の輝度はフォトダイオードによって光電流 $I_{PD}(t)$ に変換される．光電流の振幅を増幅するアンプを持った対数関数的応答を有する受光回路では，以下の式の

ような入射光の輝度に対して対数圧縮された信号電位 $V_{sig}(t)$ が発生し，広いダイナミックレンジを実現する．

$$V_{sig}(t) = \alpha \log I_{PD}(t) \quad (2.1)$$

α は対数応答回路およびプリアンプで決まる定数である．サンプル&ホールド回路では，検出すべき信号周波数が f_0 のとき周波数 $2f_0$ のタイミングで ref_sw 信号によって $V_{sig}(t)$ を保持する．この電位 $V_{ref}(t)$ は以下の式で表される．

$$V_{ref}(t) = V_{sig}(t - \frac{1}{2f_0}) \quad (2.2)$$

$V_{ref}(t)$ と $V_{sig}(t)$ の差 ΔV_{sig} と，検出する信号周波数 f_0 に同期した外部信号 $V_{sync1}(t)$ と $V_{sync2}(t)$ の差 ΔV_{sync} の乗算を行うことで，入力信号を検波する．図 2.7 に制御信号のタイミング図を示す．

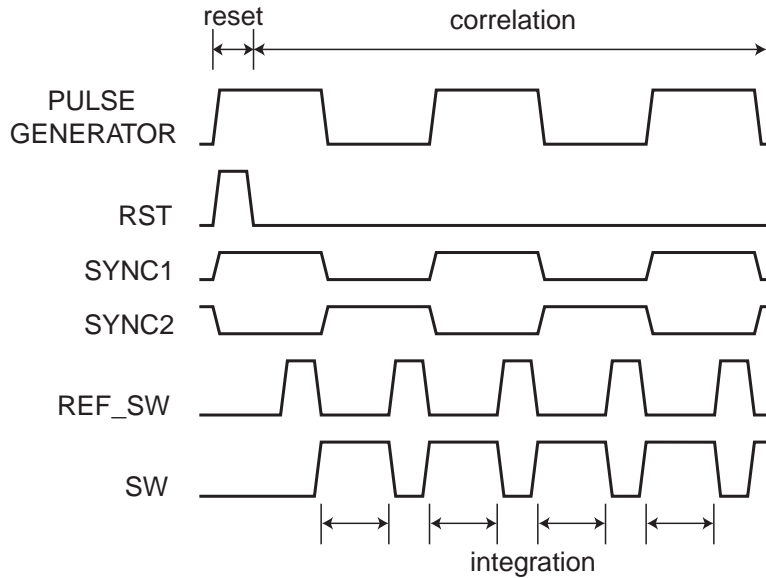


図 2.7 制御信号のタイミング図

アナログ乗算器の出力電流 $I_{out}(t)$ はキャパシタンス C_0 に積分され，出力電位 $V_{out}(t)$ が得られる．

$$V_{out}(t) = \frac{1}{C_0} \int_{t-T}^t I_{out}(\tau) d\tau + V_0 \quad (2.3)$$

$$I_{out}(t) = I_b \tanh \frac{\kappa \Delta V_{sig}(t)}{2} \tanh \frac{\kappa \Delta V_{sync}(t)}{2} \quad (2.4)$$

$$\Delta V_{sig} = V_{sig} - V_{ref} \quad (2.5)$$

$$\Delta V_{sync} = V_{sync1} - V_{sync2} \quad (2.6)$$

ここで T は1フレームの時間, κ はアナログ乗算器のゲイン定数, V_0 は積分回路の出力バイアス電圧である.

図 2.8 の (a)-(d) のように, 入射光によって生じた信号電位 $V_{sig}(t)$ が検出すべき周波数成分を持つときのみ出力電圧 $V_{out}(t)$ は単調増加となり, その画素での変調されたレーザの入射の有無が判別される. 一方, 図 2.8 の (e) のように入力に投射した変調光が含まれず, 背景光のみが入射した場合には V_{out} は定数である. V_{out} がソースフォロア回路で読み出され, 参照電位 V_{cmp} と比較されることで, 投射した変調光が検出される.

$$V_{out}(t) \geq V_{cmp} \quad (2.7)$$

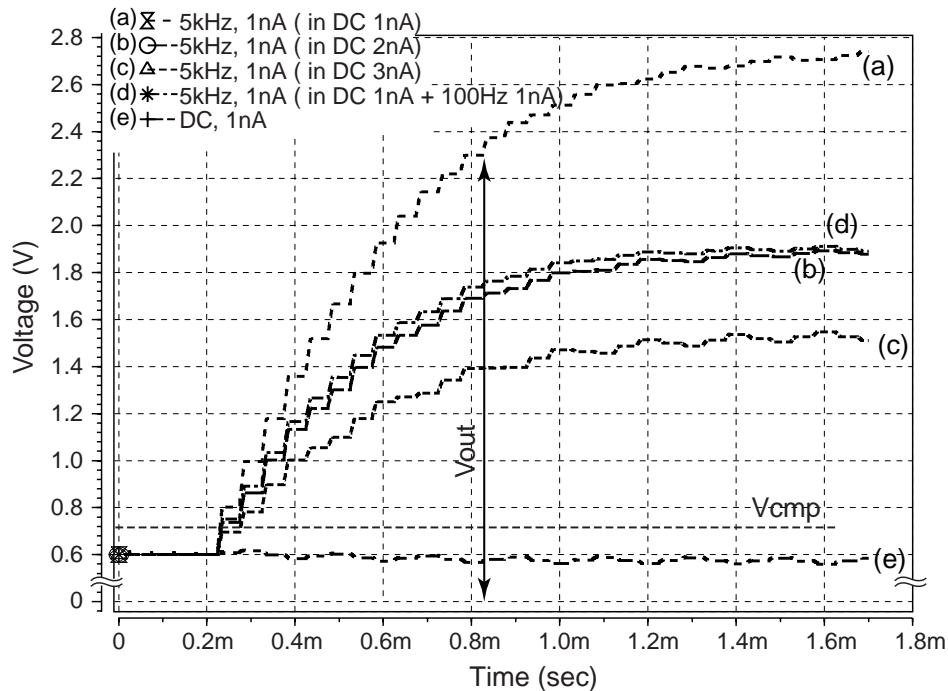


図 2.8 入力信号に対する積分回路の出力電位

2.3.2 測定と性能評価

対数関数的応答および相関検波回路を有する画素を $0.6\mu\text{m}$ CMOS 3-Metal 2-Poly-Si プロセスを用いて試作を行なった¹. 図 2.9 に試作した画素のチップ写真を示す.

¹本チップ試作は東京大学大規模集積システム設計教育研究センターを通し ローム(株)および凸版印刷(株)の協力で行われたものである.

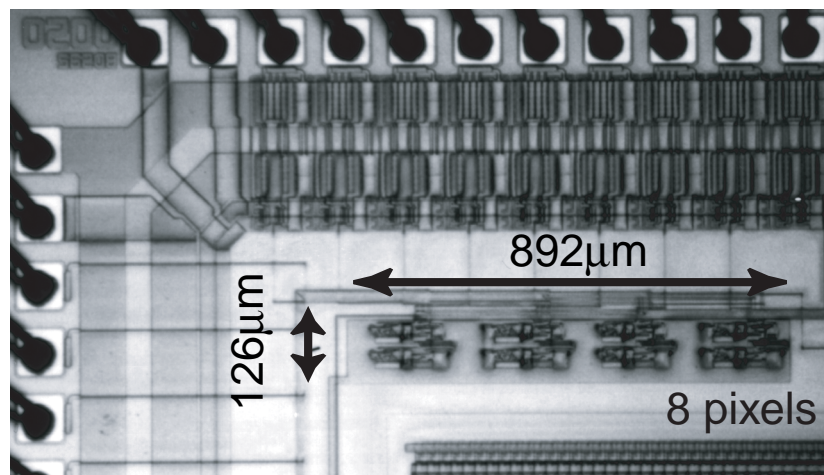


図 2.9 試作した画素の写真

画素サイズは $32.0\mu\text{m} \times 54.0\mu\text{m}$ であり，開口率は 23.5% である．フォトダイオードは n 拡散と p 基板によって形成されている．試作した画素の性能評価のための測定システムを図 2.10 に示す．この測定システムは試作したチップ，センサおよび投射光を制御するコントローラ，波長 635 nm の変調可能なレーザポインタ，背景光生成のための照度が制御可能なプロジェクタ，レーザ光の強度制御のための減光フィルタ (ND filter) から構成される．レーザポインタの最大出力は 2.8 mW であり，最大変調周波数は 1 kHz である．コントローラでパルス変調されたレーザ光は減光フィルタを通してセンサに直射される．プロジェクタの直流光も同時にセンサに照射され，双方の強度を制御することで試作したセンサの変調光の検出限界を得る．

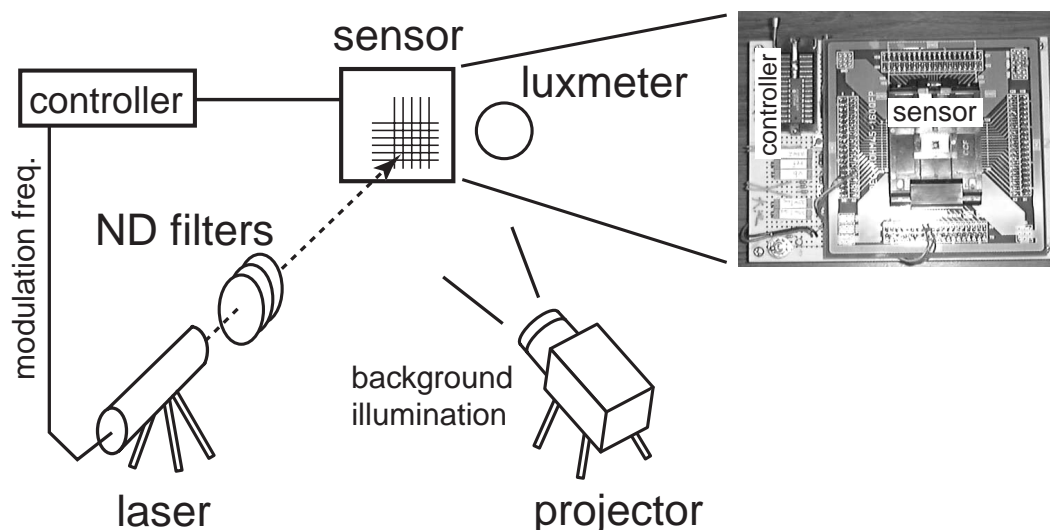


図 2.10 試作した画素の性能測定システム

図 2.11 に背景光の強度に対する検出可能な変調光の強度を示す．測定結果からポジション検出の感度である SBR(Signal-to-Background Ratio) が 0 以下，すなわち背景光よりも弱い投射光の検出が広いダイナミックレンジで可能であることが確認された．SBR が最小で -11.3 dB という高感度ポジション検出を実現している．例えば，真夏の太陽下を仮定したときの背景光 1.0×10^5 lx に対して，約 1.5×10^4 lx に相当する強度のレーザの照射で計測システムを構築することが可能である．また，変調光が入射していない画素では背景光の強度に関わらず正しく判定可能であった．つまり，従来のイメージセンサを用いたポジション検出で問題であった，投射光が入射していない画素により強い輝度の背景光が入射したときの誤検出を防ぐことが可能である．

提案する変調光検出画素を用いたポジションセンサは，屋内から屋外までの広い範囲で，弱い強度の投射光を検出可能であり，光投影法を用いた三次元計測システムの適用範囲を大幅に広げることが期待できる．また，変調周波数に対する選択的な検出が可能であるため多光源を用いた三次元計測システムなどの応用も可能にする．最後に試作した画素の主な仕様を表 2.1 に示す．

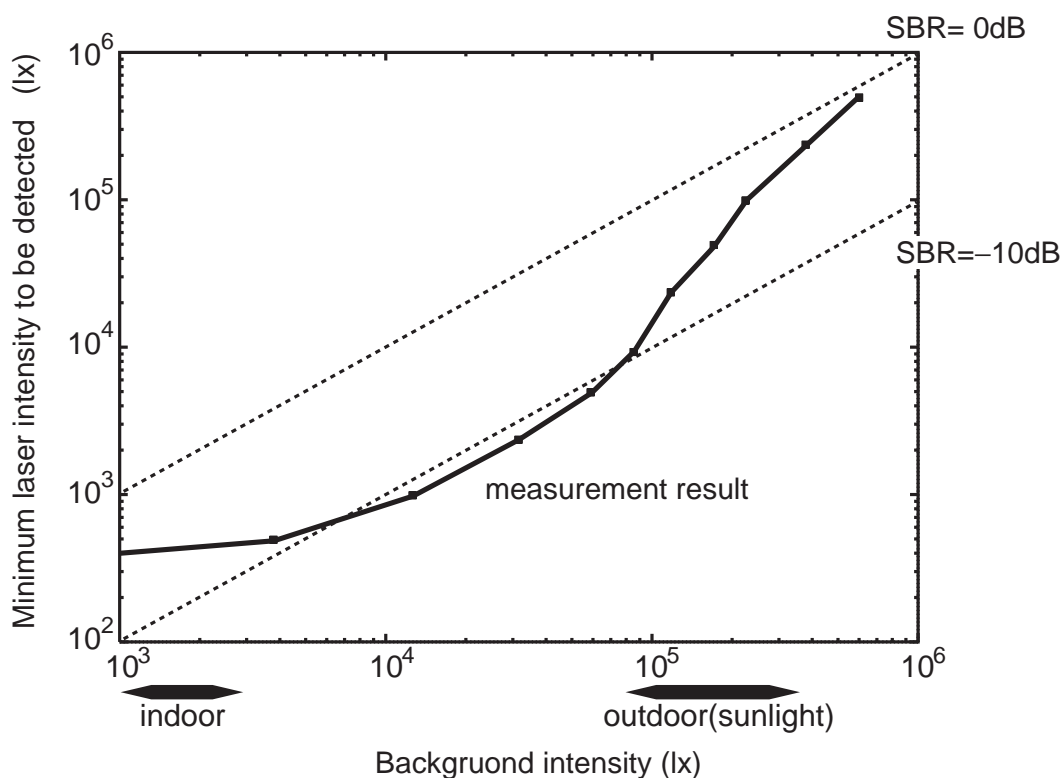


図 2.11 試作した画素の検出感度とダイナミックレンジ

表 2.1 対数関数的応答および相関検波回路を有する画素の主な仕様

Process	0.6 μm CMOS 3-metal 2-poly-Si
Chip size	3.9 mm \times 3.9 mm
Pixel size	32.0 μm \times 56.0 μm
Fill-factor	23.5 %
Num. of transistors	18 transistors and 2 capacitors
Frame interval	5 ms (at $f_0=1\text{kHz}$)
Minimum SBR	-11.3 dB

2.4 高感度・広ダイナミックレンジポジションセンサ

2.4.1 ポジションセンサの設計・試作

対数関数的応答および相関検波回路を有する変調光検出画素の試作結果をもとに、0.5 μm CMOS 3-Metal 1-Poly-Si プロセスを用いて 64 \times 64 画素を有する高感度・広ダイナミックレンジポジションセンサを設計、試作した²。

図 2.12 に画素のレイアウトを示す。画素のサイズは 40 μm \times 40 μm であり、開口率は 18.05%であった。フォトダイオードは n 拡散と p 基板で形成され、画素はゲートと拡散による MOS キャパシタを含めて 24 トランジスタで構成される。

図 2.13 に試作したポジションセンサの写真を示す。チップサイズは 4.8mm \times 4.8mm である。試作したポジションセンサは図 2.14 に示すように、64 \times 64 画素アレイ、各行のリセットと読み出し選択のためのアドレスデコーダ、列並列の読み出し回路とコンパレータ、出力用マルチプレクサから構成される。画素の値は列並列にコンパレータで参照電位と比較され、有意画素か否かを判定される。表 2.2 に試作した高感度・広ダイナミックレンジポジションセンサの主な仕様を示す。

²本チップ試作は東京大学大規模集積システム設計教育研究センターを通し 日立北海セミコンダクター株式会社および大日本印刷株式会社の協力で行われたものである。

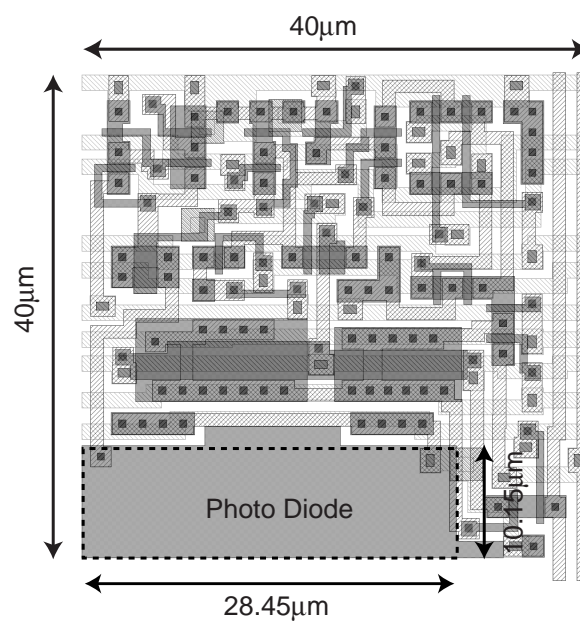


図 2.12 ポジションセンサの画素レイアウト

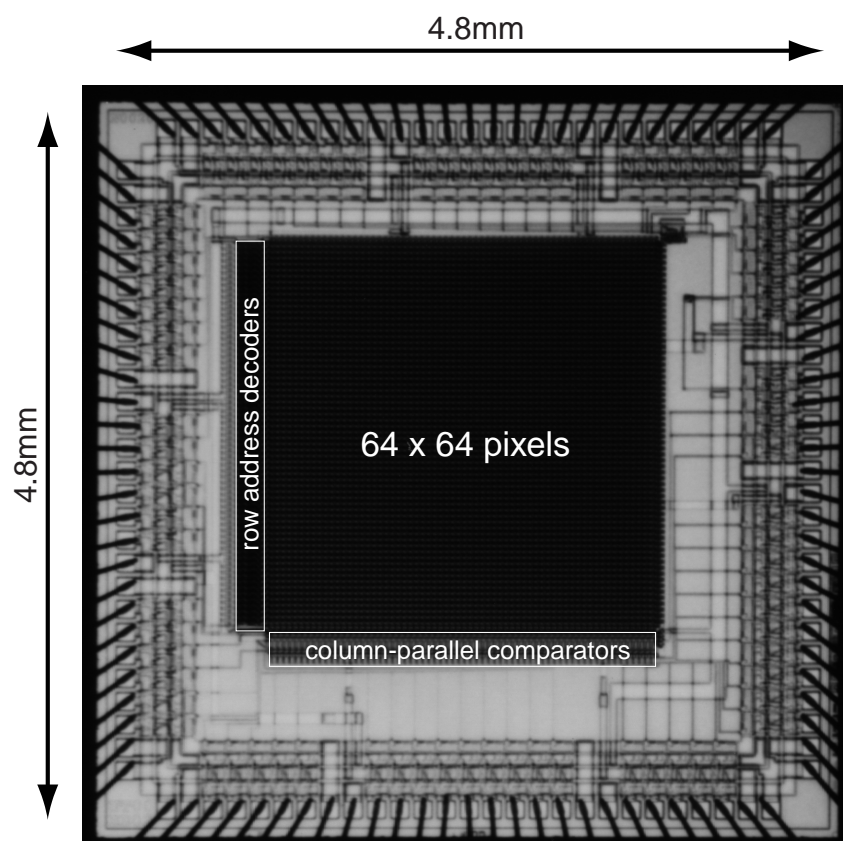


図 2.13 ポジションセンサの写真

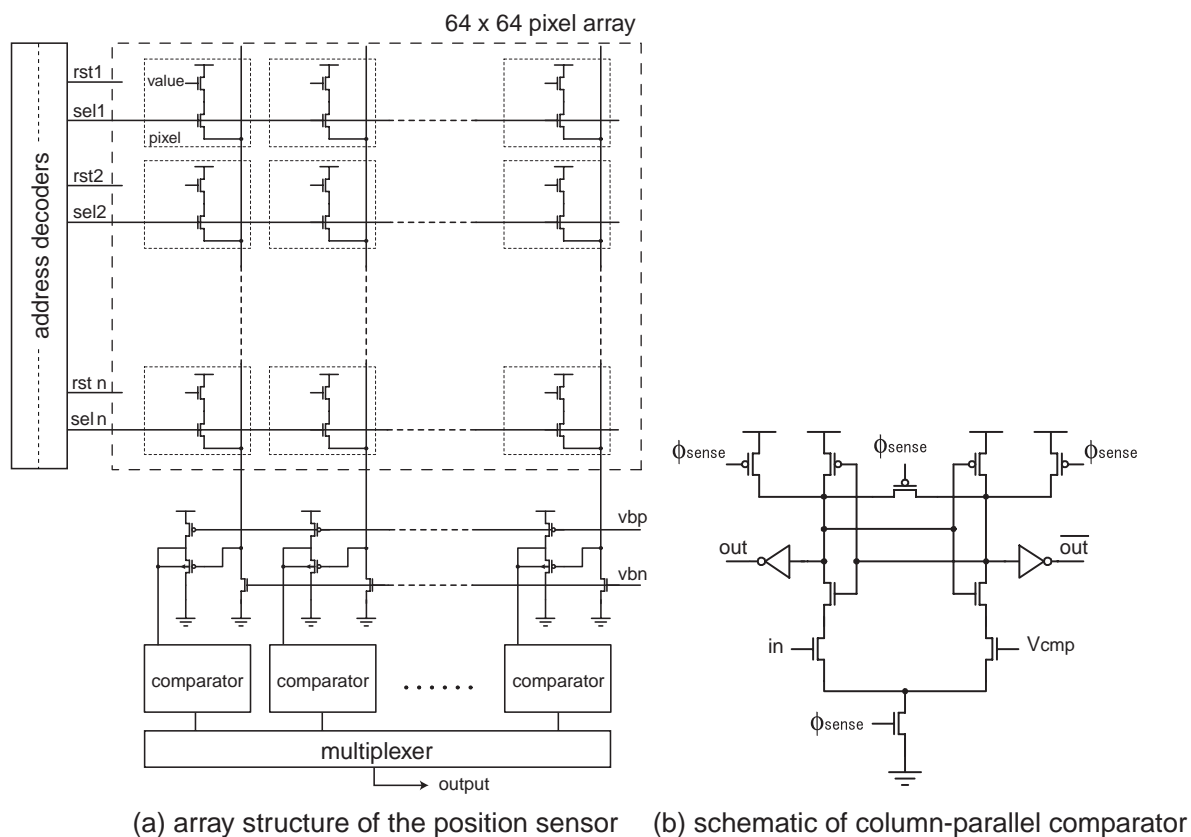


図 2.14 ポジションセンサのアレイ構成

表 2.2 高感度・広ダイナミックレンジポジションセンサの主な仕様

Process	0.5 μm CMOS 3-metal 1-poly-Si
Chip size	4.8 mm \times 4.8 mm
Num. of pixels	64 \times 64 pixels
Pixel size	40.0 μm \times 40.0 μm
Photo diode size	10.15 μm \times 28.45 μm
Fill-factor	18.05 %
Num. of transistors	24 transistors

2.4.2 測定と性能評価・比較

図 2.15 に試作したポジションセンサの投射光の変調周波数に対する出力電圧と抑圧比を示す．この測定では検波周波数 f_0 は 1 kHz であり，フレーム間隔は 10 ms である．測定システムは試作したポジションセンサ，波長 635 nm の変調可能なレーザポインタ，パルス発生器，背景光生成のためのプロジェクタ，投射光の強度制御のための減光フィルタ，照度計から構成される．測定結果から検波周波数 f_0 と一致しない入力信号は抑圧されることがわかる．特に直流のみが入力したときや，検波周波数の偶数倍の周波数は抑圧比が 0.05 以下となっており，1 kHz，2 kHz，4 kHz，8 kHz といった偶数倍の変調周波数のセットを用いることで，お互いに独立した多光源測定システムを構築することが可能である．逆に奇数倍の変調周波数はパルス変調を用いていることもあり，完全には抑圧できない．

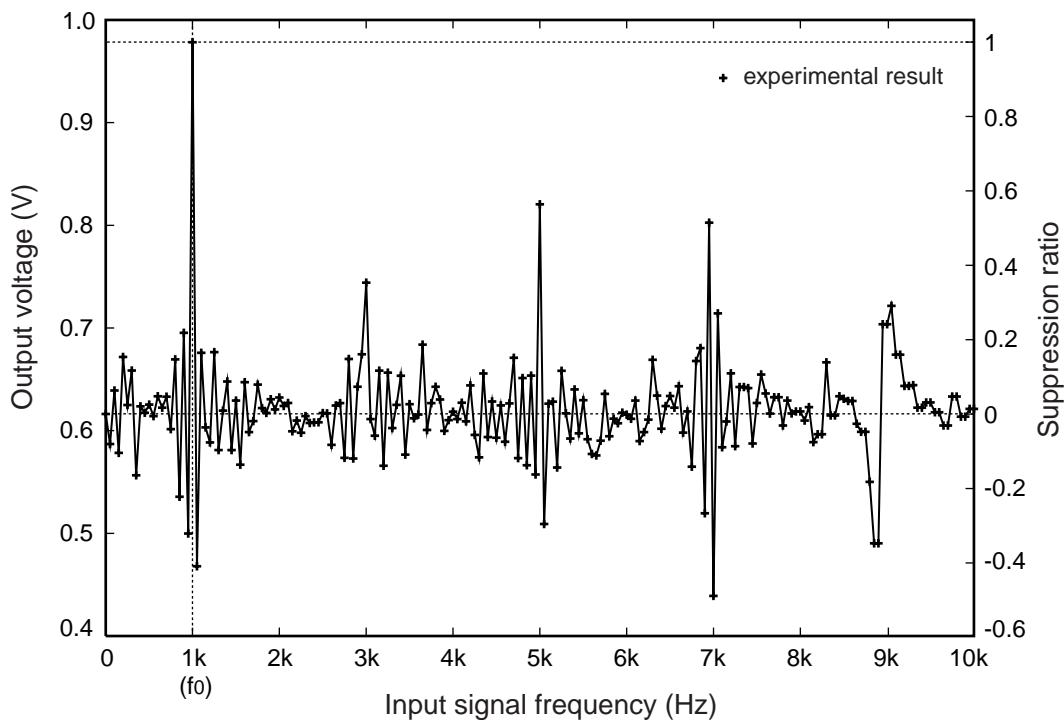


図 2.15 投射光の変調周波数に対する出力電圧と抑圧比

図 2.16 に変調した投射光と背景光の強度に対する出力電圧の関係を示す．変調光が投射されていないとき，すなわち図 2.16 でのレーザ強度が 0 lx のとき，画素の出力電圧はほぼ 0.6 V で一定であることがわかる．この出力のオフセット電圧 V_0 が一定であるということは，コンパレータの参照電位 V_{cmp} が背景光の強度によらず一定でよいことを示しており，従来の高感度ポジションセンサである [18] や [20] で実現できなかった，不均一な背景光の存在する環境への応用が可能であることを示して

いる．背景光の強度にしたがって出力電圧は減少していくが，従来の相関検波型イメージセンサ [19] にみられた信号電位の飽和によるダイナミックレンジの限界は測定した 10^7 lx までの範囲ではみられなかった．

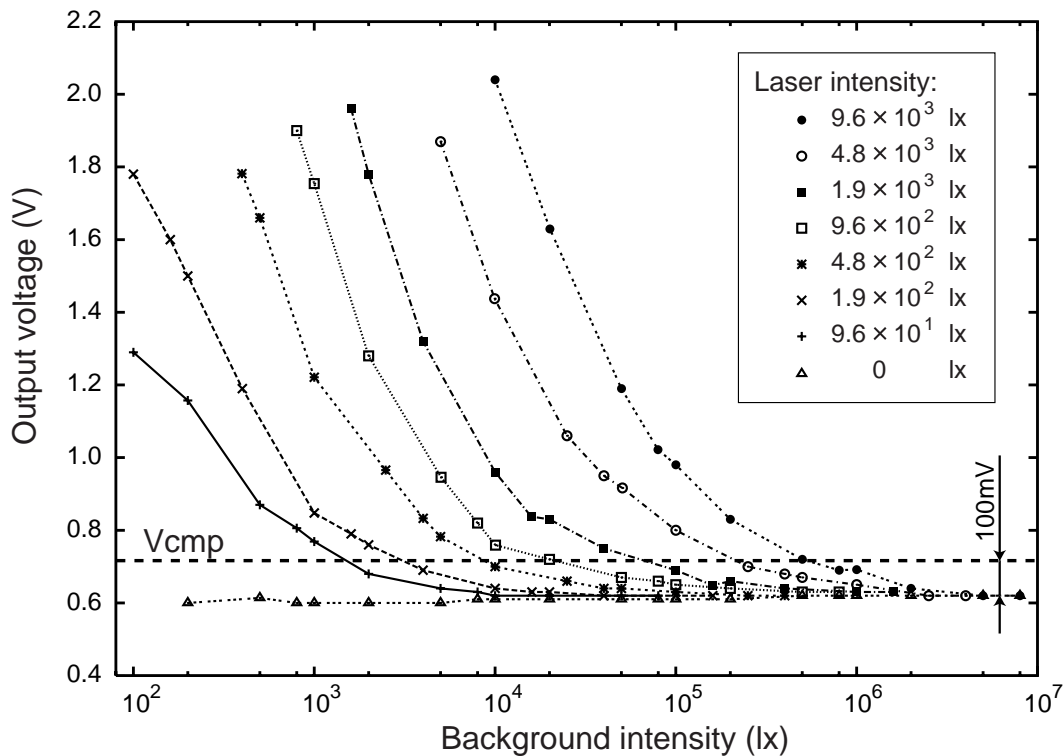


図 2.16 投射光と背景光の強度に対する出力電圧

図 2.17 に背景光の強度に対する検出可能な変調光の強度を示す．ここで参照電位 V_{cmp} は出力のオフセット電圧 V_0 の 100 mV 上とする．検波周波数は 1 kHz であり，フレーム間隔は 10 ms である．さきに試作した画素の測定結果をふまえた各パラメータの最適化や，サンプル&ホールド回路のスイッチングノイズ低減のためのバッファ挿入などにより，さらなる高感度が実現されている．図 2.17(a) に示される測定結果から，背景光の抑圧によって弱い強度の変調光を検出可能であり，高い感度のポジション検出が広いダイナミックレンジにわたり可能であることがわかる．

最小の SBR は -14.4 dB であり，-10 dB 以下の高感度検出が 46 dB にわたって実現できている．たとえば，屋外での測定環境に匹敵する 1×10^5 lx の背景光のもとでも， 3×10^3 lx という弱い投射光でシステムを構築できる． 1×10^3 lx 程度の背景光である屋内では 126 lx の変調光を検出可能である．検波周波数 1 kHz，フレームレート 200fps で消費電力は 400 mW であった．また，検波周波数が 10 kHz のときフレームレートは最大 2000 fps であった．表 2.3 にポジションセンサの性能諸元を示す．

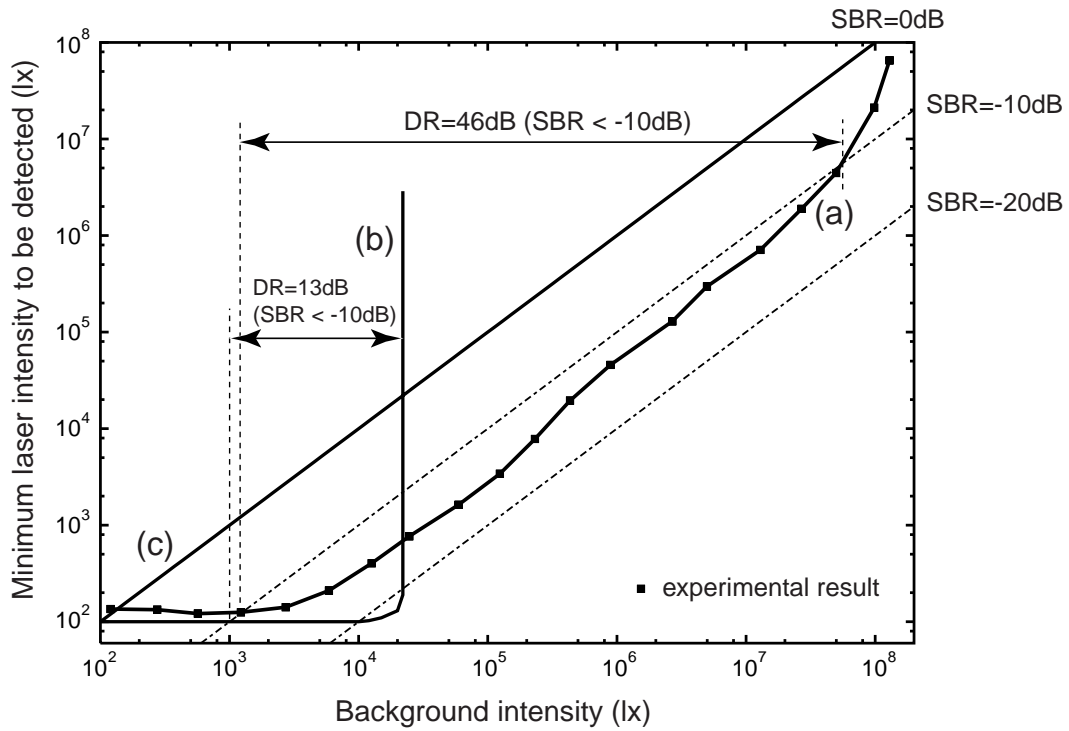


図 2.17 ポジションセンサの検出感度とダイナミックレンジ

表 2.3 高感度・広ダイナミックレンジポジションセンサの性能諸元

Power supply	3.3 V
Minimum SBR	-14.4 dB
DR (Dynamic Range)	46 dB (at -10 dB SBR)
Depth resolution	14.6 mm at 1418.0 mm
Chip power	400 mW at 200 fps
Max. frame rate	2000 fps (at $f_0=10$ kHz)

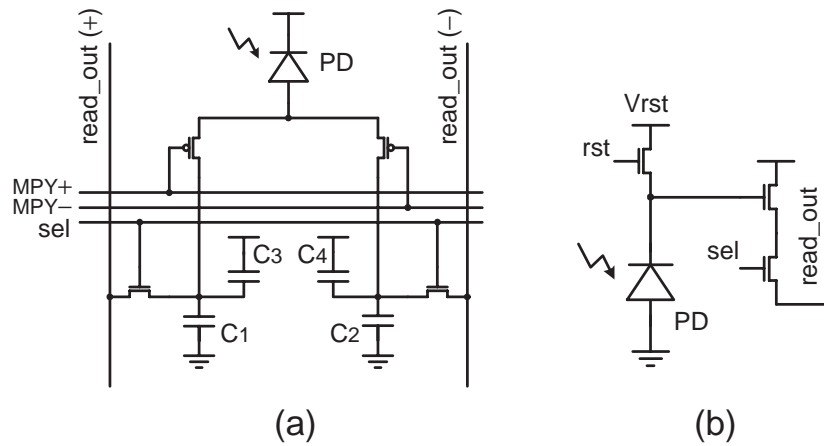


図 2.18 従来の相関検波型イメージセンサ [19] の画素回路 (a) と一般的な CMOS APS 画素回路 (b)

図 2.17(b) には，従来の相関検波型イメージセンサ [19] の理想的な動作時の検出可能な変調光強度を示す．図 2.18(a) で示される画素回路では，光電流 I_{PD} は外部の検波信号 $MPY+$, $MPY-$ によって各キャパシタへ分配される．もし光電流が理想的に分配されたなら，それぞれのキャパシタへの電流 I_{D+} と I_{D-} は

$$I_{D+} = I_{bg} + I_{laser} \quad (2.8)$$

$$I_{D-} = I_{bg} \quad (2.9)$$

となる．ここで I_{bg} は背景光によって生じた直流成分， I_{laser} は変調光によって生じた交流成分である．この従来の相関センサのダイナミックレンジは以下のような信号電位の飽和によって制限される．

$$V_{out+} = \frac{1}{C_0} \int_{t-T}^t I_{bg}(\tau) + I_{laser}(\tau) d\tau \leq V_{DD} \quad (2.10)$$

$$C_0 = C_1 + C_3 = C_2 + C_4 \quad (2.11)$$

フレーム間隔 T は投射光の周波数によって決まるため，背景光が強くなり I_{PD} が増加すると各キャパシタの信号電位は飽和する．検出可能な最小の投射光強度は以下の式で示される．

$$\Delta V_{out} = \frac{1}{C_0} \int_{t-T}^t I_{laser}(\tau) d\tau \geq \Delta V_{cmp} \quad (2.12)$$

ここで $\Delta V_{out} = V_{out+} - V_{out-}$ であり， ΔV_{cmp} はコンパレータのオフセット電圧である．この従来の相関センサの SBR は式 (2.10) と式 (2.12) から得られる．図 2.17(b) は電

源電圧 5.0 V, ΔV_{cmp} を 50 mV としたときの理想的な動作における感度である。このとき従来の相関センサは -10 dB 以下の高感度検出を 13 dB のダイナミックレンジで実現できることになる。

図 2.18(b) は一般的な CMOS APS (Active Pixel Sensor) の回路図である。一般的な CMOS APS によるポジション検出は強度のピークを示す場所を検出するため背景光の強度に匹敵する投射光強度がなければ誤認識の可能性がある、SBR は 0 dB ということになる。これより検出可能な最小の変調光強度は図 2.17 の (c) で表される。

このように試作した高感度・広ダイナミックレンジポジションセンサは従来のイメージセンサと比較して、広いダイナミックレンジにわたり高い感度のポジション検出が可能であり、さまざまな背景光の存在する環境や人の目にも安全な弱い投射光が要求される用途を実現できる。

2.4.3 三次元計測への応用

図 2.19 に不均一で強い背景光の存在する環境でのポジション検出の測定システムを示す。このシステムはレーザポインタ、テストボード上に実装された試作ポジションセンサとレンズ、パルス発生器、対象物体からなる。CCD カメラは対象物体の通常の画像を撮像するために用いられる。この測定環境では背景光は最大で 60 klx を示し、投射した変調光は 4 klx 相当である。

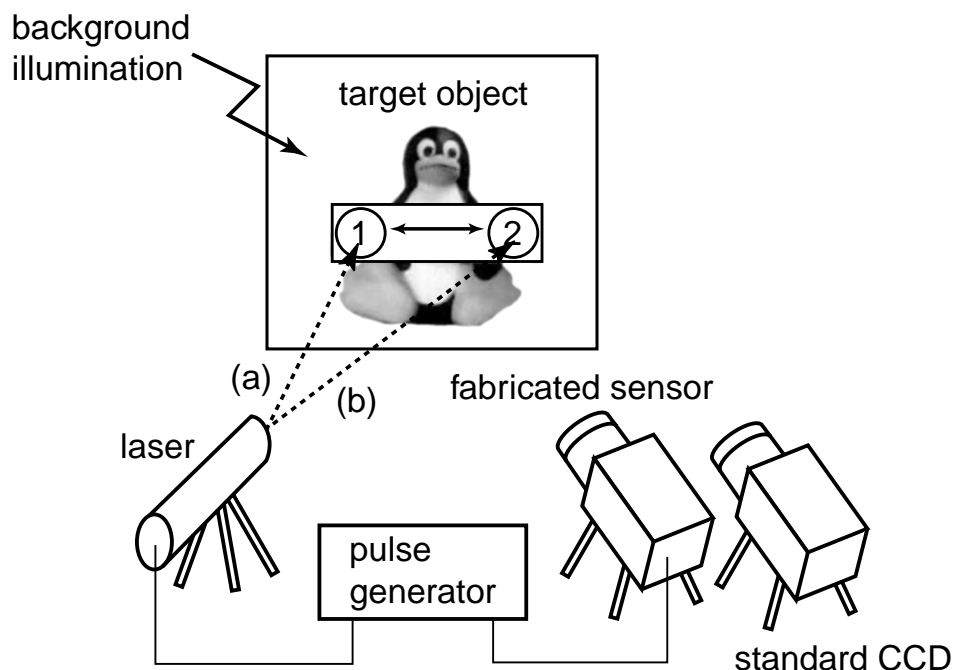


図 2.19 不均一な背景光下でのポジション検出測定システム

図 2.20 の (a-1) および (b-1) は CCD カメラによって撮像された対象物体であり，図 2.20 の (a-2) および (b-2) はそれぞれの状態での試作したポジションセンサによって撮像されたものである．

図 2.20 の (a-1) と (a-2) は，背景光が最も強い値を示した場所 (対象物体の (1) の場所) に変調光が投射されている．このため，通常のセンサでは投射された光を検出することが困難であり，人の目でもその認識は難しい．一方，試作したポジションセンサでは投射光が鮮明に検出されている．

また，図 2.20 の (b-1) と (b-2) では背景光が弱い場所 (対象物体の (2) の場所) に変調光が投射されており，かろうじて変調光の存在が認識できる．しかし，より強いピークを示す場所が他に存在するため，通常のセンサでは正しく検出することが難しい．一方，試作したポジションセンサでは背景光のピークを検出することなく，変調光だけ検出できている．

図 2.21 に三角測量の原理による光投影法三次元計測システムの構成を示す．この三次元計測システムは試作したポジションセンサ，変調可能なレーザ，走査用のミラー，デジタル I/O ボードを持つ PC，対象物体から構成される．センサは XY 方向に走査されたレーザスポットを取得する．三次元のレンジマップは投射光源の位置と投射角度，取得された画像によるセンサ面上での投射光の位置から計算される．図 2.22 にこの三次元計測システムの距離精度を示す．センサから 1418.0 mm の距離にあるフラットパネルを測定し，距離を計算したものである．最大のエラーの範囲は 14.6 mm であり， $\pm 0.5\%$ に収まっている．

図 2.23 に三次元計測した対象物体と測定により得られた距離情報から生成したワイヤフレームを示す．この測定では背景光の 28 klx に対して十分に弱い 1.6 klx の変調光を投射し計測を行なった．このワイヤフレームを得るのに，対象物体上を走査したレーザスポットを 12×12 回撮像した．投射光はしばしば対象物体の後ろに隠れるため，数フレームはポジションを検出せずワイヤフレームは一部切断される．複数台のカメラと投射光源を用いることで死角のない全方位三次元計測が可能であると考えられる．

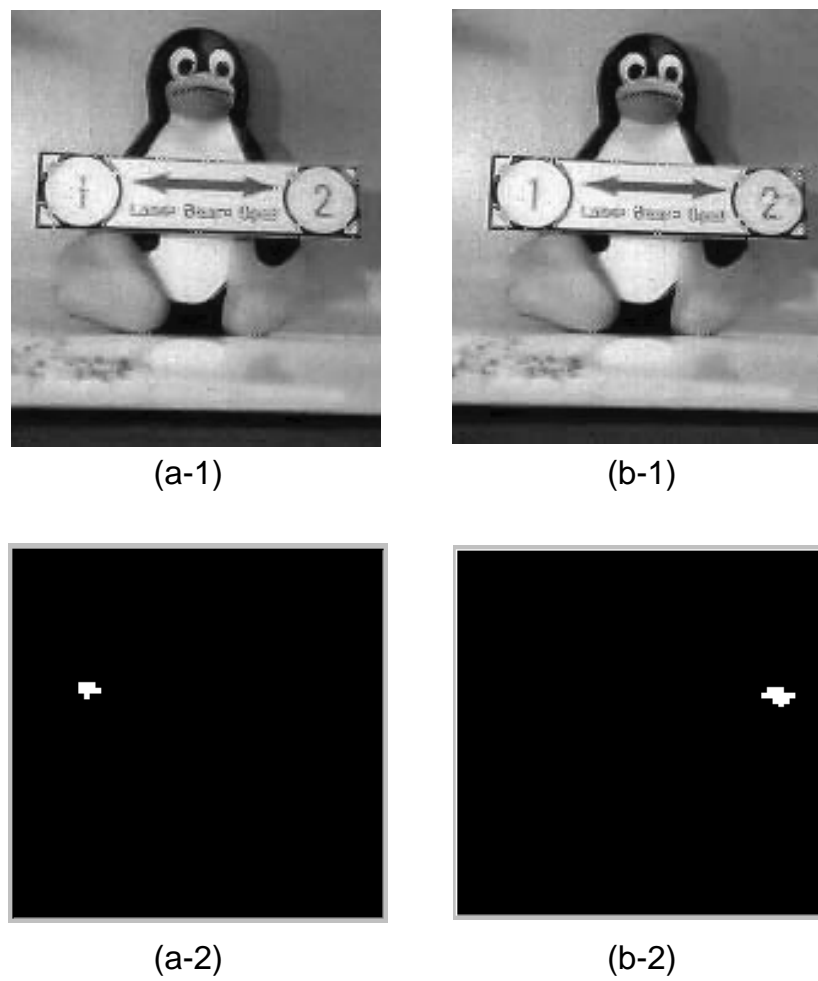


図 2.20 ポジション検出の測定結果：(a) ボード上(1)へレーザ光投射，(b) ボード上(2)へレーザ光投射．(a-1)および(b-1)は一般的なCCDカメラにより撮像，(a-2)および(b-2)試作したポジションセンサにより撮像．

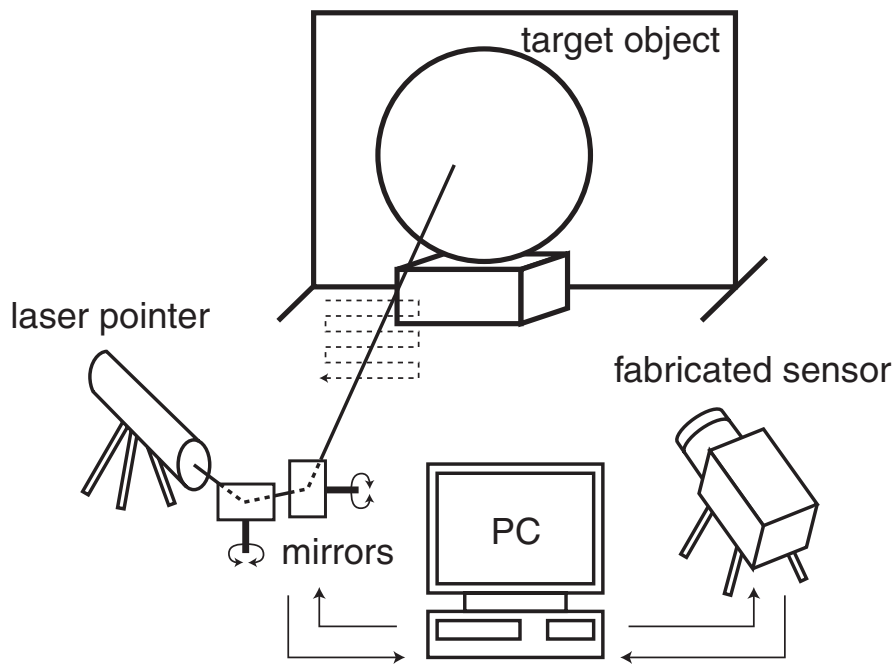


図 2.21 三次元計測システムの構成

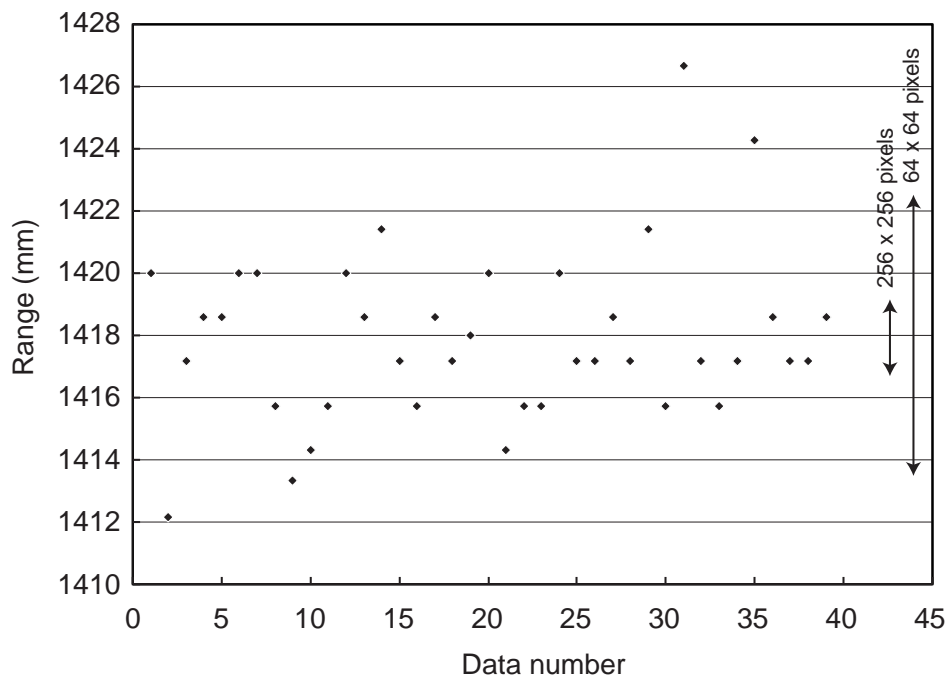
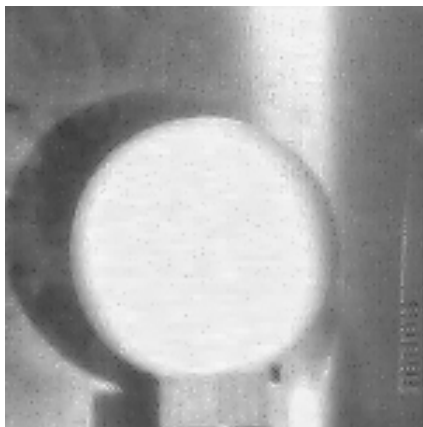
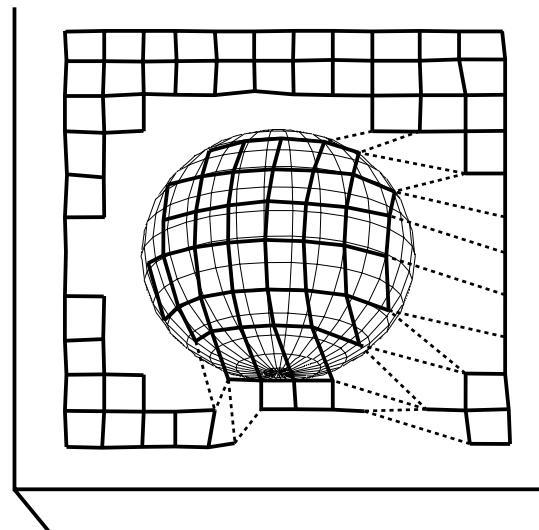


図 2.22 距離精度の測定結果



(a) target sphere-shaped object



(b) reproduced wire frame

図 2.23 三次元計測の測定結果：(a) 球状の対象物体, (b) 測定結果によるワイヤフレーム

2.5 さらに高感度化・広ダイナミックレンジ化の検討

2.5.1 提案手法の原理と回路構成

前節までの結果から，提案した対数関数的応答および相関検波回路を有する画素によって，従来のセンサでは実現できなかった高感度と広ダイナミックレンジを両立した測定システムを構築できることがわかった．しかし，提案した画素回路では背景光である直流成分とともに変調光の交流成分も受光時に対数圧縮しているため，背景光と変調光によって生成される信号の比は変わらず，感度の面では最大でも従来の線形な信号検波のもの [19][20] と同等である．さらに高感度化および広ダイナミックレンジ化を実現するには対数圧縮の前に背景光による直流成分を抑圧する必要があり，これを実現するために電流型の背景光抑圧回路を有する変調光検出画素を提案する．遅延回路をRCローパスフィルタを用いたアナログ回路とすることでサンプル&ホールド回路で生じていたノイズを低減している．図 2.24 にこのさらに高感度・広ダイナミックレンジを目的とした変調光検出手法を示す．

パルス変調を加えたレーザを測定対象に投射し，その反射を受光する．このとき背景光として直流成分が加わる．センサに入射した光は光強度に応じて光電流に変換される．光電流は，ローパスフィルタを通して平坦化した電流との差分を取ることによって直流成分が抑圧され，交流成分のみ出力する．光電流の交流成分は対数圧縮回

路により電圧へ変換される．さらに投射した光の変調周波数と同期した信号により検波し，各積分回路へ振り分ける．入射光が背景光のみであれば出力 $value+$ および $value-$ の差は0であり，入射光が検波周波数と一致した交流成分を持てば電位差が生じるため，各画素における投射光の有無を判別できる．

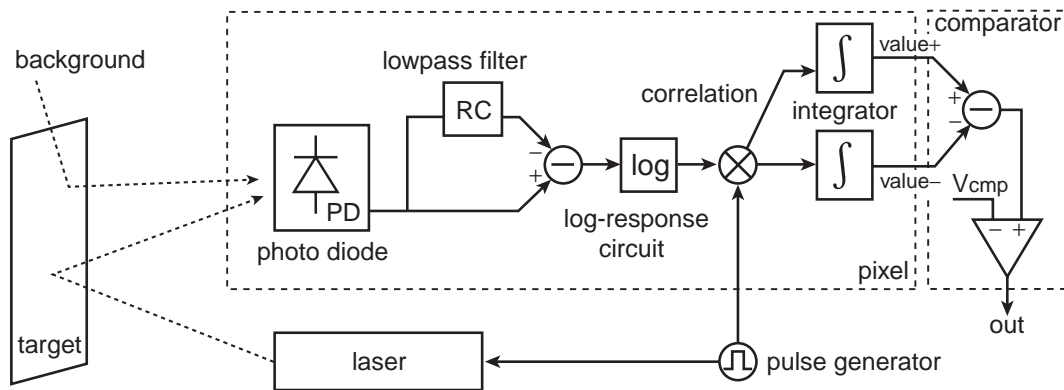


図 2.24 提案する変調光検出手法

図 2.25 に提案する投射光検出画素の回路を示す．フォトダイオード (PD) で受光した光の強度に応じて光電流 I_{PD} が発生する．光電流はカレントミラー回路によって αI_{PD} の電流としてコピーされる． α はカレントミラー回路のゲインであり，ローパスフィルタによって平坦化あるいは遅延した信号ともとの信号の両方を得るのに十分な電流が得られる．ローパスフィルタはバイアスを加えたトランジスタ M_0 と M_1 およびキャパシタ C_0 と C_1 で実現している．トランジスタ M_0 と M_1 とバイアス回路で構成される抵抗は水平抵抗 (HRES) 回路 [26] を簡素化したものである．トランジスタ M_0 を流れる電流 I_{M0} は，ソースおよびドレイン電圧 V_{s0}, V_{d0} とバイアス電圧 V_{g0} から以下のように求まる．

$$I_{M0} = -I_0 \exp\left(-\frac{q\kappa V_{g0}}{kT}\right) \cdot \left(\exp\left(\frac{qV_{s0}}{kT}\right) - \exp\left(\frac{qV_{d0}}{kT}\right)\right) \quad (2.13)$$

$$= I_0 \exp\left(\frac{q(\kappa V_{g0} - V_{s0})}{kT}\right) \cdot \left(\exp\left(\frac{q(V_{s0} - V_{d0})}{kT}\right) - 1\right) \quad (2.14)$$

ここで I_0 はトランジスタの飽和電流， q は電子の電荷， k はボルツマン定数， T は温度， κ はプロセスに依存する定数である．ここで簡単のため電位の単位をすべて kT/q とし，トランジスタ M_0 のソースに対するゲートの電位を V_q とすると， I_{M0} は以下の式となる．

$$I_{M0} = I_0 \exp(V_q) \cdot (\exp(V_s - V_d) - 1) \quad (2.15)$$

$$= I_{sat} \cdot (\exp(V_s - V_d) - 1) \quad (2.16)$$

$$I_{sat} = I_0 \exp(V_q) \quad (2.17)$$

ここで $\exp(V_s - V_d) - 1$ は \tanh 関数を実現する水平抵抗 (HRES) 回路 [26] ほどの正負方向の対称性をもたないが, $V_s - V_d$ が十分小さいときは傾き 1 で近似でき, ローパスフィルタの抵抗としては十分な特性を得ることができる. よって V_q を一定に保つことができれば, ソースとドレインの電位差に応じた電流 I_{M0} がトランジスタ M_0 を流れることになり, 実効的な抵抗 R は以下ようになる.

$$R = \frac{kT/q}{I_{sat}} \quad (2.18)$$

各画素の持つバイアス回路では, 抵抗トランジスタの飽和電流が節点電位 V_{s0} によらず一定になるような V_q が生成される. このとき, 抵抗トランジスタの飽和電流は電圧 V_r で制御されたバイアス電流 I_b の半分となる.

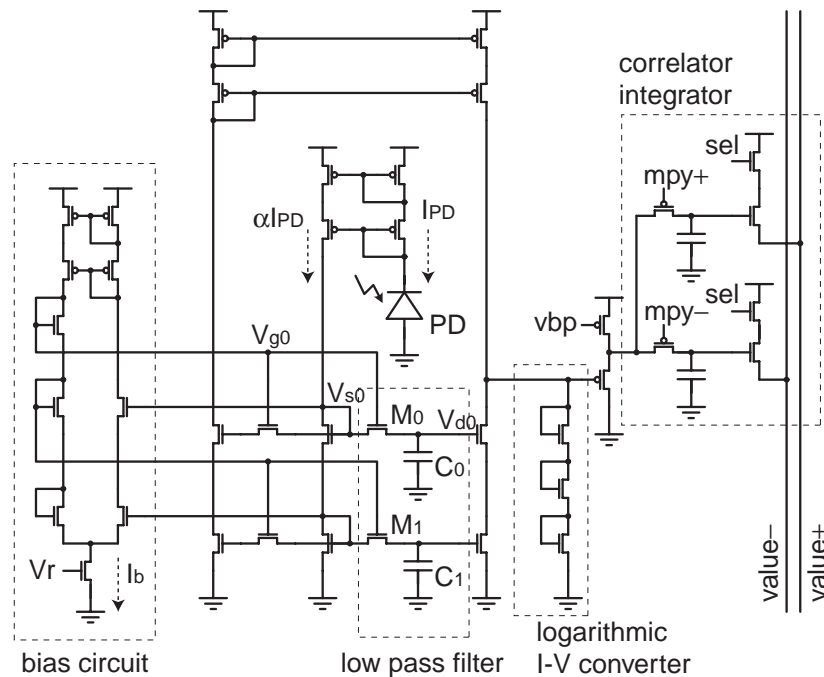


図 2.25 電流型背景光抑圧回路を有する画素の回路構成

光電流 I_{PD} は投射した背景光による直流成分と変調光による交流成分を持つ.

$$I_{PD} = \overline{I_{PD}} \pm \frac{1}{2} I_{AC} \quad (2.19)$$

ローパスフィルタによって平坦化された電流 $\overline{\alpha I_{PD}}$ が αI_{PD} から差し引かれ, 交流成分のみ得られる.

$$I_{PD} - \overline{I_{PD}} = \pm \frac{1}{2} I_{AC} \quad (2.20)$$

この光電流の交流成分は対数応答回路によって電圧 V_{out} に変換され、以下の式で表される。

$$V_{out} = \beta \log(I_0 \pm I_{AC}) \quad (2.21)$$

ここで β は対数応答回路の持つゲイン定数、 I_0 は対数応答回路のもつオフセット電流である。投射光の検波周波数と同期した信号 $mpy+, mpy-$ でキャパシタ C_2, C_3 に分配することで復調する。このとき、入力信号が検波周波数と同期した信号、すなわち $mpy+, mpy-$ と一致していれば $value+$ と $value-$ の差が最大となる。また、入力信号が背景光のみであれば $value+$ と $value-$ の差は0である。

2.5.2 画素回路の性能評価

電流型背景光抑圧回路を有する画素を $0.6\mu\text{m}$ CMOS 3-Metal 2-Poly-Si プロセスを用いて試作を行なった³。図 2.26 に試作した 16×16 画素のチップ写真を示す。

試作した画素のレイアウトを図 2.27 に示す。画素のサイズは $60\mu\text{m} \times 60\mu\text{m}$ であり、開口率は 13.5%であった。フォトダイオードは n 拡散と p 基板で形成され、画素はゲートと拡散による MOS キャパシタを含めて 43 トランジスタで構成される。

図 2.28 に試作したセンサの性能評価のための測定システムを示す。パルス発生器によって変調されたレーザ光は減光フィルタを通して輝度を制御しセンサに投射される。直流光をプロジェクタによって投射し、センサの限界感度を得る。センサの制御はパルス発生器の周波数に同期して PC によって行なう。背景光の輝度は照度計を用いて得る。図 2.29 は 1 kHz で変調されたレーザ強度 121 lx、背景光 495 lx のとき、すなわち $\text{SBR} = -6.1 \text{ dB}$ のときのフォトダイオードの電圧 V_{PD} と検波前の出力電圧 V_{out} の測定結果である。直流成分が存在するとき受光部分の電位変動は 111 mV でしかないが、提案手法による背景光抑圧後には 1.35 V の電位変動を得ることができる。

³本チップ試作は東京大学大規模集積システム設計教育研究センターを通し ローム(株)および凸版印刷(株)の協力で行われたものである。

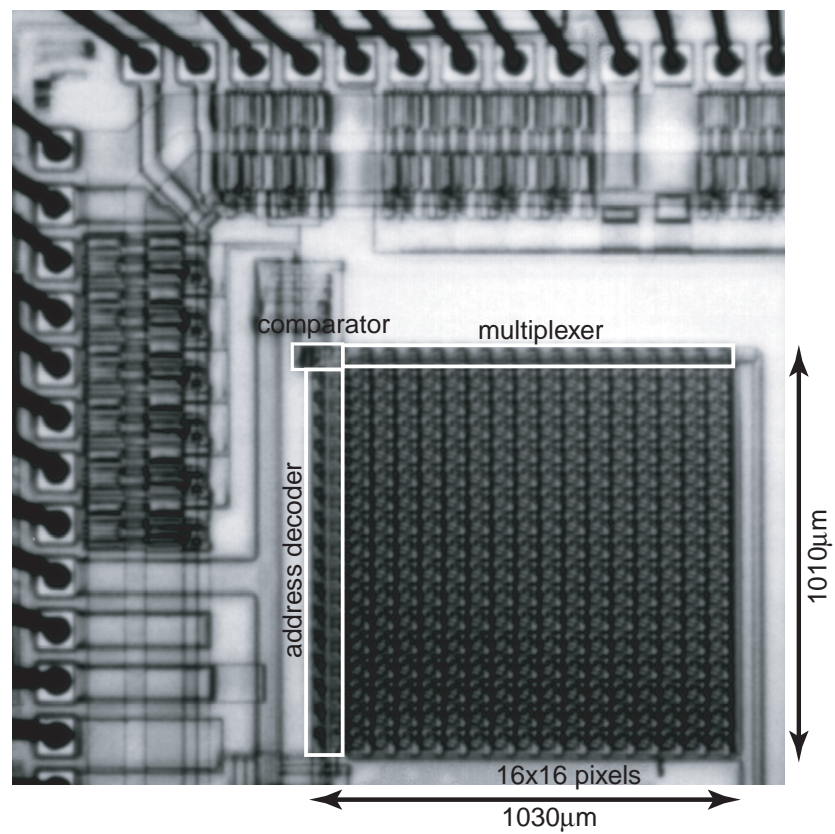


図 2.26 試作したセンサの写真

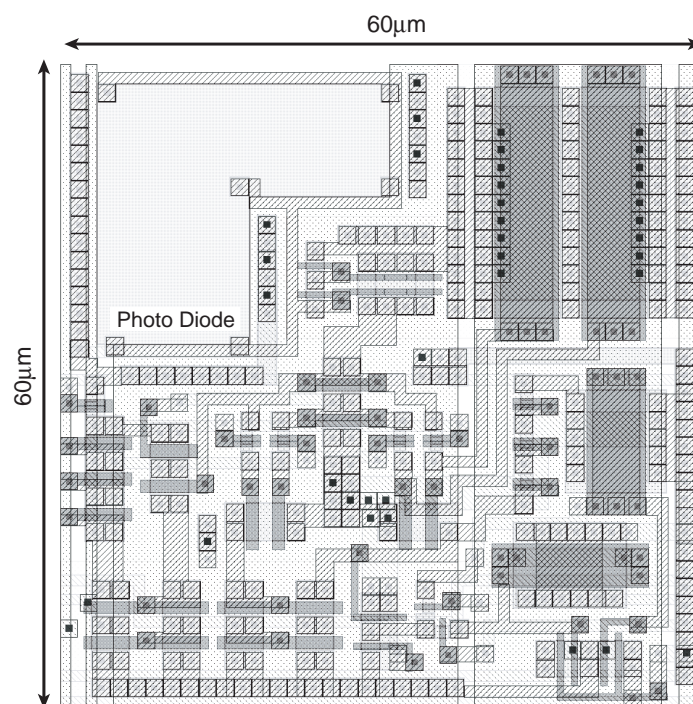


図 2.27 画素のレイアウト

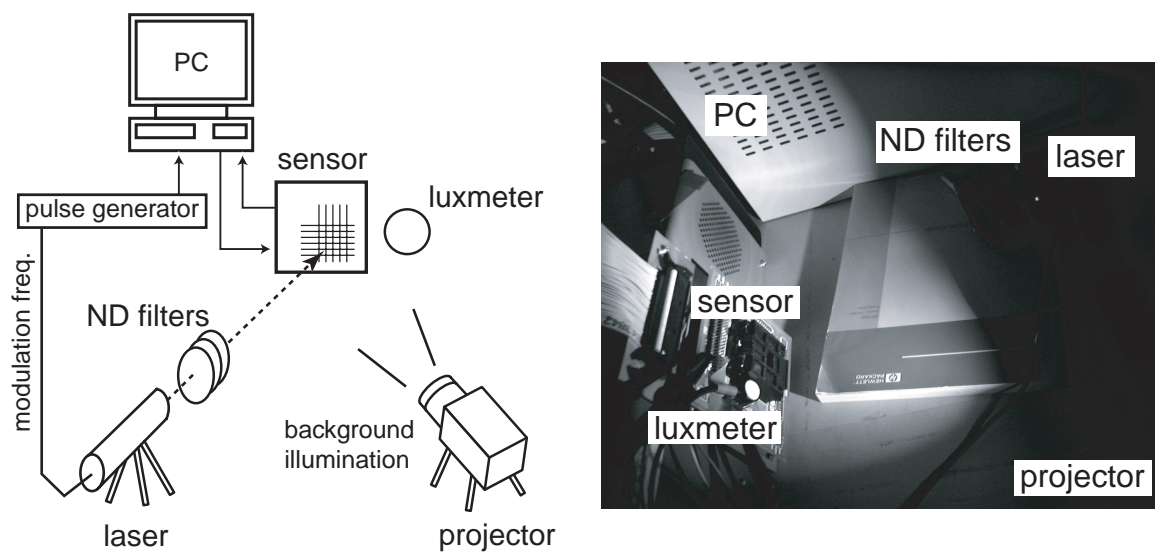


図 2.28 測定システム

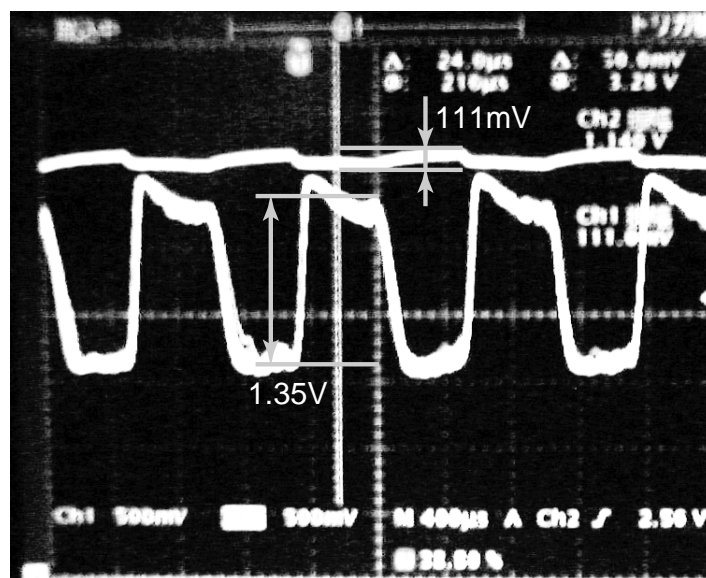


図 2.29 画素の出力波形 (検波前)

図 2.30 に変調周波数に対する感度を示す．横軸は投射したレーザー光の変調周波数を示し，検波周波数も常にこれと等しくする．縦軸は検波後の V_{out+} と V_{out-} の電位差である．この測定では背景光は 22 klx に固定し，投射光の輝度を変更することで各感度 (SBR = -10 dB, -13 dB, -16 dB, -20 dB) における特性を示す．この電位差が比較回路で検出可能な電位差を得られれば，有意画素であると判定される．以下の測定ではこの電位差を 100 mV に設定する．変調周波数および検波周波数が高速になればセンサのフレームレートが向上するが，測定結果から 7 kHz から 10 kHz にかけて感度が悪化し，7 kHz 程度が変調周波数の限界である．これは受光部の寄生容量による RC フィルタの効果が振幅を減少させるためであり，現在の p 基板と n 拡散で構成されるフォトダイオードよりも高感度な受光素子を採用できれば改善が可能であると考えられる．

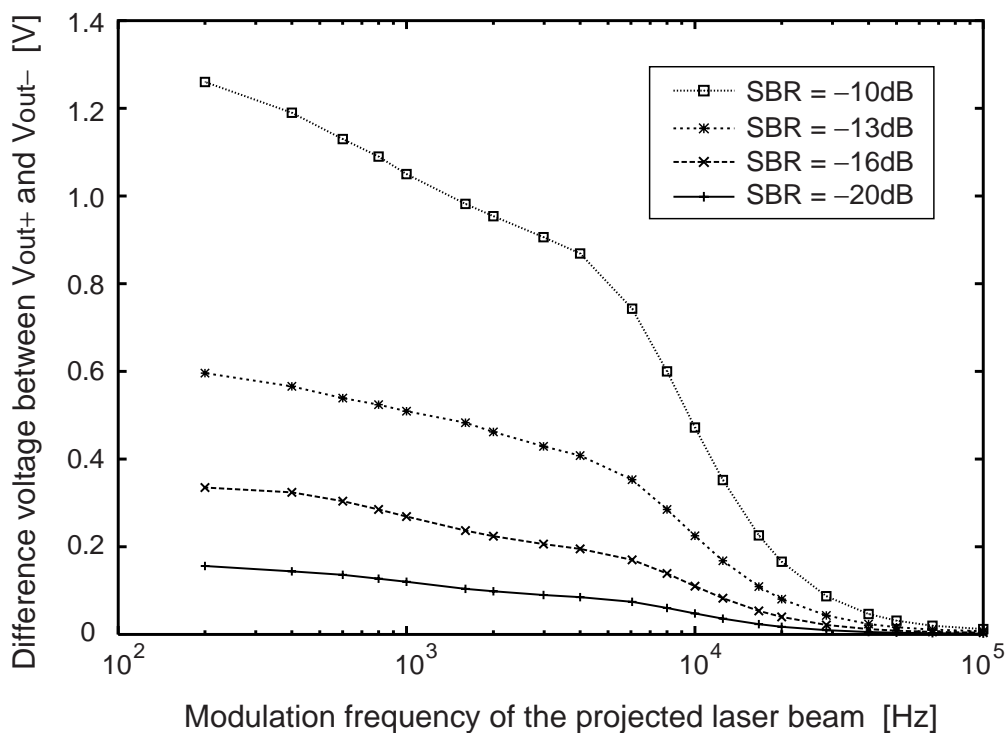


図 2.30 投射光の変調周波数に対する感度の関係

図 2.31 は検波による各周波数成分の抑圧比である．横軸は投射光の変調周波数，縦軸が検波後の V_{out+} と V_{out-} の電位差である．ここで検波周波数は 1 kHz であり，背景光は 22 klx で SBR = -18 dB のときの結果である．検波周波数と等しい変調周波数の入力 (1 kHz) で電位差は最大となり，それ以外の周波数の入力は抑圧される．特に直流成分や検波周波数の偶数倍の周波数成分 (2 kHz, 4 kHz, 6 kHz, 8 kHz) の入力に対しては出力電位差は抑圧され，ほぼ 0 となる．この結果より，偶数倍の周波

数セットを用いることで光源の選択がセンサごとに可能であり、複数光源の同時使用による死角の少ない三次元計測システムなどの応用が可能である。

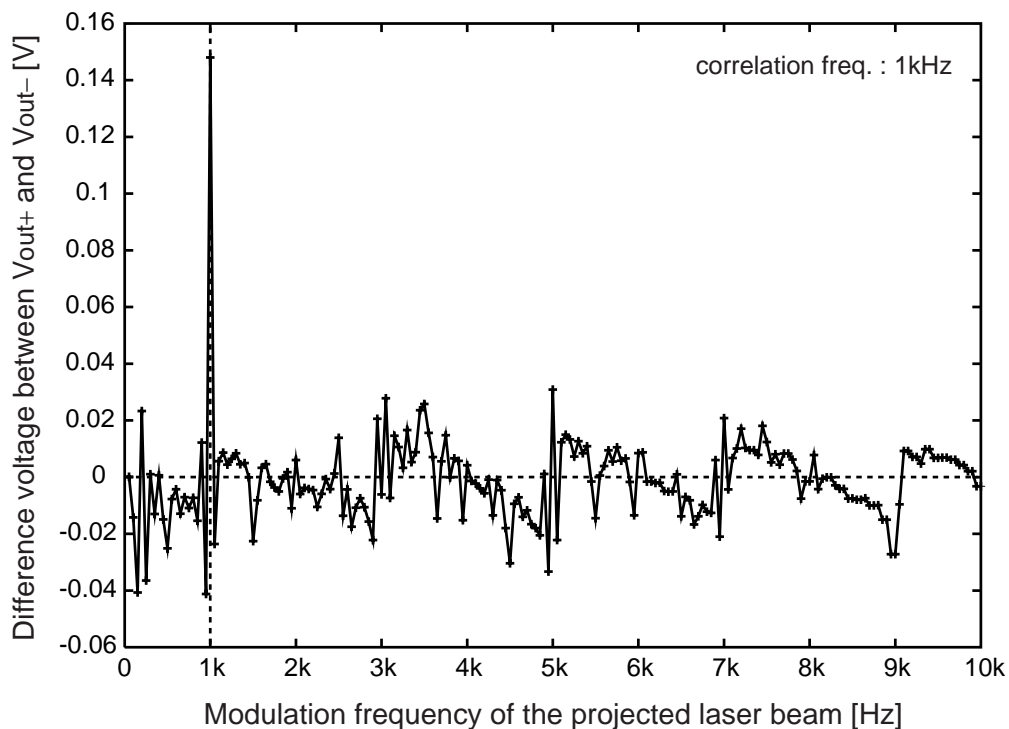


図 2.31 投射光の変調周波数に対する出力電圧と抑圧比

図 2.32 に試作したセンサのポジション検出の感度とダイナミックレンジを示す。横軸は背景光の強度，縦軸が検出可能な最小の投射光強度である。SBR は最小で -22.8 dB であり，さらなる高感度が実現されている。また，-18 dB SBR 以下という高感度なポジション検出を 47.2 dB 以上の背景光レンジで実現できることがわかる。これは前節まで提案したポジションセンサ [27] よりもさらに高感度・広ダイナミックレンジであり，従来の相関センサ [19] における飽和の問題も同様に改善している。この測定は 658 nm のレーザー光を 1 kHz で変調し，検波時間 5 ms で検出した。

この変調光検出手法および回路を用いることで，将来の三次元計測システムの応用に必要な，測定環境および測定対象に対する制限を緩和することが可能である。この電流型背景光抑圧回路を有する画素の仕様と性能を表 2.4 に示す。

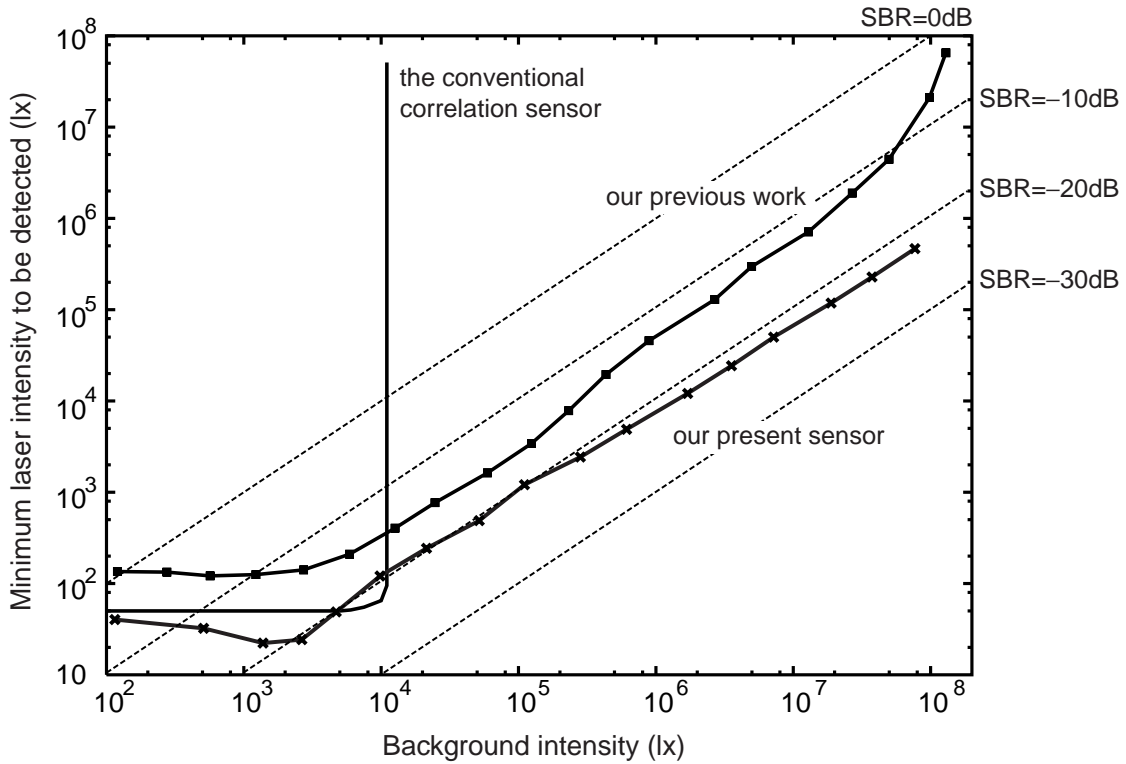


図 2.32 ポジションセンサの検出感度とダイナミックレンジ

表 2.4 電流型背景光抑圧回路を有する画素の性能諸元

Process	0.6 μm CMOS 3-metal 2-poly-Si
Chip size	4.5 mm \times 4.5 mm
Num. of pixels	16 \times 16 pixels
Pixel size	60.0 μm \times 60.0 μm
Fill-factor	13.5 %
Num. of transistors	39 transistors and 4 MOS capacitors
Minimum SBR	-22.8 dB
DR (Dynamic Range)	> 47.2 dB (at -18 dB SBR)
Max. frame rate	2000 fps (at $f_0 = 10\text{kHz}$ and SBR = -16dB)

第3章

三次元動画撮像用 行並列高速ポジションセンサ

3.1 はじめに

光投影法を用いた3次元計測システムは、三角測量の原理に基づく簡単な計算処理によって高精度な3次元座標を得ることが可能である。しかし、図3.1(a)のようなスポット光投射による3次元計測システムでは $N \times N$ 点の3次元座標マップを得るのに $N \times N$ 回の撮像が必要となる。図3.1(b)に示すシート光投射によって撮像回数を減らすことが可能であるが、それでも N 回の撮像が必要となる。このため3次元計測には高解像度化に伴い高フレームレート化が要求されており、特に動画撮像などのリアルタイム処理は従来のCCDを用いた順次読み出しによる輝点検出手法では実現が困難となっている。撮像素子における光電流の蓄積時間は撮像時間の多くを占めるため、撮像回数の少ないシート光投射による3次元計測システムが望ましい。しかし、これまでに提案されている高速な輝点検出手法およびセンサ[16, 17, 28, 29]は面内の有意画素数に依存するため、シート光投射システムでは十分な検出速度を得ることができず、三次元動画撮像可能な速度に至っていない。近年、このような問題を解決し、三次元動画撮像を実現するために、走査するシート光による画素値の変化を画素内で検出するセンサ[30]や、ピーク検出を電流型のWinner-Take-All回路で実現した[17]をシート光へ適用したセンサ[31]、4進木アクセスをセンサ面上に実装した[16]を行並列2進木にしシート光へ適用したセンサ[32]などが提案されている。

本章では行並列に有意画素の両端を検出しアドレスをエンコードする有意画素数に依存しない重心演算法を提案する。両端検出には従来の画素の値を読み出して有意画素の有無を判別する手法ではなく、行並列に画素内で有意画素であるかの判別を行い、隣接画素にその情報を伝搬することで有意画素の両端を順々に検出する。さらに、一般に行並列アドレスエンコードでは画素の回路規模および配線が増加するが、この問題を解決するために検出された画素で行アドレス線と列アドレス線を

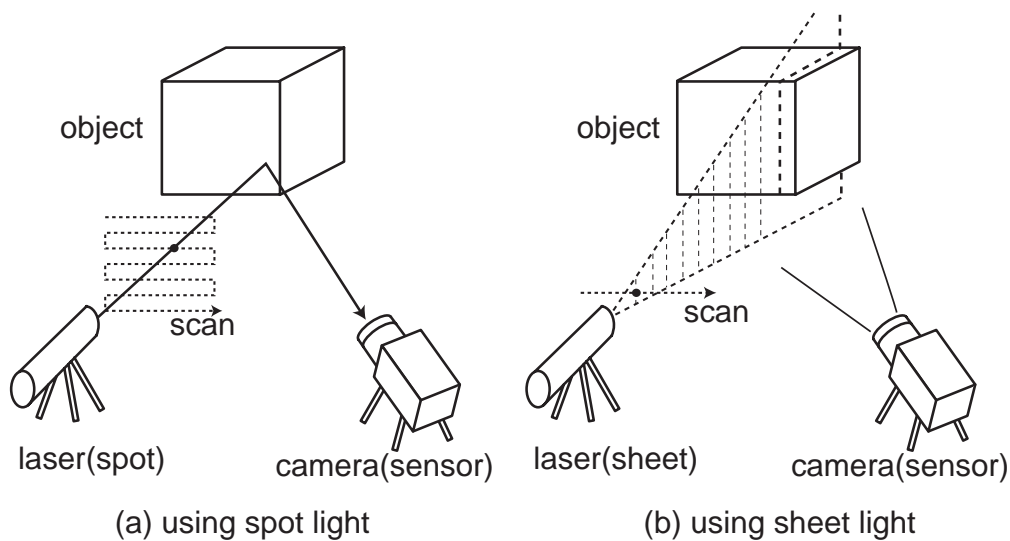


図 3.1 光投影法による三次元計測システム：(a) スポット光投射，(b) シート光投射

接続し，列アドレスをシリアルに通過させる行並列アドレスエンコード手法を提案する．また，この有意画素の両端検出およびアドレスエンコードの手法を用いることで，蓄積中の画素値を用いた高速な多階調化を利用した重心演算を容易に行うことができ，高いサブピクセル精度を実現できる．

3.2 従来の三次元計測向け高速ポジションセンサ

三次元計測をリアルタイムで行なうことを目的として走査するシート光による画素値の変化を画素内のフレームメモリに記憶しシート光の通過を検出するセンサ [30] が提案されている．図 3.2 に示す画素回路が有する 4 bit のフレームメモリに画素の値を各フレームごとに更新，記憶していく．シート光がある画素を通過すると画素の値が変化するため，過去の画素値と比較することでシート光の通過を検出，その画素が有意画素となる．このセンサは同様にフレームメモリに画素値を記憶することで動き検出センサとしても利用可能であり，最大 48.8 kfps のフレームレートを実現し，三次元レンジマップを 30 range map/sec という動画像レベルで取得できる．この手法は高フレームレートで画素値を記憶することで高精度の距離計測が可能であるが，画素内にフレームメモリを持つため 192×124 画素で消費電力が 2 W と大きく，画素のサイズも大きい．消費電力削減のため画素ごとのフレームメモリを列ごとに用意し，画素の回路を簡素化した高解像度 (QVGA) なセンサも開発されているが，それによってフレームレートが犠牲になり高解像度での動画像撮像はやや困難になっている．

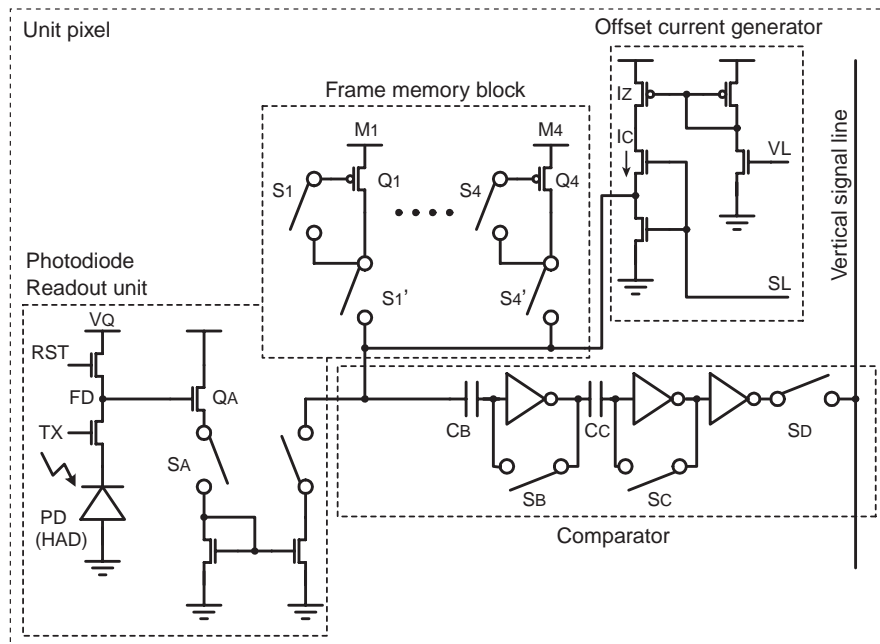


図 3.2 フレームメモリを有する高速ポジションセンサの画素回路 [30]

センサ面上での輝点検出を高速に行なうために、可変ブロックアクセスによる4進木走査を実装したポジションセンサ [16] を発展させ、行並列に2進木走査を行なうことで高速にシート光の位置を検出するセンサ [32] が提案されている。図 3.3 に示す画素回路は有意画素をマスクするレジスタと走査のための一時的なマスクのレジスタを持つ。センサ面全体を行方向に2等分した領域で論理和をとり、各行の論理和の結果にしたがって一方の領域をマスクする。等分された各領域をさらに2等分し、同様の操作を繰り返す。これによって2進木走査とともに行ごとにアドレスのエンコードを実現している。有意画素をひとつ検出したらその画素のみをマスクし、他の画素のマスクをはずして再び2進木走査を行なう。この手法は解像度に対して $\log N$ のオーダのサイクル数で輝点検出が可能であり、高フレームレートが実現できる。一方で制御がやや複雑なため、フレームレートの優位性が顕著になるのは高解像度時である。この手法は行内の有意画素をひとつずつ検出していくため、シート光の幅が複数画素にわたるときは、その画素数にフレームレートが依存する。2進木の走査を反転させることでシート光の両端の画素を検出できるが、この場合は複数本の有意画素帯が行内に存在するときは検出できない。

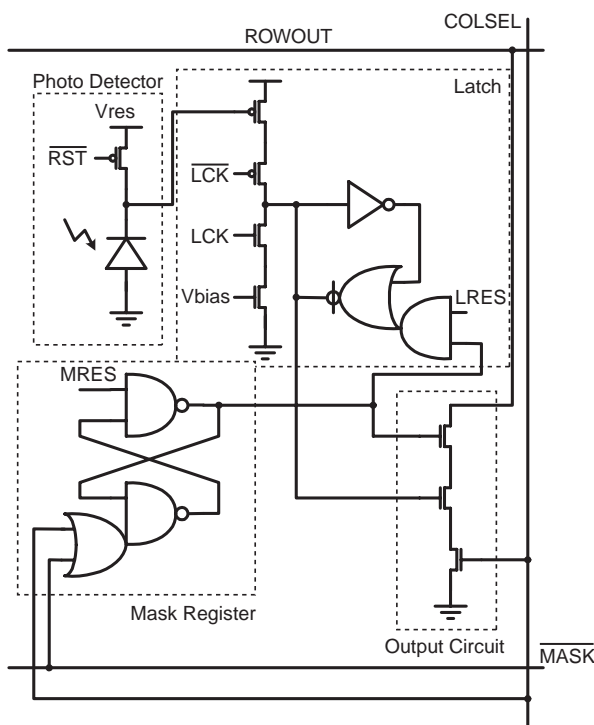


図 3.3 2進木走査による高速ポジションセンサの画素回路 [32]

3.3 行並列処理による高速なポジション検出センサ

3.3.1 行並列ポジション検出手法

高解像度での三次元動画撮像のために、シート光をセンサ面上で高速に検出し、アドレスエンコードを行なう必要がある。各画素は2値化回路を有し、画素値は‘1’か‘0’の値をとるとする。この場合、測定対象に投射されたシート光の場所を撮像した画素が‘1’の値を持つことになり、センサ面の画素値は図3.4のように分布すると考えられる。3次元座標を得るのに必要な情報は、図3.4に示した中心線の位置である。シート光の中心線の位置は各行の有意画素の両端のアドレスを得ることで特定できる。たとえば簡単のため2階調による中心演算を考えると、 y_n 行目の中心線の位置は、左端のアドレス (x_i, y_n) と右端のアドレス (x_j, y_n) の得ることで $(x_i + x_j/2, y_n)$ と求めることができる。

行並列に有意画素の両端を検出する手法として、小さな回路で高速な検出を行うために画素内で有意画素か否かを判定し、有意画素でなければ隣接する画素に信号を伝搬し、論理を反転させることで両端の画素を順番に検出する手法を提案する。この手順を図3.5に示す。 y_n 行目において、 x_i 列目から x_j 列目までの画素が有意画素であったと仮定する。

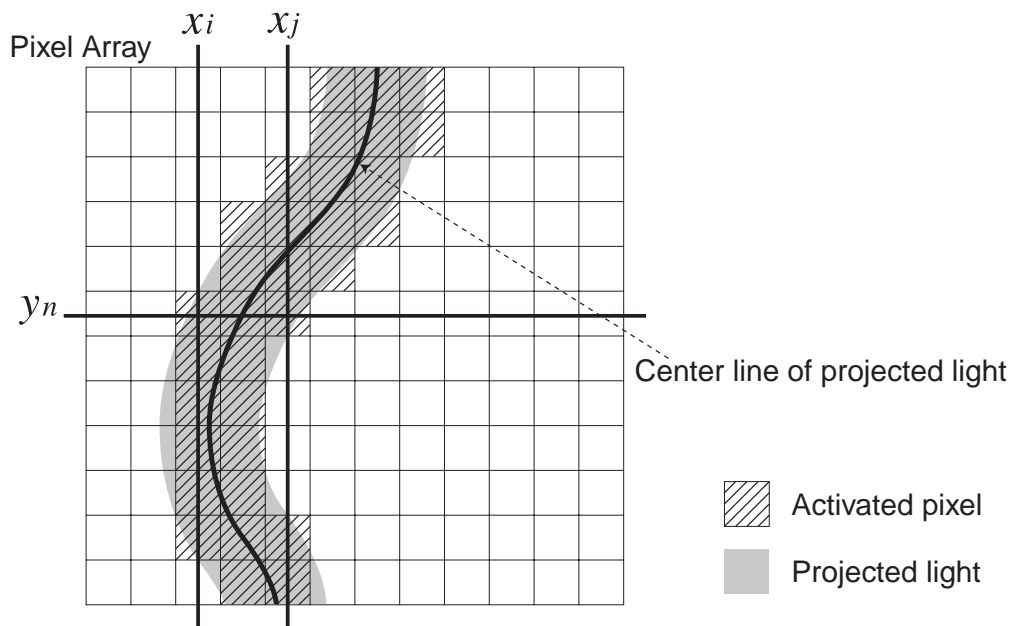


図 3.4 センサ面上でのシート光の撮像例

- (a) 各画素で2値化を行い，各画素の論理を決定する．論理‘1’の画素を有意画素とする．
- (b) 各行の左端から探索信号を入力する．この信号はその画素の論理が‘0’であれば隣の画素へと伝搬する．一方，論理が‘1’の画素では探索信号は隣へと伝搬せず，そこで停止する．この場合，探索信号は x_i 列目の画素で停止するため，有意画素の左端が検出できることになる．
- (c) 全画素の論理を反転させる．論理を反転することによって，探索信号が停止していた x_i 列目の画素の論理は‘0’となり，探索信号はそこから再スタートをする．有意画素の論理はすべて‘0’なため，探索信号は伝搬を続け，論理‘1’の画素で再び停止する．これにより，有意画素の右端である x_j 列目の画素の隣の x_{j+1} 列目の画素を検出できる．

このように検出できる画素は x_i 列目と x_{j+1} 列目画素であるため， y_n 行目における有意画素の重心は $((x_i + x_j - 1)/2, y_n)$ と求まる．

この手法は画素内での複雑な演算が不要であるため画素の回路規模を抑えることが可能であり，高解像度化に向いている．また，検出時間は1行あたりの画素数に比例することになるが，1画素あたりの伝搬に要する時間は非常に短い時間にするのが可能であり，アドレスエンコードや重心の演算処理の時間に対して伝搬時間

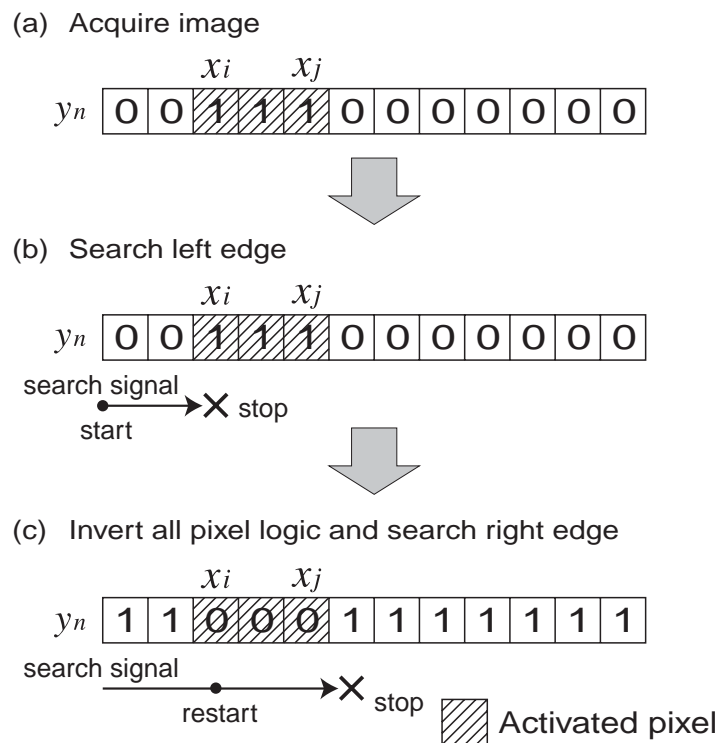


図 3.5 シート光の両端画素の検出手法

が支配的になることはない．投射したシート光は対象物体の形状によって複雑に曲がったり，切断されたりすることで1行に複数の中心線が存在する可能性がある．このシート光検出手法では複数の中心線が存在したとしても，画素の論理反転を繰り返すことで各有意画素帯の左端および右端の画素を順番に検出することができ，そのままの回路構成で複数のシート光の重心検出が可能である．

3.3.2 行並列アドレスエンコード手法

一般に，行並列での輝点検出には配線数や画素の回路規模が増大する．ここでは，行列それぞれ1本ずつ用意された配線を検出された画素で接続し，列方向の配線に入力された列アドレスのシリアル信号を行方向の配線に通過させる行並列アドレスエンコード手法を提案する．

前述した行並列シート光ポジション検出手法では，同時に検出される画素数は行あたり1画素のみである．よって，図3.6に示すように各行列に1本ずつアドレス線を用意し，検出された画素でパストランジスタを用いて交差した配線を接続することが可能である．行並列ポジション検出後，列のアドレスを各列の配線にシリアルで入力する．図3.6のように有意画素が存在したとすると，左端検出時(a)には y_n 行

目の行アドレス線からは、左端である x_{i+2} 列目の画素で列アドレス線と接続され、その列アドレス線に入力されたシリアル列アドレス信号 X_{i+2} が出力されることになる。同時に y_{n+2} 行目の行アドレス線からは列アドレス信号 X_{i+1} が出力され、行並列のアドレスエンコードを実現することができる。続いて右端検出を行えば(b), 左端検出と同様に各行同時にアドレスエンコードが可能である。

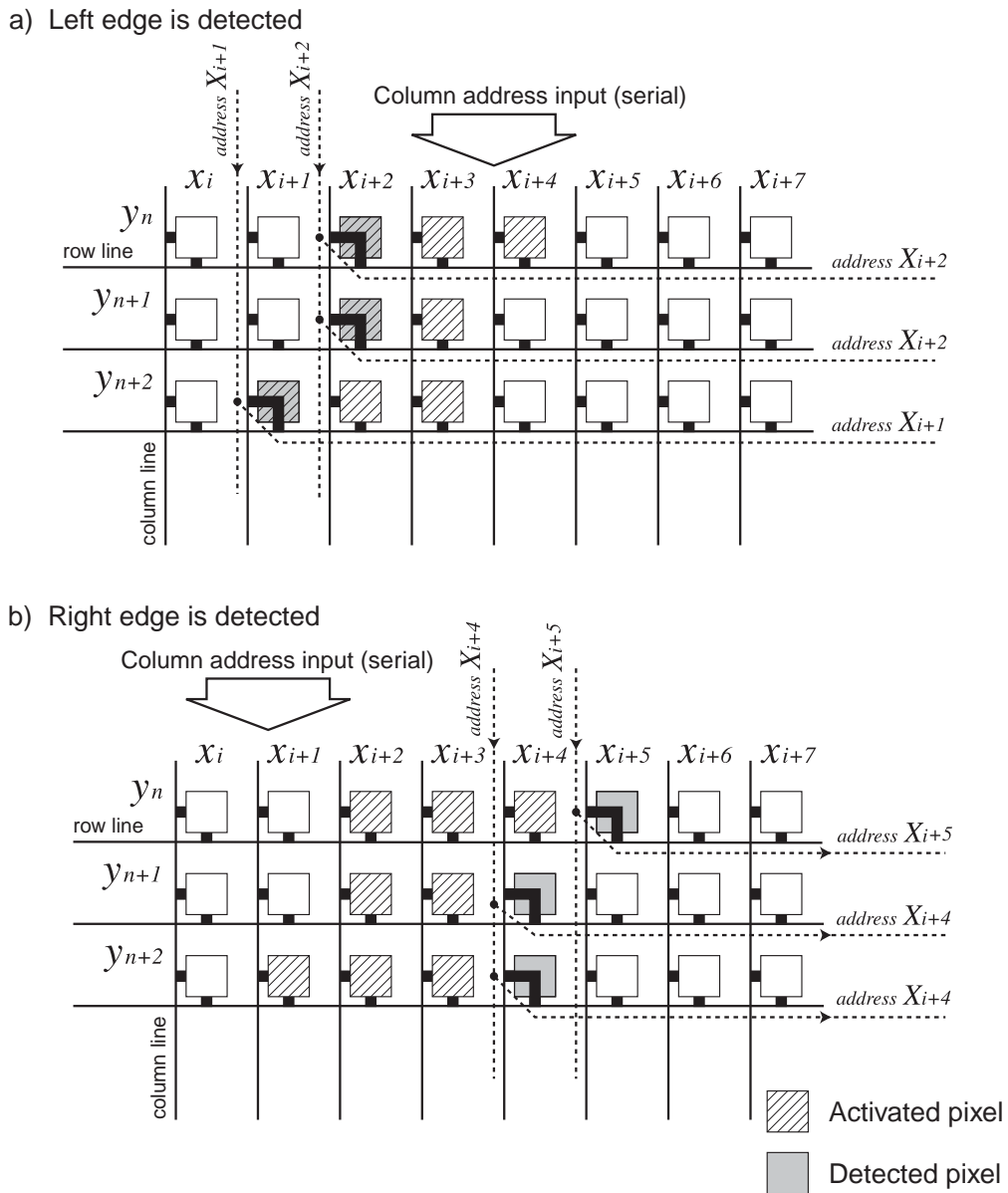


図 3.6 行並列アドレスエンコード手法

このアドレスエンコード手法に必要な画素回路は、行アドレス線と列アドレス線を接続するパストランジスタのみなので、最小で1トランジスタで実現可能である。画素の論理の生成にAND/OR論理が存在する場合、行列アドレス線の接続に用いる

パストランジスタを利用して実現することが可能なため、画素回路のさらなる小型化の可能性がある。また、 $N \times N$ の画素においてアドレスエンコードに必要な時間は $\log N \text{ bit}$ のアドレス信号を入力する時間のみであり、高速なアドレスエンコード手法であるといえる。

3.3.3 回路構成

提案するポジション検出手法を実現するために、各画素が有する探索信号伝搬回路を図 3.7 に示す。探索信号 $search_i$ の初期状態は '0' である。各画素の論理 $pixel_logic$ が決定した後、 $search_0$ に '1' を入力する。ある画素 i において $pixel_logic$ と $next$ の排他的論理和の出力が '1' であれば、左隣の画素から伝搬してきた $search_{i-1}$ が '1' に遷移したときに $search_i$ も '1' に遷移するため、探索信号が次々に伝搬していく。排他的論理和の出力が '0' の画素に探索信号が到達すると、出力 $search_i$ は遷移せずにその画素で停止することになる。 $next$ を反転させると排他的論理和の出力が反転するため、それまで探索信号が通過できなかった画素が通過可能になり伝搬が再スタートすることになる。

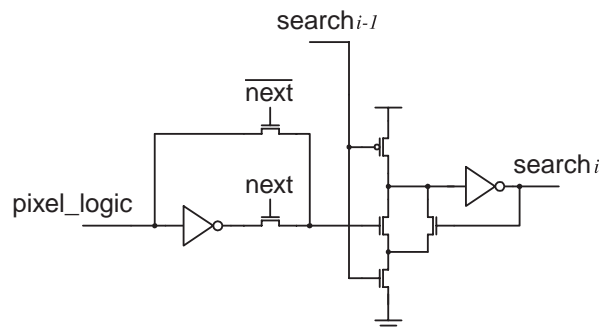


図 3.7 画素の有する探索信号伝搬回路

提案する行並列ポジション検出手法および行並列アドレスエンコード手法を実現する画素の回路構成を図 3.8 に示す。画素回路は受光部のフォトダイオード、リセット回路、2値化回路、XOR 回路、探索信号伝搬回路、アドレスエンコード回路から構成される。インバータの閾値を利用し正帰還をかけた 2値化回路において、 ck 信号によって画素の論理を生成する。画素の論理を入力とした XOR 回路は行並列重心検出における画素論理の反転に用いる。 $next$ 信号が遷移することで画素の論理は反転し、左端の画素から右端の画素へ、右端の画素から左端の画素へと探索信号が伝搬していく。探索信号が停止している画素では、伝搬してきた探索信号と、伝搬が停止しているため遷移しない次段の信号の AND をとることで、アドレスエンコー

ダを構成する行アドレス線と列アドレス線を接続する．画素回路はフォトダイオードと18トランジスタで構成可能である．

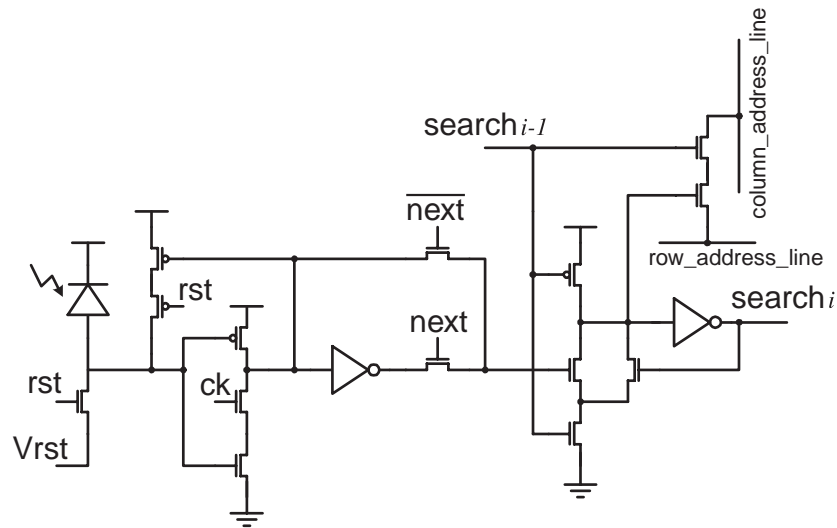


図 3.8 画素の回路構成

また，エンコードされたアドレスの重心演算は各行に 1bit 全加算器と結果を記憶するためのシフトレジスタのみで構成できる．検出された画素の列アドレスは，左端，右端の順でシリアルに行アドレス線から出力されるので，左端の画素の列アドレス x_i をシフトレジスタに格納し，その値と右端の画素の隣の列アドレス x_{j+1} を順次加算していき，その結果をシフトレジスタに返すことで和 $x_i + x_{j+1}$ を求めることができる．この結果から 1 を引き，1bit シフトした値 $(x_i + x_{j+1} - 1)/2$ が重心の座標である．

3.4 多階調化による高サブピクセル精度の実現

一般に投射されたシート光はある幅を持つため，その幅に応じてセンサ面上では複数の有意画素として撮像される．シート光の位置座標としてその中心線の座標を得るために重心演算を行うことで，センサ面上の画素のピッチより細かいピッチの座標を得ることができる．このサブピクセルの実現によって，より高い精度の計測が可能となる．従来，輝点検出には高フレームレート実現のために 2 値センサを用いて重心演算を行ってきた．しかし，多階調で画素の値を読み出し重心演算をすることで，このサブピクセル精度を向上させることができる．特にシート光の中心線を得る場合，そのサブピクセル精度はスポット光のものとは比べ低下するため，高精度化には多階調化が有効である．

多階調化の方法としては画素の値をアナログで読み出すことが可能であるが、読み出し時間が支配的になり高フレームレート化に向いておらず、重心演算も複雑な計算処理が必要となる。また、画素内で多 bit の A/D 変換を行う方法は回路規模が増大し高解像度化の妨げとなる。ここでは、蓄積中の画素に対して複数回の 2 値化を行い、逐次読み出しを行うことで多階調化を実現する。ある画素における光電流の蓄積結果は図 3.9 のように入力の光強度によって傾きが異なる。ここでは図 3.9 の (a) の入力に対して、(b) は $5/6$ の光強度、(c) は $1/2$ の光強度の入力に対する蓄積結果を示している。この蓄積時間を等分した Δt の間隔で 2 値化を行い、その結果を逐次読み出す。たとえば 1 フレームの時間の 8 等分を Δt とし、(a) の最終値を V_{max} とし、閾値を $2/3V_{max}$ とすると、(a) の強度が入力された画素では 3 回目から 8 回目までの 6 回の走査で有意画素として検出される。一方、(b) では 5 回の走査、(c) では 3 回の走査で有意画素として検出され、検出回数でその画素の出力を多階調化できる。

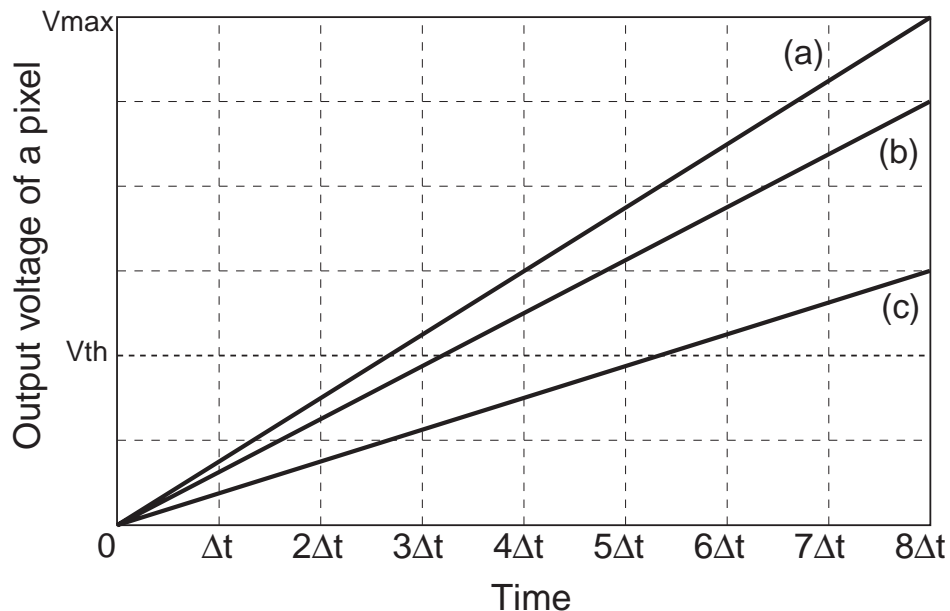


図 3.9 光電流の蓄積時間

この多階調化における 2 値化の回数と実現できるサブピクセル精度の関係を示す。投射されたレーザの強度分布を以下の $f(x, t)$ で示される正規分布と仮定する。

$$f(x, t) = \frac{1}{\sqrt{2}} \exp\left(\frac{-(x - x_0 - vt)^2}{2}\right) \quad (3.1)$$

ここで x は画素の幅で正規化されたセンサ面上の座標、 x_0 はリセットされたときの投射光のセンサ面上での初期位置、 v は投射光の移動速度、 t はリセットから次のリセットまでの時間を 1 としたときの蓄積中の時間である。投射光は測定対象の物体

をスキャンしているため、撮像中も移動している。\$N \times N\$画素のセンサで \$N \times N\$の座標を得るとき、シート光1本を取得する間に投射光はセンサ面上を平均1画素分移動することになる。よってここでは蓄積中は等速度で1画素分投射光が移動すると仮定し、速度 \$v\$ を1とする。センサ面上でのある時間 \$t\$ での \$x\$ における出力は以下の式によって表され、最終的なピークを1とすると図3.10のようになる。

$$g(x, t) = \int_0^t f(x, T) dT \tag{3.2}$$

$$= \frac{1}{2} \operatorname{erf}\left(\frac{x}{\sqrt{2}}\right) - \frac{1}{2} \operatorname{erf}\left(\frac{x-vt}{\sqrt{2}}\right) \tag{3.3}$$

$$\operatorname{erf}(z) = \frac{2z}{\sqrt{\pi}} \left(1 - \frac{z^2}{3 \cdot 1!} + \frac{z^4}{5 \cdot 2!} - \frac{z^6}{7 \cdot 3!} + \dots\right) \tag{3.4}$$

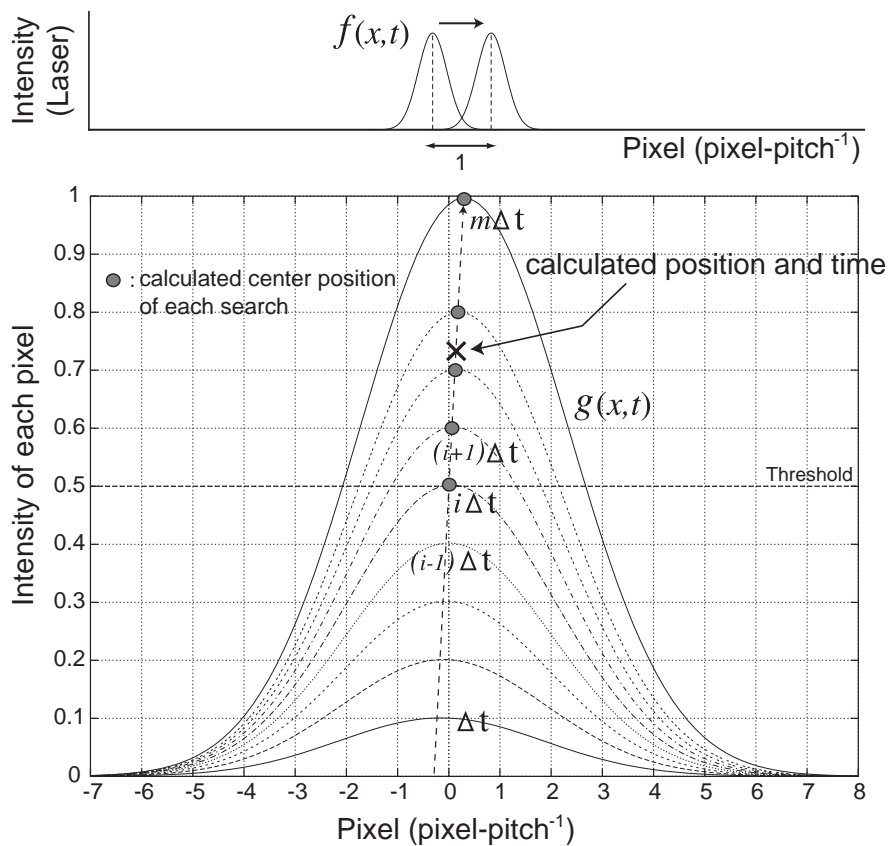


図 3.10 複数サンプリングによる行並列重心演算手法

蓄積時間中に \$m\$ 回の2値化と有意画素の両端検出を行ったとき、\$n\$ 回目での有意画素の左端のアドレスを \$L_n\$、右端のアドレスを \$R_n\$ とする。この \$n\$ 回目の走査時の重心は \$(L_n + R_n)/2\$ となる。\$i\$ 回目の走査で、初めて有意画素が検出されたとすると、図3.10に示すように投射光の移動にしたがって \$i\$ 回目以降のそれぞれの走査時の重

心が求まる．この重心の平均 X_{grav} は $i + m/2$ 回目の走査時に相当する瞬間 T_{grav} の投射光の重心であり，以下の式で求められる．

$$X_{grav} = \frac{1}{m-i+1} \sum_{n=i}^m \frac{L_n + R_n}{2} \quad (3.5)$$

$$T_{grav} = \frac{i+m}{2m} \quad (3.6)$$

図 3.11 に実際の重心の位置と重心演算の結果との差をサブピクセル精度として示す．投射光の重心の初期位置，すなわちリセット時の重心の位置 x_0 によって画素の量子化誤差が異なるため，ここではサブピクセル精度の平均値と最悪値を示す．この結果から 0.1 サブピクセル精度を実現するには，16 回の走査による多階調化が必要とわかる．

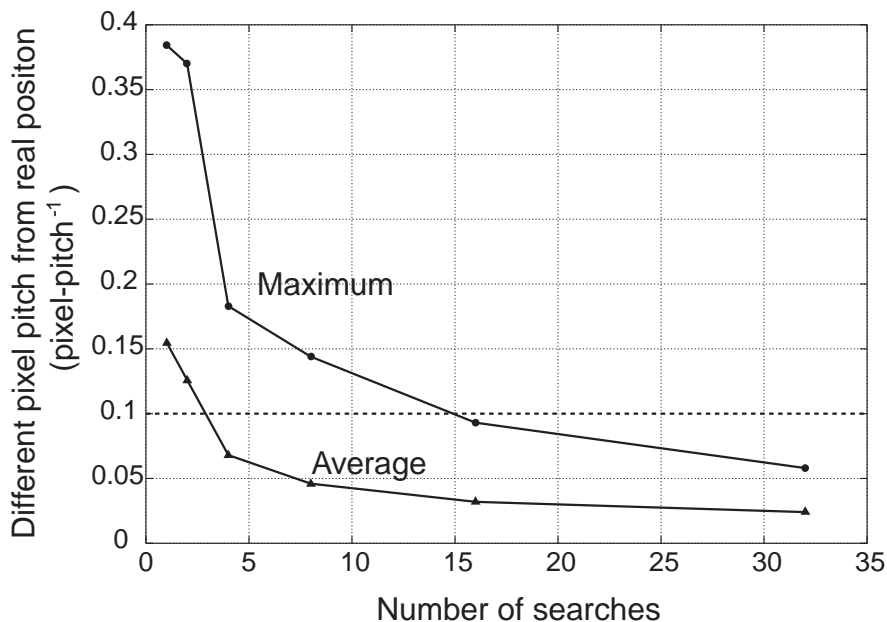


図 3.11 サンプリングサブピクセル精度

この多階調化は 2 値センサと同様な回路構成の画素で実現できる．また蓄積中に複数回の有意画素検出が必要なため，前述した行並列処理による高速な重心検出手法が有効である．この検出手法で多階調化を行うとき，有意画素の左端のアドレス L_n と右端の隣の画素のアドレス $R_n + 1$ が各走査で順に出力される． i 回目に最初に有意画素が検出されたとき，各行でその i を記憶しそれ以降のアドレス出力を累積加算していくことで，出力された全てのアドレスの和 X_{sum} は次式のように求まる．

$$X_{sum} = \sum_{n=i}^m (L_n + R_n + 1) \quad (3.7)$$

全走査回数 m は既知なため, X_{sum} と i, m を用いて以下のように重心が求まる.

$$X_{grav} = \frac{1}{m - i + 1} X_{sum} - 1 \quad (3.8)$$

$$T_{grav} = \frac{i + m}{2m} \quad (3.9)$$

センサ面内で累積加算を行い X_{sum} と i のみを生出力することにより, 出力のデータ量を削減できる. 複雑な計算処理回路を必要としないため, 行並列処理にも適している.

3.5 行並列処理による高速ポジション検出センサ

3.5.1 ポジションセンサのアーキテクチャ

提案する行並列処理による高速ポジション検出センサのアーキテクチャを図 3.12 に示す. 受光部, 2 値化回路, 探索信号伝搬回路, 行並列アドレスエンコード回路から構成される画素のアレイと, 各列に列アドレスをシリアルに出力するアドレス発生回路, 各行に出力された両端アドレスの加算を行なう重心演算回路, アドレス読み出しのためのデコーダから構成される.

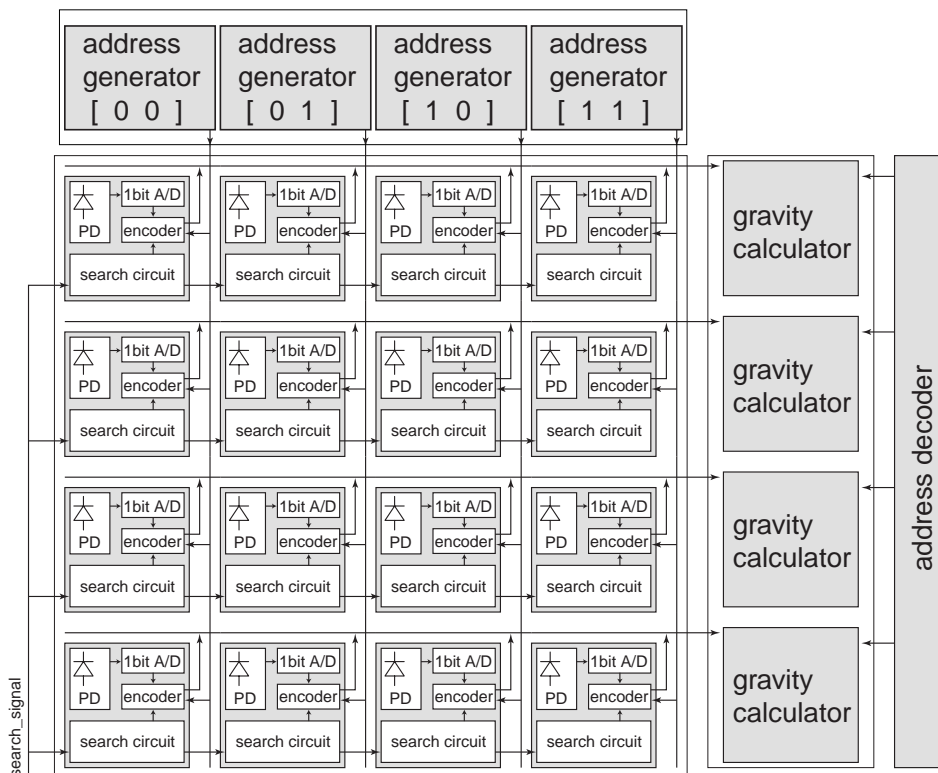


図 3.12 ポジションセンサの基本構成

各行の重心演算回路は前述した複数サンプリングによって多階調化したアドレスの加算部分と検出のタイミングの記憶を行なう。なお、2階調での演算時はここで得られたアドレスの和が重心のアドレスとなる。各列のアドレス発生回路はROMとしてそれぞれのアドレスが格納されており、アドレスエンコード時に順次読み出していく。各行の重心演算回路の構成を図3.13に示す。1bitの全加算器、演算時に出力を保持するシフトレジスタ、最初の輝点検出の時間を記憶するメモリ、次の演算中にアドレスを読み出すための出力バッファと選択回路から構成される。

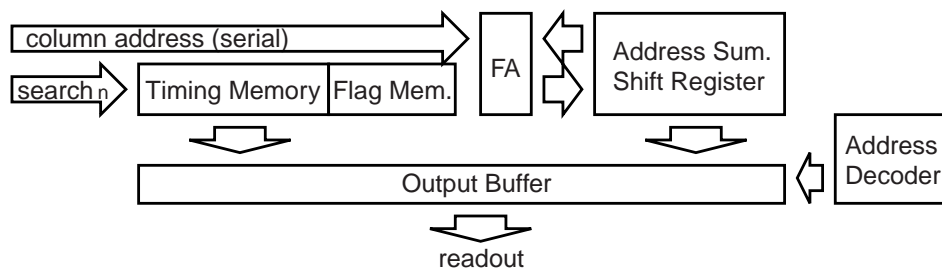


図 3.13 各行の重心演算回路の構成

各行でシリアルに出力された左端のアドレスは、まず下位 bit から順番にシフトレジスタに保持される。右端のアドレスはシフトレジスタの結果に加算され、ふたたびシフトレジスタに保持される。これを繰り返すことによって、重心演算に必要なアドレスの和を得ることができる。複数サンプリングによる多階調取得時、有意画素が何度目のサンプリングで最初に得られたかを記憶する必要がある。各行に入力された探索信号は有意画素が存在するとき、重心演算回路まで到達しない。これを利用し、探索終了時に探索信号が到達していないときの時間をタイミングメモリに保持し、フラグを立てる。得られたアドレスの和とタイミングを出力バッファに移動し、次のフレームを撮像中に読み出す。

3.5.2 ポジションセンサの設計・試作

提案する行並列処理による高速ポジション検出センサを $0.6\mu\text{m}$ CMOS 3-Metal 2-Poly-Si プロセスを用いて試作を行なった¹。画素回路のレイアウトを図3.14に示す。画素のサイズは $27\mu\text{m} \times 27\mu\text{m}$ となり、画素内のフォトダイオードは $6.0\mu\text{m} \times 25.95\mu\text{m}$ で開口率は21.36%となった。画素あたりのトランジスタ数や画素のサイズは従来の三次元動画撮像を目的としたセンサ [30][32] と比較しても小さなものとなっている。フォトダイオードは p 拡散と n-Well から構成される。

¹本チップ試作は東京大学大規模集積システム設計教育研究センターを通し ローム (株) および凸版印刷 (株) の協力で行われたものである。

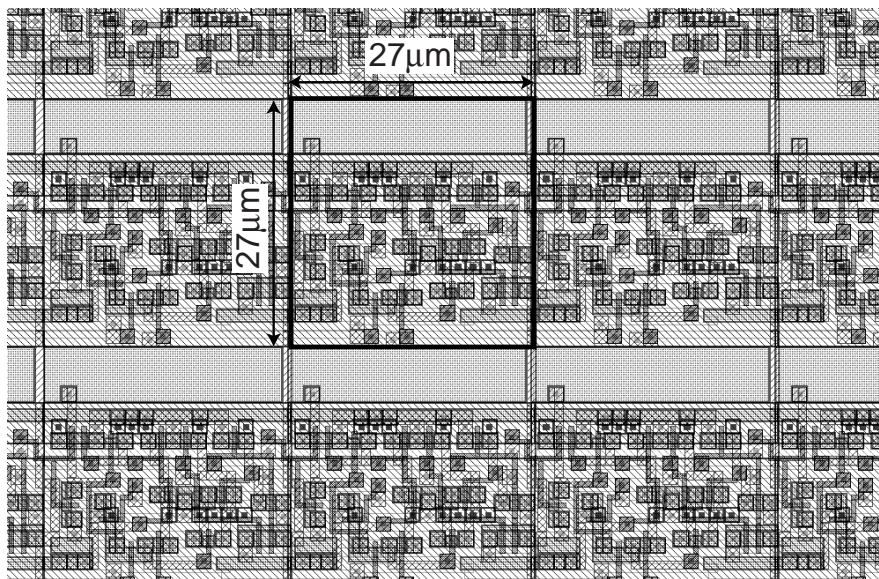


図 3.14 画素のレイアウト

図 3.15 に試作したポジションセンサのブロック図を示す．256×256 の画素平面を構成し，各列に 8 bit ROM で構成された列アドレス生成回路を設けた．各行にはシリアルアドレス出力を取得するセンスアンプ，全加算器，結果を保持する 13 bit シフトレジスタ，最初に有意画素が検出されたタイミングを記憶する 4 bit のメモリと既に過去の走査で有意画素が検出されているかを記憶するメモリで構成される重心演算回路を設けた．この演算回路は有意画素の端点を通過した列アドレスをセンスアンプで取得し，シフトレジスタの内容に順次加算していく．各行での有意画素の有無は探索信号が最後まで伝搬したかで検出可能であり，この結果を用いて各行で一番最初に有意画素が検出された走査回を 4bit メモリに記憶する．1 フレーム終了時に各行の演算結果は出力バッファに転送され，次のフレームの演算中に読み出される．

3.5.3 性能評価

試作した 0.6 μm CMOS プロセスによる 256×256 画素のポジションセンサの性能を H-SPICE によるシミュレーションで見積もる．探索信号が 1 行 256 画素を全て伝搬するのに 220.1 ns 要した．よって，探索信号を入力して最悪でも 220.1 ns 後にはシート光を検出しており，アドレスエンコードが可能である．また，アドレス信号の伝搬が最も遅くなるシート光の有意画素の端が一行に並んだとき，40 ns 以下でアドレスを 1 bit エンコードでき，シート光の端点のアドレスエンコード (8 bit) が 320 ns

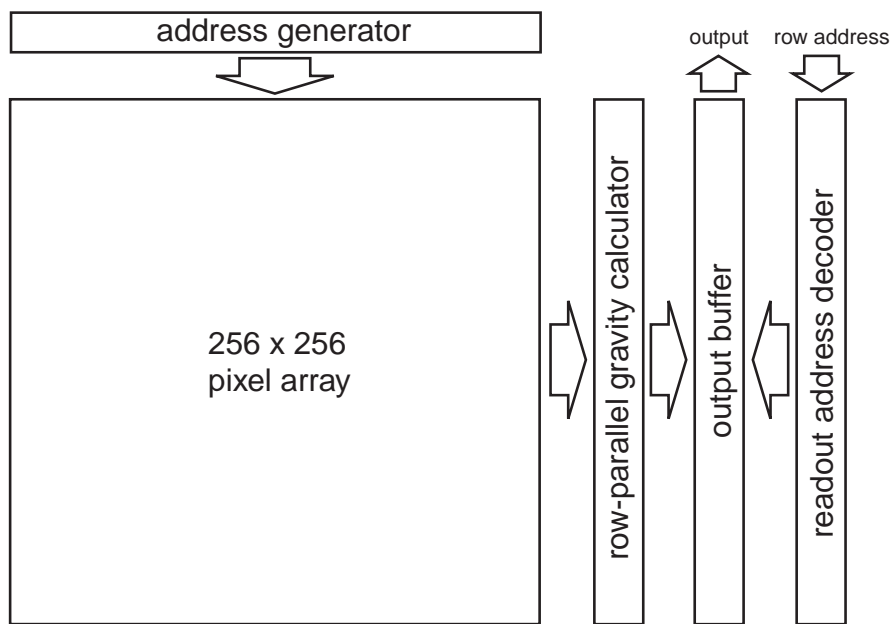


図 3.15 ポジションセンサのブロック図

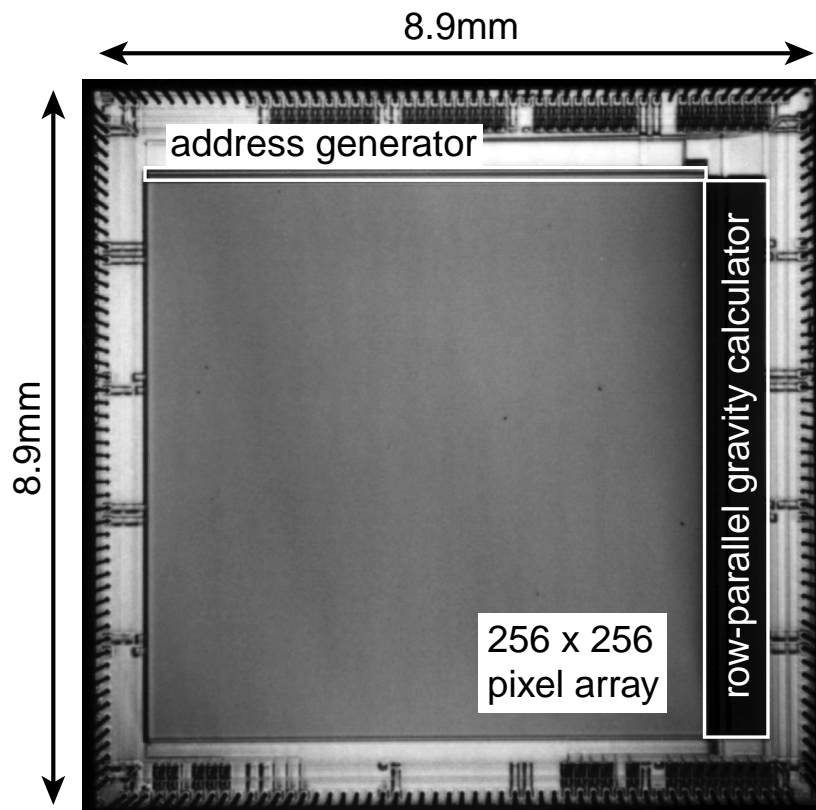


図 3.16 ポジションセンサの写真

以下で可能なことを確認した。

シート光の検出には探索信号の伝搬とアドレスエンコードを繰り返すため、1080 ns 以下で取得することが可能であり、16 階調の取得も約 $17.8 \mu\text{s}$ 程度で可能である。これは十分な強度の光入力を得られたと仮定すると、2 階調の撮像で 256×256 の三次元レンジマップを 1 秒間に 3600 枚以上、16 階調の撮像でも 1 秒間に 220 枚取得できる速度である。より高解像度化が進んでも動画撮像が可能な速度を実現できると考えられる。図 3.17 に、順次読み出し、行単位読み出し、提案する行並列ポジション検出の各手法の、解像度に対するレンジマップ 1 枚あたりの撮像時間を示す。この結果は試作センサと同じ $0.6 \mu\text{m}$ CMOS プロセスを用いて H-SPICE シミュレーションによって得た。

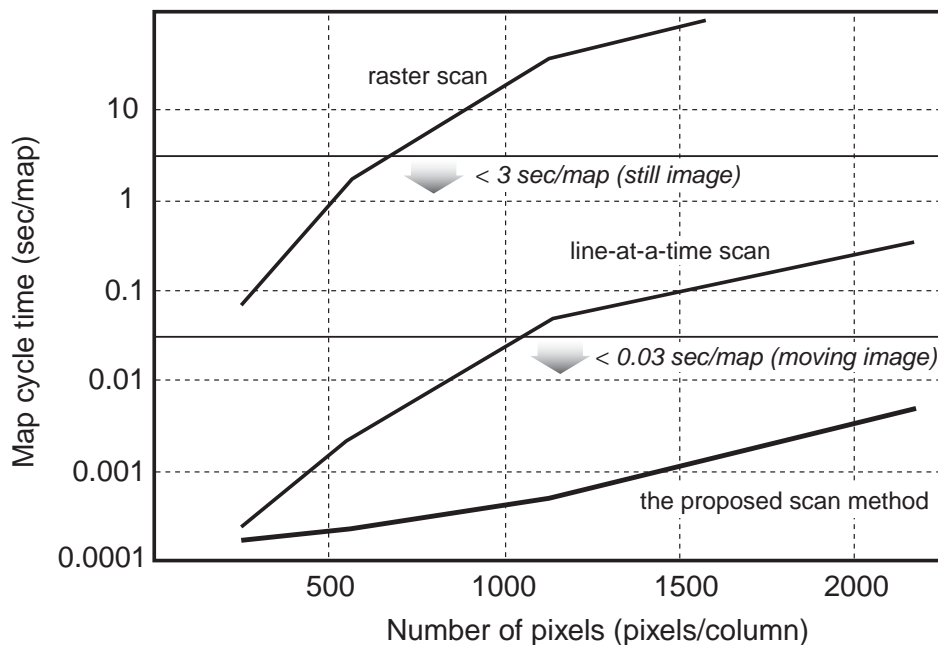


図 3.17 各手法における解像度とレンジマップ撮像時間

行並列処理での有意画素の両端検出による高速なシート光検出手法と行並列処理向けのアドレスエンコード手法を提案し、それを実現する回路の設計を行った。この行並列処理による高速なポジション検出センサは、0.1 ピクセル相当のサブピクセル精度と動画撮像可能な高フレームレートを実現し、高解像度で高速高精度 3 次元計測システムの構築に有効であると考えられる。最後に試作したセンサの主な仕様を示す。

表 3.1 行並列処理による高速なポジションセンサの主な仕様

Process	0.6 μm CMOS 3-metal 2-poly-Si
Chip size	8.9 mm \times 8.9 mm
Num. of pixels	256 \times 256 pixels
Pixel size	27.0 μm \times 27.0 μm
Photo diode size	6.0 μm \times 25.95 μm
Fill-factor	21.36 %
Num. of transistors	18 transistors/pixel
Total num. of transistors	1.37 M transistors
Max. frame rate *	930 k frames/sec (1 sampling) 56.2 k frames/sec (16 sampling)
Max. range map/sec *	3.63 k range maps/sec (1 sampling) 220 range maps/sec (16 sampling)

* simulated by H-SPICE

第4章

結論

本研究では，三次元静止画撮像システムに要求される高感度・広ダイナミックレンジを実現するために，対数応答回路および相関検波回路を有する画素を提案した．

- 変調光検波によって背景光に対して弱い輝度の投射光を検出可能であり，投射光と背景光の比 (SBR: Signal-to-Background Ratio) が-14.4 dB を実現した．
- 受光部に対数応答回路を併せ持つことで-10 dB SBR 以下の高感度ポジション検出を 46 dB の背景光レンジにわたって実現した．
- 検波周波数以外の周波数成分に対して高い抑圧比を有し，特に偶数倍の周波数セットを用いることで複数光源による測定システムの構築が可能である．

対数応答回路および相関検波回路を有する画素を用いて 64×64 画素のポジションセンサを設計・試作し，高感度ポジション検出および三次元計測を行なった．

- 不均一な強い背景光によって複数の輝度ピークが存在する環境においても，投射した変調光のみを検出可能である．
- 強い背景光下の対象物体の三次元形状を，弱い投射光を用いたシステムで得ることに成功した．

さらなる高感度・広ダイナミックレンジを得るために，電流型背景光抑圧回路を有する画素を提案し，測定を行なった．

- 最小の SBR が-22.8 dB というより高感度なポジション検出を実現した．
- -18 dB 以下という高感度ポジション検出を 47 dB 以上の背景光レンジで実現した．
- 検波による変調光の選択性を有し，複数光源による測定システムが実現可能である．

三次元動画撮像システムに要求される高フレームレートポジション検出を実現するために、投射したシート光のセンサ面上での位置を行並列に探索、座標の取得をする手法と回路を提案した。

- 画素内で有意画素か否かを判定し、隣接画素へ探索信号を伝搬する手法により、行並列で高速にシート光の両端の画素を検出可能である。
- 各列のアドレス線にシリアルに入力された列アドレス信号を、検出された画素を介して行アドレス線に出力するアドレスエンコード手法により、高速な行並列アドレスエンコードを実現した。
- 各行に両端のアドレスを加算する演算回路を有することで、シート光の行並列重心演算や複数サンプリング時の重心演算の前処理を高速に行なえる。
- 高フレームレートを利用した複数サンプリングによる多階調取得が可能であり、それによってサブピクセル精度が向上し、高精度三次元計測が実現できることを確認した。
- 提案手法を実装した256×256画素のポジションセンサを設計・試作した。
- 提案手法により高解像度での三次元動画撮像が可能な高フレームレートを実現できることを確認した。

以上の結果は、今後あらゆる場面で進むと思われる映像情報メディアの三次元化において、日常生活への応用に必要な高感度・広ダイナミックレンジや、動画撮像に必要な高フレームレートの実現に有効であると考えられる。

今後、高感度・広ダイナミックレンジポジションセンサの特徴を生かした三次元計測など様々な応用分野への適用や、提案した高速ポジションセンサの測定による実証、三次元動画撮像システムの構築、全方位撮像システムへの発展などが課題として挙げられる。

参考文献

- [1] C. Koch and H. Liu, “VISION CHIPS: Implementing Vision Algorithms with Analog VLSI Circuit,” *IEEE Computer Society Press*, 1995.
- [2] A. Moini, “Vision chips or Seeing Silicon,” <http://www.eleceng.adelaide.edu.au/Groups/GAAS/Bugeye/visionchips/>, Mar. 1997.
- [3] 谷内田 正彦 他, “コンピュータビジョン,” 丸善株式会社
- [4] E. Funatsu, Y. Nitta, Y. Miyake, T. Toyoda, J. Ohta, and K. Kyuma, “An Artificial Retina Chip with Current-Mode Focal Plane Image Processing Functions,” *IEEE Trans. on Electron Devices*, vol. 44, no. 10, pp.1777-1782, Oct. 1997.
- [5] K. Yonemoto and H. Sumi, “A CMOS Image Sensor with a Simple Fixed-Pattern-Noise-Reduction Technology and a Hole Accumulation Diode,” *IEEE Journal of Solid-State Circuits*, vol. 35, no. 12, pp.2038-2043, Dec. 2000.
- [6] I. L. Fujimori, C. Wang, and C. G. Sodini, “A 256×256 CMOS Differential Passive Pixel Imager with FPN Reduction Techniques,” *IEEE Journal of Solid-State Circuits*, vol. 35, no. 12, pp.2031-2037, Dec. 2000.
- [7] Z. Zhou, B. Pain, E. Fossum, “A CMOS Imager with On-Chip Variable Resolution for Light-Adaptive Imaging,” *ISSCC Dig. of Tech. Papers*, pp.174-175, Feb. 1998.
- [8] D. Handoko, S. Kawahito, Y. Takokoro, M. Kumahara, and A. Matsuzawa, “A CMOS image sensor for focal-plane low-power motion vector estimation,” *IEEE Symp. VLSI Circuits Dig. of Tech. Papers*, pp.28-29, 2000.
- [9] T. Nezuka, T. Fujita, M. Ikeda, and K. Asada, “A Binary Image Sensor with Flexible Motion Vector Detection using Block Matching Method,” *Proc. of Asia and South Pacific Design Automation Conf.*, pp.21-22, Jan. 2000.

-
- [10] Z. Li and K. Aizawa, "Vision Chip for Very Fast Detection of Motion Vectors: Design and Implementation," *IEICE Trans. Electron.*, vol. E82-C, no. 9, pp.1738-1748, Sep. 1999.
- [11] C. M. Higgins, R. A. Deutschmann, and C. Koch, "Pulse-Based 2-D Motion Sensors," *IEEE Trans. on Circuits and Systems II*, vol. 46, no. 6, Jun. 1999.
- [12] M. Arias-Estrada, D. Poussart, and M. Tremblay, "Motion Vision Sensor Architecture with Asynchronous Self-Signaling Pixels," *Proc. of IEEE International Workshop on Computer Architecture for Machine Perception*, pp.75-83, 1997.
- [13] S. Kawahito, M. Yoshida, M. Sasaki, K. Umehara, Y. Tadokoro, K. Murata, S. Doushou, and A. Matsuzawa, "A Compressed Digital Output CMOS Image Sensor with Analog 2-D DCT Processors and ADC/Quantizer," *ISSCC Dig. of Tech. Papers*, pp184-185, Feb. 1997.
- [14] T. Hamamoto, Y. Ohtsuka, and K. Aizawa, "Very fast tracking and depth estimation by focal plane compression sensors," *IEEE Int. Symp. on Circuits and Systems*, vol. 4, pp.127-130, May 1999.
- [15] M. de Bakker, P. W. Verbeek, E. Nieuwkoop, and G. K. Steenvoorden, "A Smart Range Image Sensor," *Proc. of European Solid-State Circuits Conference*, pp.208-211, 1998.
- [16] T. Nezuka, M. Hoshino, M. Ikeda, and K. Asada, "A Smart Image Sensor with Novel Implementation of Quad-tree Scan," *Proc. of European Solid-State Circuits Conference*, pp.412-415, Sep. 2000.
- [17] V. Brajovic and T. Kanade, "Computational Sensor for Visual Tracking with Attention," *IEEE Journal of Solid-State Circuits*, Vol. 33, pp.1199-1207, 1998.
- [18] C. Narayanan, A. B. Buckman and I. Busch-Vishniac, "Position Detection of Multiple Light Beams Using Phase Detection," *IEEE Trans. on Instrumentation and Measurement*, vol. 43, pp.830-836, 1994.
- [19] A. Kimachi and S. Ando, "Time-Domain Correlation Image Sensor: First CMOS Realization and Evaluation," *Transducers '99*, June 1999.

- [20] R. Jeremias, W. Brockherde, G. Doemens, B. Hosticka, L. Listl and P. Mengel, "A CMOS Photosensor Array for 3D Imaging Using Pulsed Laser," *ISSCC Dig. of Tech. Papers*, pp.252-253, 2001.
- [21] S. Decker, R. McGrath, K. Brehmer, and C. Sodini, "A 256 x 256 CMOS Imaging Array with Wide Dynamic Range Pixels and Column-Parallel Digital Output," *ISSCC Dig. of Tech. Papers*, pp176-177, Feb. 1998.
- [22] M. Schanz, C. Nita, B. J. Hosticka, and R. K. Wertheimer, "A High-Dynamic-Range CMOS Image Sensor for Automotive Applications," *IEEE Journal of Solid-State Circuits*, vol. 35, no. 7, pp.932-938, Jul. 2000.
- [23] S. Benthien, T. Lule, B. Schneider, M. Wagner, M. Verhoeven, and M. Böhm, "Vertically Integrated Sensors for Advanced Imaging Applications," *IEEE Journal of Solid-State Circuits*, vol. 35, no. 7, pp.939-945, July 2000.
- [24] M. Loose, K. Meier, and J. Schemmel, "A Self-Calibrating Single-Chip CMOS Camera with Logarithmic Response," *IEEE Journal of Solid-State Circuits*, vol. 36, no. 4, pp.586-596, Apr. 2001.
- [25] T. Hamamoto and K. Aizawa, "A Computational Image Sensor with Adaptive Pixel-Based Integration Time," *IEEE Journal of Solid-State Circuits*, vol. 36, no. 4, pp.580-585, Apr. 2001.
- [26] C. Mead, "アナログ VLSI と神経システム," 株式会社トッパン
- [27] Y. Oike, M. Ikeda, and K. Asada, "High-sensitivity and Wide-dynamic-range Position Sensor Using Logarithmic-response and Correlation Circuit," *IEEE Int. Conf. on VLSI Design & Asia South Pacific Design Automation Conf.*, Jan. 2002.
- [28] A. Makynen, et.al., "A binary photodetector array for position sensing," *Sensors and Actuators A*, Vol. 65, pp.45-53, 1998.
- [29] 遠山 治, 高瀬 信二, 渡辺 晃, 秋田 純一, "画素並列処理系のための平面中の複数点に対する高速座標生成回路," 電子情報通信学会論文誌, C, vol. J84-C, no. 4, pp.273-277, 2001 年 4 月.

-
- [30] S. Yoshimura, T. Sugiyama, K. Yonemoto, and K. Ueda, "A 48kframe/s CMOS Image Sensor for Real-time 3-D Sensing and Motion Detection," *ISSCC Dig. of Tech. Papers*, pp.94-95, Feb. 2001.
- [31] V. Brajovic, K. Mori, and N. Jankovic, "100frames/s CMOS Range Image Sensor," *ISSCC Dig. of Tech. Papers*, pp.256-257, Feb. 2001.
- [32] 根塚 智裕, 池田 誠, 浅田 邦博, "センサ面上における高速行並列ポジション検出の1実現手法," 電子情報通信学会技術研究報告, ICD2001-101, pp.67-74, 2001年9月.

本研究に関する発表

- [1] 大池 祐輔, 池田 誠, 浅田 邦博, “相関検波を用いた3次元計測向けイメージセンサ,” 電子情報通信学会総合大会論文集, C-12-27, pp.122, 2001年3月 .
- [2] 浅田 邦博, 根塚 智裕, 大池 祐輔, 星野 将史, “3次元計測向けスマートセンサ,” 平成12年度 特定領域研究シンポジウム「知的瞬時処理複合化集積システム」, pp.3-8, 2001年3月 .
- [3] 大池 祐輔, 池田 誠, 浅田 邦博, “相関検波機能を有する画素回路の設計と評価,” DAシンポジウム2001論文集, pp.159-161, 2001年7月 .
- [4] Y. Oike, M. Ikeda, K. Asada, “Wide Dynamic Range Photo Detector for Smart Position Sensor Using Log-response and Correlation Circuit,” *Ext. Abst. of Int. Conf. on Solid State Devices and Materials*, pp.282-283, Sep. 2001.
- [5] 大池 祐輔, 池田 誠, 浅田 邦博, “3次元計測のための行並列処理による高速な多階調重心検出回路,” 電子情報通信学会技術研究報告, Vol.101, No.282, pp.83-88, 2001年9月 .
- [6] 浅田 邦博, 根塚 智裕, 大池 祐輔, “スマートアクセスセンサ,” オプトロニクス9月号, pp.136-141, 2001年9月 .
- [7] 大池 祐輔, 池田 誠, 浅田 邦博, “対数応答回路および相関検波回路を用いた高感度・高ダイナミックレンジポジションセンサの試作と評価,” 第5回システムLSIワークショップ, pp.307-310, 2001年11月 .
- [8] Y. Oike, M. Ikeda, K. Asada, “High-sensitivity and Wide-dynamic-range Position Sensor Using Logarithmic-response and Correlation Circuit,” *IEEE Int. Conf. on VLSI Design & ASP-DAC*, Jan. 2002. (*Best Design Award*)
- [9] 大池 祐輔, 池田 誠, 浅田 邦博, “高感度ポジション検出のための新しい画素回路の検討,” 電子情報通信学会 総合大会, 2002年3月 . (発表予定)
- [10] Y. Oike, M. Ikeda, K. Asada, “High-sensitivity and Wide-dynamic-range Range Finder and Its Applications,” *Proc. of International Forum on Multimedia and Image Processing*, Jun. 2002. (to be published)

謝辞

本研究を進めるにあたり，常に暖かいご指導を頂き，また良好な研究環境を与えて下さいました浅田邦博教授に深く感謝致します．また，本研究を進めるにあたり，技術的な御意見，御指導を頂きました池田誠助教授に心から感謝致します．

本研究を進めるにあたり，研究内容に対して数多くの貴重なご意見を下さいました，根塚智裕氏に深く感謝いたします．

日頃から研究活動を共にし，多くの助言を頂いた吉田浩章氏に心から感謝いたします．

さまざまな場で数多くの御助言，御支援を下さいました浅田研究室OBの山下高廣氏(半導体理工学研究センター)，小松聡氏(東京大学大規模集積システム設計教育センター)，星野将史氏(松下電器産業(株))，青木秀行氏(セコム(株))，中島祐介氏(三菱商事(株))，浅田研究室の助手の鄭若丹 シ 氏，石原亨氏，大学院生の村上善則氏(日産自動車(株))，瀬戸謙修氏，山岡寛明氏，申秀攀氏，杉山聡氏，山本剛志氏，Ulkuhan Ekinciel氏，技官の鈴木真一氏，秘書の横地順子氏および卒論生の皆様に深く感謝致します．

チップ試作にあたり，御協力いただいた東京大学大規模集積システム設計教育センター，ローム株式会社，日立北海セミコンダクター社，凸版印刷株式会社，大日本印刷株式会社に心から感謝いたします．