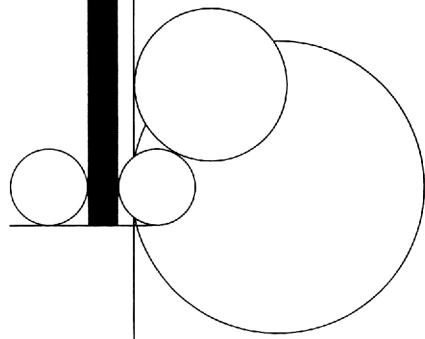


VR～バーチャルな世界

光切断法による高精細・ 実時間3次元撮像システム



東京大学
浅田邦博・大池祐輔

3次元撮像法の中で光切断法3次元計測システムは簡易な演算で高精度の距離計測を実現できるが、高精細・実時間撮像の実現には走査する照射光が描き出す光切断線の位置検出を高速に実行する必要がある。本解説では、VGA画素解像度の実時間距離センサの概要を紹介する。列並列高速読み出し手法と時間領域AD変換回路によって、41.7kフレーム毎秒(fps)相当の光切断線位置検出を実現し、VGA距離画像を65.1枚/秒で取得できる。有意画素の輝度分布を用い、距離精度は1200mmに対して最大誤差0.87mmを実現した。

はじめに

映像情報メディアの3次元化はコンピュータグラフィックを駆使した映画やテレビだけでなく、家庭用ゲーム機やパソコン等、日常のものとなりつつある。今後も急速に映像情報メディアの3次元化が進むと考えられ、3次元情報入力技術には高速化や高解像度化、柔軟な視覚機能などが要求されてくる。3次元情報取得には、2点以上の異なる視点からの撮像画像のステレオマッチング法のように特別の光源を用いない方法や、本解説のように特殊な光源からの反射像を用いる方法があるが、前者は画像処理量が多くなり今日の計算機をもちいても高精細画像の実時間処理は容易ではない。

一方、後者には光源-対象物-カメラまでの光の往復時間(TOF)を用いる方法と本解説のように光源-対象物-カメラの間の三角測量法に基づく方法がある。TOFではパルス等の時間変調した光を対象に照射し、反射光と照射光波形の時間相関を計算する。その時間精度が距離精度を決定し、1mmの精度を得るには6.7ピコ秒の時

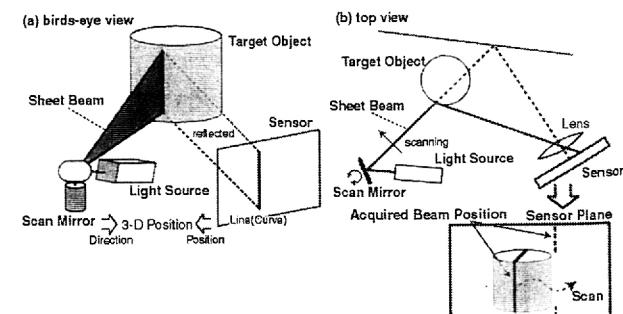
間分解能が必要となる。これは高速変調と高速光センサをもちいて繰り返し計測を行うことで実現可能である。精度には様々あるが機械的走査を併用して3次元画像を取得するシステムが実用化されている。しかし高精細画像を実時間動画として得るには、高速センサの集積化が必要となり消費電力やチップ面積の制約から現状ではまだ困難な状況にある。

それに対し三角測量法に基づく方法では空間-時間変調した光を対象に照射し、反射光を2次元イメージセンサで計測するものである。光の変調法には時間的には一定の濃淡光を用いる方法、シート状光を空間的に走査する方法、照射角度に応じて異なる時間変調光を照射する方法等、様々な方法が提案されている。いずれも共通する点は、光源からの照射角度毎に光を区別できる機構を有していることである。照射角度毎に区別されるため、光源とは別の視点で反射光を観測することで、三角測量法によって容易に高い距離精度が得られる。中

でも照射角度毎の区別が容易な方法が本解説で紹介するシート状の光を空間走査する光切断法である。

実時間光切断法の原理

第1図は光切断法による3次元計測の原理図である。図では光源はレーザ光をロッドレンズ等で一方向に広げたシート状の光を対象に照射し、対象からの反射光(光切断線)をカメラで観測している。1枚の3次元形状画像(レンジマップ)を得るには対象を平行移動させる場合もあるが、実時間3次元動画撮像では図のようにミラーをもちいて光を空間走査する。ミラー走査は毎秒60走査程度であり毎秒あた



第1図 光切断法による3次元計測の原理

りのレンジマップ数に等しい。

この方法は簡単な計算処理で高い精度の距離情報を得ることができる利点があるが、対象のレンジマップを1枚得るには、多数の光切断線の撮像が必要となる。たとえばVGA解像度を得るには1枚のレンジマップに640回の撮像が必要となり、毎秒60枚のレンジマップを得るには、毎秒38、400回の高速撮像が必要になる。さらにこの速度でVGA画像の実時間解析を行い、光切断線の位置を検出する処理が必要となる。これは11.8G/秒のピクセル処理速度に相当する。今日の技術では何らかのハードウェア/並列処理機構が必要である。

高速位置センサ

画素読み出し高速化を図った例に、列並列AD変換を有する1M画素CMOS APS (Active Pixel Sensor)¹⁾がある。1行の読み出しに $1\mu s$ 、AD変換にさらに $1\mu s$ かかっているが、同じ解像度の3次元動画撮像には1行を30nsで読み出す必要があり間に合わない。通常のイメージではなく、光切断線座標を高速に検出する位置センサもいくつか提案されている^{2)~4)}。これらのセンサは解像度が低いものの30レンジマップ/秒以上の速度を実現しているが、高速なポジション検出のために画素内に特殊回路を有し高解像度化が困難である。それに対し本解説で紹介するセンサでは高精細化のために1画素あたり3トランジスタの一般的なCMOS APSの画素回路を用い、3次元動画撮像に十分な高速読み出しと光位置検出を実現している^{5)~6)}。さらに時間領域AD変換をもちいて光切断線の輝度分布を取得し、重心計算により画像解像度以上の距離精度を実現している。同時に従来の2次元画像も取

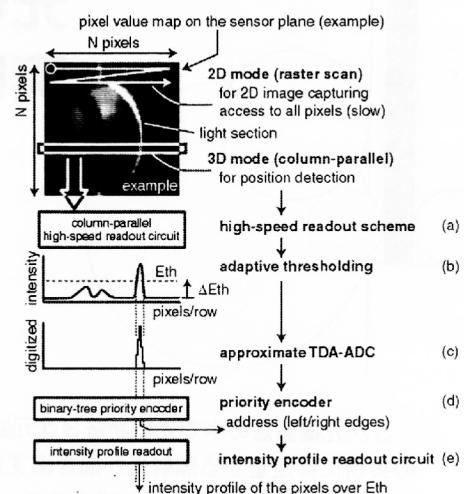
得可能となっている。

VGA実時間距離センサ

構成と動作概要

実時間3次元計測を実現する 640×480 画素のスマートイメージセンサを第2図に、その諸元を第1表に示す。2次元画像読み出し回路、行選択/リセット用アドレスデコーダ、時間領域列並列AD変換回路、640入力プライオリティエンコーダ、輝度分布読み出し回路から構成される。画素はn拡散とp基板で作られたフォトダイオードと3トランジスタで構成される。

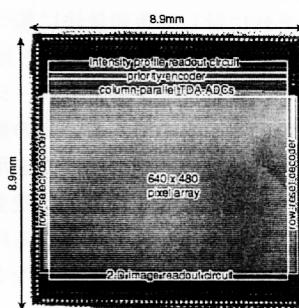
本センサの高速読み出しと光切断線の重心位置検出の手順を第3図に示す。2次元画像を取得する場合は通常のCMOSセンサ同様に1画素ずつアクセスして画素値を読み出す。一方、3次元画像のための光切断線の位置を取得するときは一括して行単位で画素にアクセスする。行選択前に各列の出力線をプリチャージしておく、選択された行の各画素の光強度に応じて各列の



第3図 高速位置検出の手順

出力線電位の減衰速度が変化するようになっている。列出力線は適応閾値回路に接続されており、各列の出力線電位が閾値に達する時間差を利用して、行内輝度が最も暗い画素によりトリガ信号を発生する。これを基準として一定の輝度マージン E_{th} 以上の輝度画素を有意画素として検出する。同時に、行内画素は列並列時間領域AD変換回路によって8階調の輝度分布に一括変換される。有意画素信号はプライオリティエンコーダに接続され位置情報を変換される。また、時間領域AD変換によって得られた行内輝度分布はプライオリティエンコーダの出力により有意情報のみを選択読み出し、重心計算される。

以上、一つの行選択で行内画素輝度に応じた速度で“津波が押し寄せるように”列出力線-適応閾値回路-時間領域AD変換-プライオリティエンコーダへと信号が伝搬して、“高い輝度”に相当する画素がプライオリティエンコーダの“入り江”的奥まで到達する。これらの動作は将棋倒し的に実行される。これを順次各行について実行することで照射シート光による光切断線の位置と輝度分布を高速に得ることができる。センサからの読み出した輝度情報は光切断線近傍の情報に限られるた



第2図 VGA実時間距離センサのチップ写真

第1表 試作センサの諸元

Process	0.6μm CMOS 3-metal 2-poly-Si
Die size	8.9mm×8.9mm
# of pixels	640×480pixels(VGA)
# of transistors	1.12M transistors
Pixel size	12.0μm×12.0μm
# of trans./pixel	3transistors
Fill factor	29.54%

光切断法による高精細・実時間3次元撮像システム

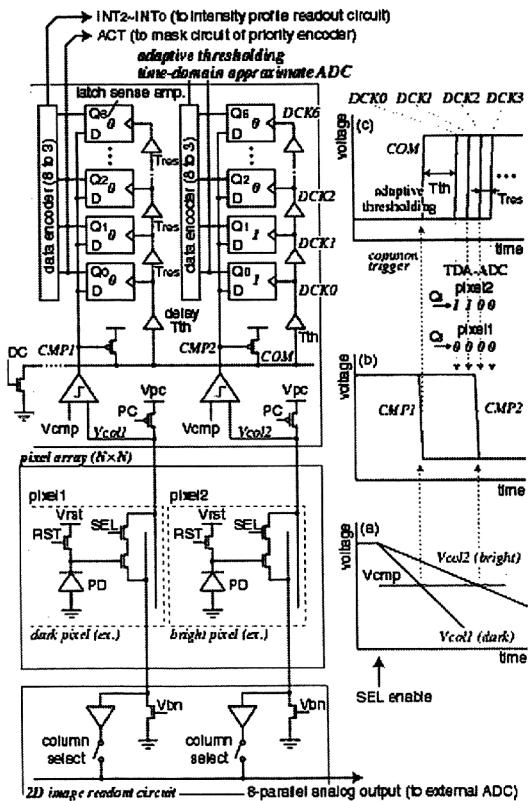
め、通常のイメージを用いた場合と異なり大幅なデータ量削減が実現される。

画素回路の詳細

第4図に示すように画素は3トランジスタで構成されるCMOS APSをもちいている。ただし、ソースフォロア回路は2次元画像読み出しのアナログ出力としてもいる一方、通常のAPSではVDD電位に固定されるノードを列ごとに独立した列出力配線にし、上述の位置読み出しに利用している。リセット電位 $Vrst$ は任意の電位に設定可能である。列出力線 $Vcol$ はプリチャージ後、選択画素値に応じた速度で減衰する。

適応閾値回路と時間領域AD変換の詳細

第4図には適応閾値回路と時間領域AD変換回路も示されている。これら



第4図 適応閾値と時間領域AD変換の回路構成と動作

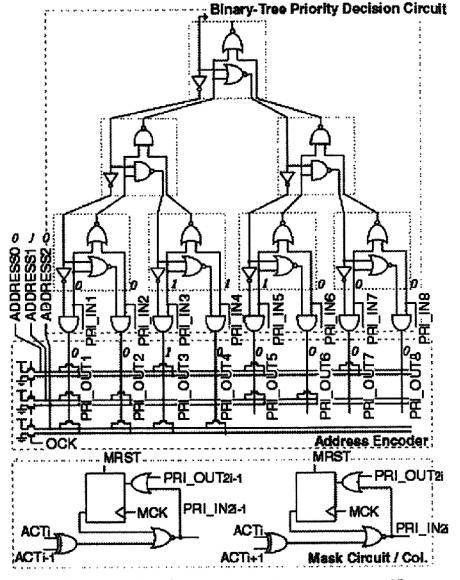
はプリチャージ回路、2値化回路、トリガ発生回路、遅延回路、センスアンプ、エンコーダ、ラッチから構成される。選択された行の各画素値に応じた速度で、プリチャージされた各列出力電位は減衰する。光切断線が入力している画素ではリセット電位からの V_{pd} の降下が大きいため、列出力線の減衰速度が遅くなる。そのため行内でもっとも輝度値の小さな画素の列出力線が最初に閾値に達し適応閾値回路が作動し始める。適応閾値回路はすべての列の時間領域AD変換を一斉にトリガ(COM)し、遅延回路で定められた時間間隔で各列出力線の比較器出力を順次ラッチ($DCK0, DCK1, \dots$)する。 $DCK0$ より前に出力線が閾値に到達している列は輝度閾値 E_{th} よりも弱い輝度の画素であり、 $DCK0$ よりも後に閾値に到達した列の画素が有意画素となる。

各列出力線は画素輝度値に応じた速度で減衰し、輝度値の大きいものほど閾値に達する時間が遅くなるため、各列のAD変換ラッチには“寒暖計コード”的形式で輝度値が記憶される。

本方式は背景光強度が異なるときでも背景光強度からほぼ一定の相対閾値を維持でき、配線抵抗などによる遅延時間の変化にも適応する。また寒暖計コードで記憶される輝度分布から重心演算を行うことで位置精度を向上することができ、2値画像に基づく光切断法よりも高い精度を実現できる。

プライオリティエンコーダの詳細

適応閾値回路で有意画素を検出した後、その列位置を高速に検索する回路が第5図の

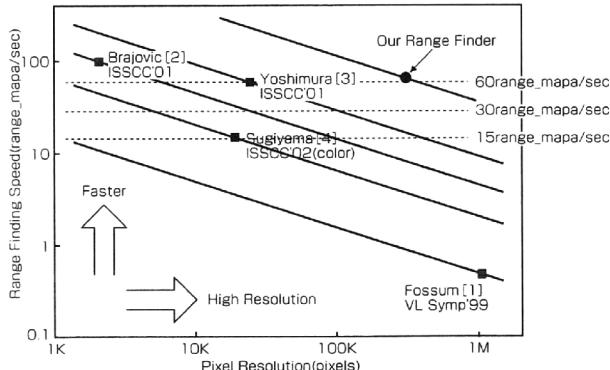


第5図 2進木プライオリティエンコーダの回路構成

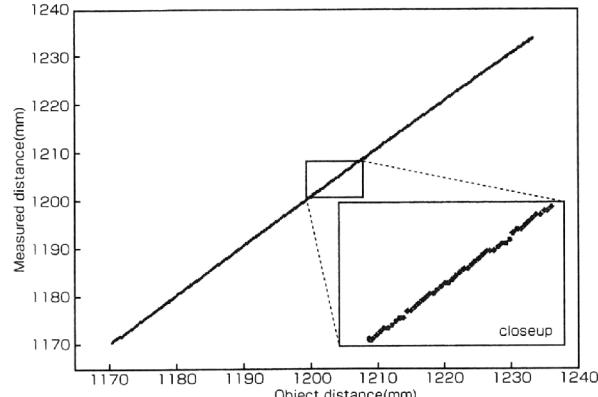
プライオリティエンコーダである。適応閾値回路の出力は背景部分の非有意画素の中に切断線幅に相当する連続する有意画素列がはめ込まれた構造となるため、有意画素列の両端エッジを検出するマスク回路(第5図下部)を通過しプライオリティ決定回路(第5図上部)へ入力される。プライオリティ決定回路は入力数と等しい出力数を有し、最も左端に位置する1の入力に対応する出力のみが勝ちのこる。検索時間は入力数Nに対して $\log N$ 程度である。勝ちのこった出力をもちいてその列位置情報を得る、一方、その出力はマスク回路に戻され、次の有意画素位置検出のために処理済み列信号をマスクする。このように繰り返し有意画素列のエッジ位置エンコードを実施する。また、時間領域AD変換で得られた輝度分布も有意画素列位置をもちいて選択的に出力する。

3次元撮像結果

上記チップの一行のアクセス時間は50nsであった。プライオリティエンコーダが有意画素列の左右エッジを取



第6図 解像度と距離画像取得速度



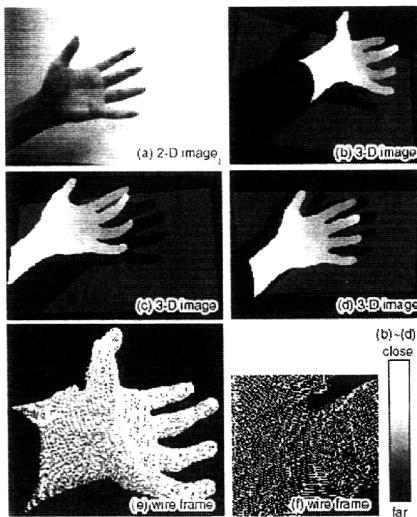
第7図 計測距離精度

第2表 試作センサの性能

Power supply voltage	5.0V
Power dissipation	305mW(at 10MHz operation)
Max.2-D imaging rate	13.0frames/sec(limited by off-chip ADC)
Max.position detection rate	41.7k lines/sec
Max.range finding rate	65.1range maps/sec
Range accuracy (max. error)	0.87mm at a distance of 1200mm

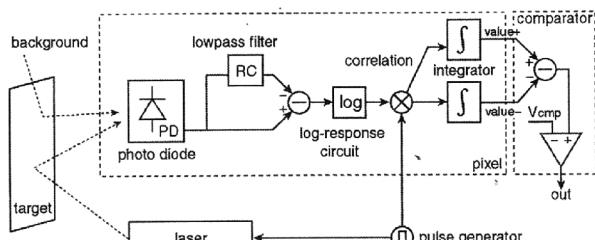
得するのに17.2ns、輝度分布読み出しには21.5nsを要した。照射したシート光に対する光遮断線全体の位置と輝度分布を24μsで得ることができ、VGA画素解像度のレンジマップを65.1枚/秒で得ることができる。本センサの性能を表2にまとめ、レンジマップ取得速度と解像度との関係を従来の距離センサとともに第6図に比較する。第2表の中で、通常の2次元画像撮像速度は外部AD変換に律速され最大13枚/秒であったが、これを60枚/秒の速度にすることは技術的に何の問題もない。

第7図に検出された光遮断線の位置とその輝度分布をもちいて得られた距離精度を示す。1170mmから1230mmの距離において、誤差の標準偏差は0.26mmで最大誤差は0.87mmであった。また、輝度分布を用いずに2値情報だけで距離を得たところ、誤差の標準偏差は0.54mmで最大誤差は2.13mmとなり、輝度分布を用いることで高いサブピクセル精度を実現していることを確認した。第8図に試作センサで取得した2次元画像、レンジマップ、ワ



第8図 本センサをもちいて測定した2次元および3次元画像

イヤフレームの例を示す。すでに述べたように本センサは第8図(a)のような通常の2次元画像も得ることができる。距離画像(b)-(d)ではセンサから近い場所を明るい色で表しており、同じ画像を異なる3つの視点からみた画像



第9図 時間相関法を用いた背景光抑圧センサの画素回路

に3次元座標をもちいて構成しなおしたものである。3次元画像ではこのように任意の視点から見た図を再合成できる。なお、手の“影”が見えるがこれは照射光源からみた影であり、光遮断線が届かない部分になる。

背景光の影響

前節で紹介した3次元撮像ではレーザ光源を用いた比較的強い輝度のシート光を用いたため、通常の照明化で撮像しても背景光の影響は相対的に無視でき影響を与えない。このまま人間を撮像対象としなければあまり問題にならないが、撮像対象が人間の場合には、通常の照明光と同程度のシート光で走査することが好ましい。この場合は背景光除去機構をセンサ受光部に搭載する必要がある。第9図はこのような画素回路の例である。ここではレーザ光にパルス輝度変調をかけ、画素で

光切断法による高精細・実時間3次元撮像システム

は変調信号に同期して検波する。図中のRCフィルタは撮像光の中の直流分を取り除くための回路で、これにより直流的背景光や、変調信号に同期しない背景光は取り除かれる。

第9図の画素回路を集積したセンサを試作・評価したところ広い範囲の背景光に対して視認できにくいく程度(1/50程度)の弱いレーザ光でも切断線を観測できることが確かめられている⁷⁾。しかし、第9図の画素回路は本解説で用いた画素回路に比較して一桁程度トランジスタ数が多くなり、積分のための容量も必要となることから、同程度の高精細化を実現するにも100nm程度以下の微細加工技術が必要となる。このような微細加工技術自体は今日利用可能となっているが、通常の微細CMOS回路に加えて光感度に考慮した低不純物密度のpn接合を併せ持つ必要があり、CMOSイメージ専用の100nm技術が必要である。また第9図に示した画素回路はフォトダイオードの応答速度の関係でも実時間性能を達成するには1桁程度速度を上げる必要がある。これにも光感度に考慮した低不純物密度のpn接合の利用は効果があり技術的に達成できると考えている。

おわりに

本解説では、0.6μm CMOSプロセスをもちいて試作したVGA(640×480)実時間距離センサの概要と測定結果を示した。列並列な高速読み出し手法と時間領域を用いたAD変換回路によって、41.7k fpsに相当する光切断線位置検出を実現し、640×480の距離画像を65.1枚/秒で取得可能であ

る。同時に得られる有意画素の輝度分布を用いることで高精度化が可能であり、距離精度は1200mmに対して最大誤差0.87mmを実現した。

対象物にたいして照射する光強度を背景光程度以下にするには同期検波画素等の工夫が必要であるが、今日の微細加工技術と組み合わせたCMOSイメージ専用プロセスをもちいることで実現可能であると考えられる。また、実時間3次元センサの一般への普及には安価な光源が決め手となる。これにはさらに研究が必要であるが、将来、MEMS技術を含むいくつかの技術によって安価なシート光源が実現されることを期待している。

参考文献

- 1) A. Krymski, et al., "A High Speed, 500 Frames/s, 1024×1024 CMOS Active Pixel Sensor," IEEE Symp. VLSI Circuits Dig. of Tech. Papers, pp.137-138, 1999.
- 2) V. Brajovic, et al., "100frames/s CMOS Range Image Sensor," ISSCC Dig. of Tech. Papers, pp.256-257, Feb. 2001.
- 3) S. Yoshimura, et al., "A 48kframe/s CMOS Image Sensor for Realtime 3-D Sensing and Motin Detection," ISSCC Dig. of Tech. Papers, pp.94-95, Feb. 2001.
- 4) T. Sugiyama, et al., "A1/4-inch QVGA Color Imaging and 3-D Sensing CMOS Sensor with Analog Frame Memory," ISSCC Dig. of Tech. Papers, pp. 434-435, 2002.
- 5) 大池祐輔, 池田誠, 浅田邦博, "高解像度3次元動画撮像のための高速な照射光検出手法とその実装," 映像情報メディア学会技術研究報告, vol. 26, no. 41, pp.37-40, 2002年6月。
- 6) Y. Oike, et al., "Smart Sensor Architecture for Real-Time and High-Resolution Range Finding," in Proc. of European Solid-State Circuits Conference (ESSCIRC), pp.105-108, Sep. 2002.
- 7) Y. Oike, M. Ikeda, and K. Asada, "An Active Range Finder With the Capability of -18 dB SBR, 48 dB Dynamic Range and 120×110 Pixel Resolution," IEEE International Solid-State Circuits Conference (ISSCC) Dig. of Tech. Papers, pp.208 - 209, Feb. 2003.

【筆者紹介】

浅田邦博

東京大学

大規模集積システム設計教育研究

センター

教授

〒113-0032 東京都文京区弥生2-11-16

TEL : 03-5841-6671

FAX : 03-5841-8911

E-mail : asada@silicon.u-tokyo.ac.jp

〈主なる業務歴及び資格〉

1980年東京大学工学博士。1980年より東京大学助手。同講師、同助教授をへて1995年同教授(電子工学科)。1996年東京大学大規模集積システム設計教育研究センターの設立に伴い異動、現在に至る。1985-1986年英国エディンバラ大学訪問研究員。1990-1992年電子情報通信学会英文誌エレクトロニクスエディタ。2001年-2002年IEEE SSCS Japan Chapter Chair。専門、集積システム・デバイス工学。

大池祐輔

東京大学

工学系研究科電子工学専攻

博士課程在籍

〒113-0032 東京都文京区弥生2-11-16

TEL : 03-5841-6771

FAX : 03-5841-8911

E-mail : y-oike@silicon.u-tokyo.ac.jp

〈主なる業務歴及び資格〉

2000年東京大学工学部電子工学科卒業。2002年同大大学院工学系研究科電子工学修士課程修了。同年、同大学院博士課程進学、現在に至る。CMOSイメージセンサ、アナログ・デジタル混載回路、連想メモリの研究に従事。

Keyword

3次元画像、レンジマップ
三角測量法
光切断法

2次元画像に視点からの奥行き距離情報を付加した画像情報

対象を異なる既知の2点から角度計測し、その三角形関係から対象までの距離を計測する測量法
対象にシート状の光を照射したとき生ずる光切断線を撮像し、対象の形状を計測する手法