

## 29p-P-1

### 薄膜 SOI におけるバックゲート効果の解析モデル

Analytical Model for Back Gate Effect on SOI device

東京大学工学部 名倉徹, 池野理門, 浅田邦博

Faculty of Engineering, Univ. of Tokyo Tooru Nakura, Rimon Ikeno, Kunihiro Asada

1.はじめに 回路設計において、閾値電圧を正確に知ることは重要である。今回、薄膜 SOI の閾値のバックバイアス依存性について、基盤シリコンを含めた、空乏層近似による解析を行なった。

2.モデル 空乏層近似では、SOI 部は完全空乏化しているとする。ここで、従来の空乏層近似にとは違い、強反転層および蓄積層が形成されるのに必要なポテンシャルがフェルミレベルを基準にしてそれぞれ  $\pm 0.52[V]$  であるというモデルを導入する。なお、SOI 表面のポテンシャルが  $\phi_B$  となるときのゲート電圧を閾値とする。

3.結果 基盤シリコンをも含めた、この解析モデルによる閾値は、実際のデバイスの測定値と良く一致する。また、逆に、空乏層近似の式を用いることにより、実際にバックバイアスを変化させた時の閾値の測定結果から、そのデバイスのドープ濃度や膜厚を求めることができた。

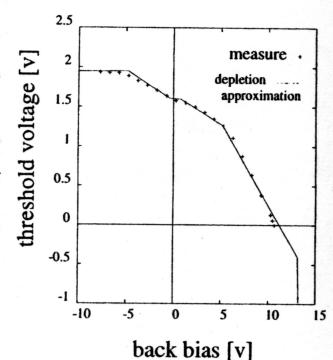


図 1: 閾値の変化