

卒業論文

薄膜 SOI におけるバックゲート効果

1995 年 2 月 16 日提出

指導教官
浅田 邦博 助教授

東京大学工学部電子工学科

学籍番号 30566

名倉 徹

目次

1	序論	1
1.1	はじめに	1
1.2	卒論の背景	2
2	シミュレーションによる数値解析	3
2.1	デバイス方程式	3
2.2	デバイス方程式の離散化	5
2.2.1	コントロールボリューム	5
2.2.2	均等メッシュと不均等メッシュ	5
2.3	Newton 法	5
2.4	デバイス方程式の線形化	6
2.5	行列のメモリへの格納	7
2.6	諸条件について	7
2.6.1	閾値	7
2.6.2	コントロールボリューム	8
2.6.3	初期値	8
2.6.4	仕事関数差	8
2.7	計算結果	9
3	空乏層近似による解析	10
3.1	空乏層近似モデルとは	10
3.2	空乏層近似による閾値の場合分け	11
3.3	閾値の定式化	13
3.4	空乏層近似の妥当性の評価	14
3.5	SOI における空乏層近似の提案	15
3.5.1	SOI における空乏層近似	15
3.5.2	SOI での空乏層近似の根拠	16

3.6	SOIにおける空乏層近似による閾値の定式化	18
3.6.1	仕事関数差を考えない場合	18
3.6.2	仕事関数差を考慮した場合	19
3.7	計算結果	19
4	膜厚、ドーピング濃度の計算	21
4.1	パラメータの抽出	21
4.2	膜厚の計算	21
4.3	ドーピング濃度の計算	22
4.4	精度について	23
5	結論、及び今後の展望	24
	参考文献	26
	謝辞	27

第 1 章

序論

1.1 はじめに

近年、LSI の高集積化の速度はめざましいものがあり、今後もさらに集積化が進むのは当然の成行きであろう。しかし、その際、消費電力の増大、ショートチャネル効果など、今までの MOSFET ではその集積化にも限界が見え始めている。薄膜 SOI(Silicon On Insulator) はこれからの VLSI 素子としての次のような魅力的な特徴を備えており、広く研究されている。

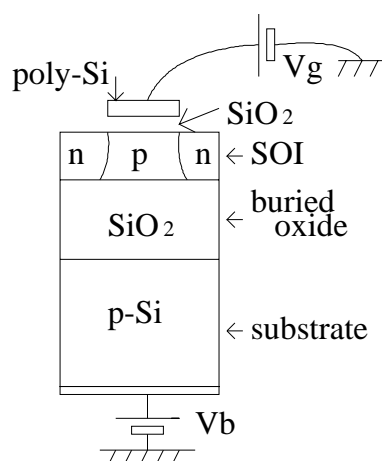


図 1.1: SOI の構造

- 空乏層の広がり制限されているので、ショートチャネル効果が抑制できるとともに、パンチスルーなども起こらないため、小型化が可能となり、小型化することにより、高速に動作する。
- 埋め込み酸化膜があるために入力容量が小さくなり、トランジスタをチャージアップするのに必要な電荷が少なくて済む。そのため高速かつ低消費電力で動作する。
- ゲートの電荷量が小さいため垂直電界が小さくなり、表面散乱が抑えられ、移動度が大きくなり、高速に動作する。

- 酸化膜上にトランジスタをのせるため、酸化膜 - トランジスタ - 酸化膜 - トランジスタ - という 3 次元構造を作ることができ、集積度が向上する。

1.2 卒論の背景

SOI では、従来のバルク素子とは異なり、バックバイアスを変化することができる。本研究では、バックバイアスが SOI の動作に与える影響を、特に閾値に着目して考察することにする。図 1.2 に SOI のバックバイアスによる閾値の変化の測定値とバルク素子の閾値の変化の理論値を示す。SOI の測定値は p 型基板上に作製されたデバイスのものであり、膜厚はそれぞれ $T_{fox} = 7$ [nm], $T_{SOI} = 30$ [nm], $T_{box} = 80$ [nm]、ドープ濃度は nMOS では 7×10^{23} [m⁻³]、pMOS では 3×10^{23} [m⁻³] である。ゲートは $L = 10$ [μm], $W = 20$ [μm] であり、閾値電流として $I_{th} = 200$ [nA] とした。なお、pMOS に関しては、閾値制御の関係により、p-n-p ではなくて p-p-p という構造になっている。

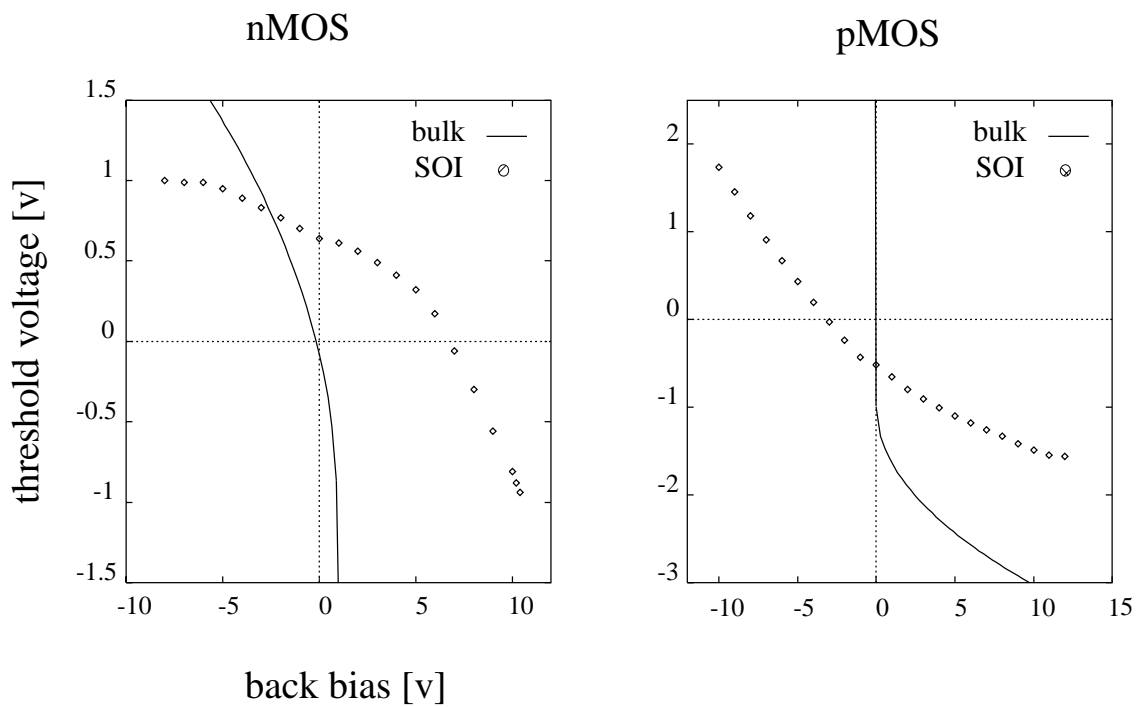


図 1.2: 閾値の変化

第2章

シミュレーションによる数値解析

シミュレーターを製作し、計算機で数値解析する。本研究では一次元で解析を行なう。

2.1 デバイス方程式

デバイスは熱平衡状態にあるとする。また、しばらく仕事関数差は考えないことにする。

バルクポテンシャル ϕ_B を次のように定義する。

$$\frac{N_{Af}}{n_i} = \exp\left(\frac{-q\phi_{Bf}}{kT}\right) \quad (2.1)$$

$$\frac{N_{Df}}{n_i} = \exp\left(\frac{q\phi_{Bf}}{kT}\right) \quad (2.2)$$

$$\frac{N_{As}}{n_i} = \exp\left(\frac{-q\phi_{Bs}}{kT}\right) \quad (2.3)$$

$$\frac{N_{Ds}}{n_i} = \exp\left(\frac{q\phi_{Bs}}{kT}\right) \quad (2.4)$$

キャリア密度は、SOI 部では

$$n(x) = n_i \exp\left(\frac{q(\phi(x) + \phi_{Bf})}{kT}\right) \quad (2.5)$$

$$p(x) = n_i \exp\left(\frac{-q(\phi(x) + \phi_{Bf})}{kT}\right) \quad (2.6)$$

基板シリコン部では

$$n(x) = n_i \exp\left(\frac{q(\phi(x) - V_B + \phi_{Bs})}{kT}\right) \quad (2.7)$$

$$p(x) = n_i \exp\left(\frac{-q(\phi(x) - V_B + \phi_{Bs})}{kT}\right) \quad (2.8)$$

ただし、フェルミ準位基準のポテンシャル $\varphi(x)$ とバンドベンディング $\psi(x)$, 0 バイアス時の真性フェルミ準位を基準とするポテンシャル $\phi(x)$ との間に次の関係がある。

SOI 部では

$$\varphi(x) = \phi(x) + \phi_{Bf} \quad (2.9)$$

$$\psi(x) = \phi(x) \quad (2.10)$$

基板シリコンでは

$$\varphi(x) = \phi(x) + \phi_{Bs} - V_B \quad (2.11)$$

$$\psi(x) = \phi(x) - V_B \quad (2.12)$$

一次元の Poisson 方程式より

$$\text{div}(\epsilon \cdot \text{grad}\phi(x)) = -q \cdot (p(x) - n(x) + N_D - N_A) \quad (2.13)$$

Gauss の定理より、この式は次のように変形できる。

$$\int_S (\epsilon \cdot \text{grad}\phi) \cdot \lambda ds = -q \int_V (p(x) - n(x) + N_D - N_A) \quad (2.14)$$

この積分方程式を解くことにより $\phi(x)$ の分布が分かり、従ってキャリア密度、電荷密度などを求めることができる。

ドレイン電流には大きく分けて ' 拡散電流 ' と ' ドリフト電流 ' の二種類がある。

拡散電流とはキャリア密度の勾配によって流れる電流で

$$I_{diff} = qWD \frac{n_s - n_d}{L} \quad (2.15)$$

と表すことができる。アインシュタインの関係

$$\frac{D}{\mu} = \frac{kT}{q} \quad (2.16)$$

を用いて、(2.15) 式は

$$I_{diff} = qW \frac{kT}{q} \mu \frac{n_s - n_d}{L} \quad (2.17)$$

と変形できる。

ドリフト電流とはキャリアが電界に力によって流れる電流で

$$I_{drift} = qWn\mu E_d \quad (2.18)$$

と表すことができる。

移動度 μ については様々なモデルが提案されているが、ここでは山口のモデルを採用する。

山口のモデルによると移動度 μ は次のように表される。

$$\mu = \mu_0 f(N_f, E_d) g(E_g) \quad (2.19)$$

$$f(N_f, E_d) = \left[1 + \frac{N_f}{N_f/S + N} + \frac{(E_d/A)^2}{E_d/A + F} + \left(\frac{E_d}{B} \right)^2 \right]^{-1/2} \quad (2.20)$$

$$g = (1 + \alpha E_g)^{-1/2} \quad (2.21)$$

	S	$N(\text{m}^{-3})$	$A(\text{V/m})$	F	$B(\text{V/m})$	$\alpha(\text{m/V})$
Electrons	350	3×10^{22}	3.5×10^5	8.8	7.4×10^5	1.539×10^{-7}
Holes	81	4×10^{22}	6.1×10^5	1.6	2.5×10^5	5.35×10^{-7}

2.2 デハイス方程式の離散化

数値計算をするために、連続な位置の関数である式を各点と点との関係の連立方程式に書き換える。この作業を離散化という。

2.2.1 コントロールボリューム

コントロールボリュームとは、離散化する時の各メッシュの格子点の周りの領域のことである。コントロールボリューム内の電子密度などは、その格子点の値で代表して表される。

2.2.2 均等メッシュと不均等メッシュ

領域をコントロールボリュームで区切る時、全ての点を同じ大きさに区切るものを均等メッシュといい、領域によってコントロールボリュームの大きさを変えるものを不均等メッシュという。普通デバイスシミュレーションにおいては、ソース、ドレイン、ゲートの境界など、変化の激しい部分を細かく区切り、その他の変化の緩やかな部分を大きく区切る不均等メッシュが主に用いられる。今回は一次元解析ということもあり、メモリ使用量も計算時間もたいしたことはないので、均等メッシュを用いることにした。

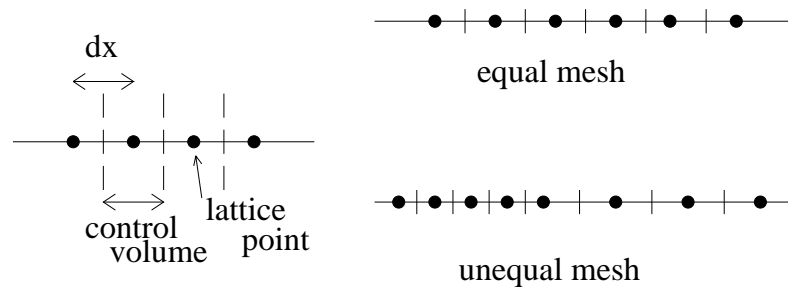


図 2.1: コントロールボリュームとメッシュ

このようにして (2.14) 式を離散化すると

$$\epsilon \frac{\phi_{k-1} - \phi_k}{\Delta x} + \epsilon \frac{\phi_{k+1} - \phi_k}{\Delta x} + q \cdot (p_k - n_k + N_D - N_A) = 0 \quad (2.22)$$

となる。もちろん SOI 部では式 (2.5)(2.6), 基板シリコンでは式 (2.7)(2.8) を用いる。

2.3 Newton 法

非線形方程式を計算機で解く場合、Newton 法を用いることが多い。Newton 法では、まず対象となる非線形方程式 $F(x) = 0$ の初期値 x^* のまわりの一次の Taylor 展開を求め、次の

方程式を考える

$$\left. \frac{dF}{dx} \right|_{x=x^*} \cdot \delta x = -F(x) \quad (2.23)$$

これは線形方程式であり、簡単に解くことができる。これを解き、 $x^* + \delta x \rightarrow x^*$ として再びこれを繰り返す。こうして、 δx の値が十分小さくなった時の x をこの方程式の解とする。

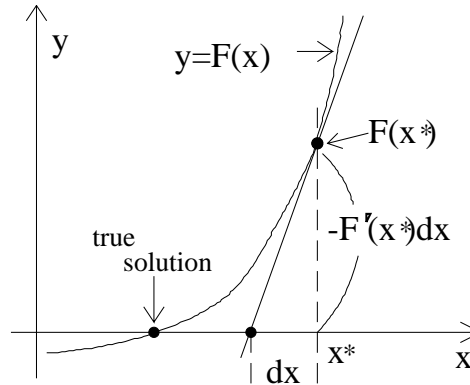


図 2.2: Newton 法

一般に $F(x)$ および $x, \delta x$ は n 次元のベクトル量であり、(2.23) 式で表される連立方程式を行列の形にすると次のようになる。

$$\begin{pmatrix} \frac{\partial F_0}{\partial x_0} & \frac{\partial F_0}{\partial x_1} & \cdots & \frac{\partial F_0}{\partial x_n} \\ \frac{\partial F_1}{\partial x_0} & \frac{\partial F_1}{\partial x_1} & \cdots & \frac{\partial F_1}{\partial x_n} \\ \vdots & \vdots & \ddots & \vdots \\ \frac{\partial F_n}{\partial x_0} & \frac{\partial F_n}{\partial x_1} & \cdots & \frac{\partial F_n}{\partial x_n} \end{pmatrix} \begin{pmatrix} \delta x_0 \\ \delta x_1 \\ \vdots \\ \delta x_n \end{pmatrix} = - \begin{pmatrix} F_0(x) \\ F_1(x) \\ \vdots \\ F_n(x) \end{pmatrix} \quad (2.24)$$

この行列を Jacobi 行列 (Jacobian) という。

2.4 デバイス方程式の線形化

Newton 法で方程式を解くために、(2.22) 式を Taylor 展開の一次の項まで取って線形化すると

$$\begin{aligned} & \frac{\epsilon}{\Delta x} \delta \phi_{k-1} + \left(-\frac{2\epsilon}{\Delta x} - \frac{2q^2 n_i \Delta x}{kT} \cosh \frac{q\Psi_k^*}{kT} \right) \delta \phi_k + \frac{\epsilon}{\Delta x} \delta \phi_{k+1} \\ & = -\frac{\epsilon}{\Delta x} \phi_{k-1}^* + \left(\frac{2\epsilon}{\Delta x} \phi_k^* + 2qn_i \Delta x \sinh \frac{q\Psi_k^*}{kT} \right) - \frac{\epsilon}{\Delta x} \phi_{k+1}^* - q(N_D - N_A) \end{aligned} \quad (2.25)$$

但し、ゲート酸化膜と SOI 部との境界、SOI 部と埋め込み酸化膜との境界、埋め込み酸化膜と基板シリコンとの境界はそれぞれ、(2.25) 式とは多少違う形になる。

2.5 行列のメモリへの格納

(2.25) 式によると、 ϕ_k の値は ϕ_{k-1} と ϕ_{k+1} の関数になっている。したがって、(2.24) 式の Jacobi 行列で連立方程式を行列に格納すると、下図のように三重対角になり、Jacobian を斜めにメモリに格納すると、 $n \times n$ の行列を格納するのに $n \times 5$ のメモリですむことになる。

$$\begin{pmatrix} \diagup & & & & \\ & 0 & & & \\ & & \diagdown & & \\ & & & & \\ 0 & & & & \end{pmatrix} \begin{pmatrix} | \\ | \\ | \\ | \\ | \end{pmatrix} = \begin{pmatrix} | \\ | \\ | \\ | \\ | \end{pmatrix}$$

図 2.3: 連立方程式の行列表現

この形の連立方程式は、掃き出し法により容易に解くことができる。

2.6 諸条件について

2.6.1 閾値

一般的に閾値以下では拡散電流、閾値以上ではドリフト電流がメインであると言われている。(SPICE シミュレーターでは閾値以下ではドリフト電流は 0 となっている。)ところが図 2.4 によると、拡散電流のみを考えた場合、閾値の変化の形は実測値での形とは異なり、ドリフト電流のみを考えた場合の結果とは良く一致する。ここでは、第 3 章との関係も考え、SOI 部のキャリアの積分値が一定の値 ($5 \times 10^{14} [\text{m}^{-2}]$) になった時を閾値とする。これはドリフト電流のみを考えた場合の結果とほぼ一致する。

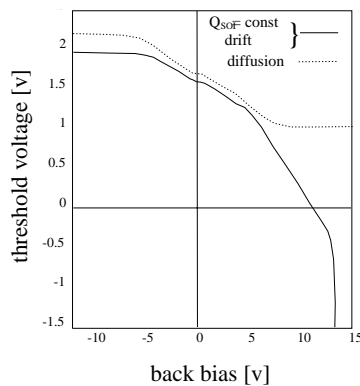


図 2.4: いろいろな閾値の定義

2.6.2 コントロールボリューム

一般に、MOSFETのチャンネルの深さは数十Åと言われている。従ってチャンネルの様子を知るためには、コントロールボリュームは1Å程度の細かさが必要である。また、それ以上細かく区切っても、原子の大きさよりも小さくなってしまい、物理的に意味をなさないと考えられる。従って、本研究ではコントロールボリュームは1Åとした。

2.6.3 初期値

Newton法で方程式を解く場合、初期値の与え方によって収束するまでの時間がかかなり変化する。最悪の場合、収束しなかったり、他の解に収束したりすることになる。この研究においては、他の解に収束することはなく、計算自体もそれほど時間はかからないため、初期値はすべて0とした。

2.6.4 仕事関数差

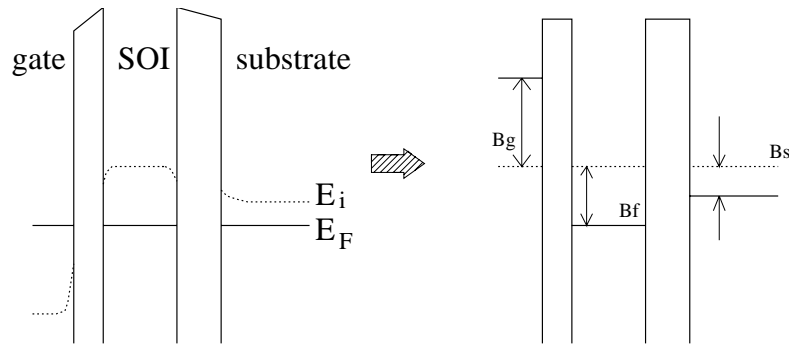


図 2.5: 仕事関数差の変換

2.1節で述べた式はすべて、仕事関数差を正確に考慮していない。 $V_g = V_B = 0$ のとき、実際は、図 2.5の左図のようになるのだが、2.1節で述べた式はすべて、図 2.5の右図であると考えている。したがって、シミュレーション結果と実測値を比較するためには、実測値を

$$V_B \rightarrow V_B - (\phi_{B_s} - \phi_{B_f}) \quad (2.26)$$

$$V_g \rightarrow V_g - (\phi_{B_g} - \phi_{B_f}) \quad (2.27)$$

と変換するか、またはシミュレーション結果を次のように変換する必要がある。

$$V_B \rightarrow V_B + (\phi_{B_s} - \phi_{B_f}) \quad (2.28)$$

$$V_g \rightarrow V_g + (\phi_{B_g} - \phi_{B_f}) \quad (2.29)$$

2.7 計算結果

これまで説明してきた論理に基づいて作成したシミュレータによる計算結果を実測値とともに図 2.6 に示す。なお、この図は測定値を式 (2.26), (2.27) に従って平衡移動している。

シミュレーション結果と実測値は非常に良く一致しており、閾値のバックバイアスによる変化は、一次元で熱平衡の式と Poisson の式のみを用いて説明することができることが分かる。

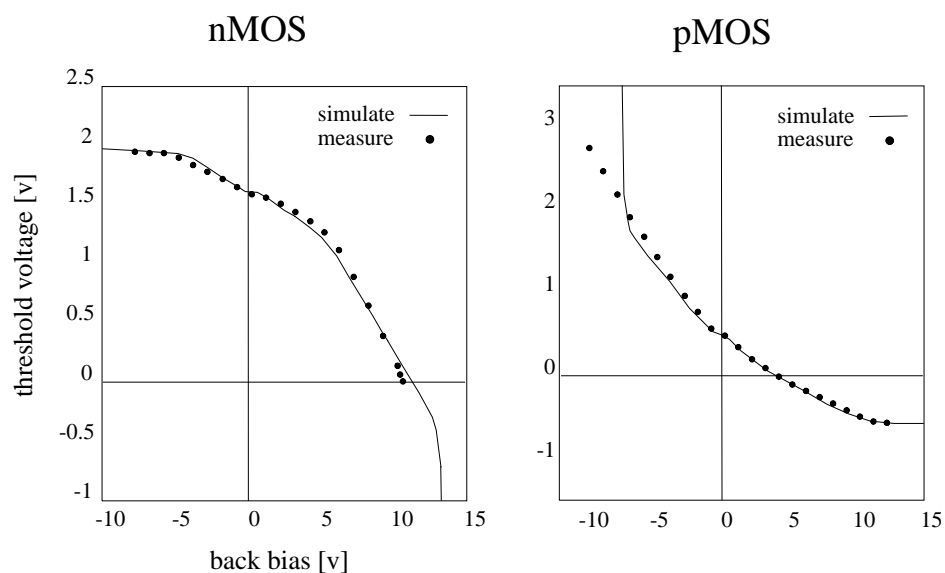


図 2.6: シミュレーション結果

第 3 章

空乏層近似による解析

前章ではシミュレーションによる数値解析によって閾値の変化を解析し、閾値の変化が理論上妥当なものであることが分かった。本章では、SOI の内部状態を知るために空乏層近似モデルを用いて閾値の変化を解析する。

3.1 空乏層近似モデルとは

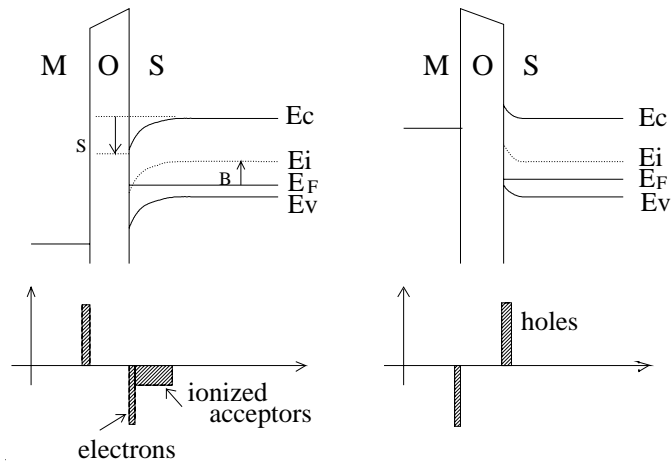


図 3.1: エネルギーダイアグラム

nMOS を例にとって説明する。図 3.1 のエネルギーダイアグラムにおいて、バンドベンディング ψ_s と ϕ_B との関係は次の 4 つに分類される。

- $\psi_s < 0$ のとき、強蓄積
- $0 < \psi_s < |\phi_B|$ のとき、空乏
- $|\phi_B| < \psi_s < |2\phi_B|$ のとき、弱反転
- $|2\phi_B| < \psi_s$ のとき、強反転

空乏層近似モデルとは

- 空乏、弱反転のときのキャリア密度を 0 とする。
- 強反転層が形成されると、以後、電子は無限に誘起され、ゲート電圧を上げても酸化膜に電圧がかかり、バンドベンディング ψ_s は $|2\phi_B|$ (フェルミ準位基準のポテンシャル φ_s は $|\phi_B|$) のままである。
- 強蓄積層が形成されると、以後、Hole は無限に誘起され、ゲート電圧を下げても酸化膜に電圧がかかり、バンドベンディング ψ_s は 0 (フェルミ準位基準のポテンシャル φ_s は $-|\phi_B|$) のままである。
- 空乏層端でのチャージ分布はステップ関数状である。

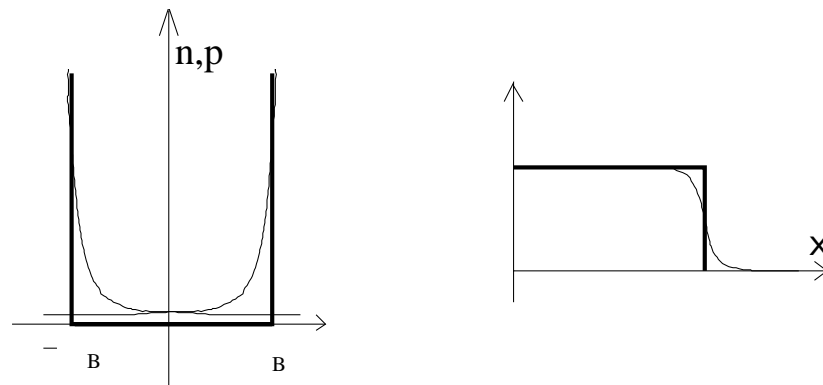


図 3.2: 空乏層近似

空乏層近似における閾値の定義は、nMOS ではバンドベンディングが $\varphi_s = |2\phi_B|$ となるとき、pMOS では $\varphi_s = -|2\phi_B|$ となるときである。SOI デバイスでは通常の MOS デバイスとは異なり、ゲート酸化膜と SOI 部との境界 (フロント SOI) だけでなく、埋め込み酸化膜と SOI 部との境界 (バック SOI) でもチャンネルが生ずる。従って、どちらかの境界でのバンドベンディングが $\varphi_s = \pm|2\phi_B|$ となるときを閾値とする。

第 1 章で述べたように、本研究室で試作した基板は閾値制御の関係で、pMOS は p-n-p ではなく、p-p-p という構造になっている。(以後 pppMOS と呼んで通常の pMOS と区別する) pppMOS では、バンドベンディングが $\varphi_s = 0$ のときを閾値とする。

3.2 空乏層近似による閾値の場合分け

まずは p 基板上的 nMOS について考察する。閾値の状態は次の 7 つの場合に分けられる。

case 1 フロント SOI と基板シリコンは強蓄積、バック SOI でチャンネルができる場合。

case 2 基板シリコンは強蓄積、バック SOI でチャンネルができる場合。

case 3 基板シリコンは強蓄積、ゲート電荷も正であり、バック SOI でチャンネルができる場合。

case 4 基板シリコンは強蓄積、ゲート電荷も正であり、フロント SOI でチャンネルができる場合。

case 5 基板シリコンが空乏または弱反転しており、フロント SOI でチャンネルができる場合。

case 6 基板シリコンが強反転しており、フロント SOI でチャンネルができる場合。

case 7 基板シリコンが強反転、バック SOI が強蓄積しており、フロント SOI でチャンネルができる場合。

いずれの場合も SOI 部は完全空乏化していると仮定する。pMOS の場合も同様に考えれば良い。これらの電荷、電界分布、さらに pppMOS の電荷、電界分布をしめす。

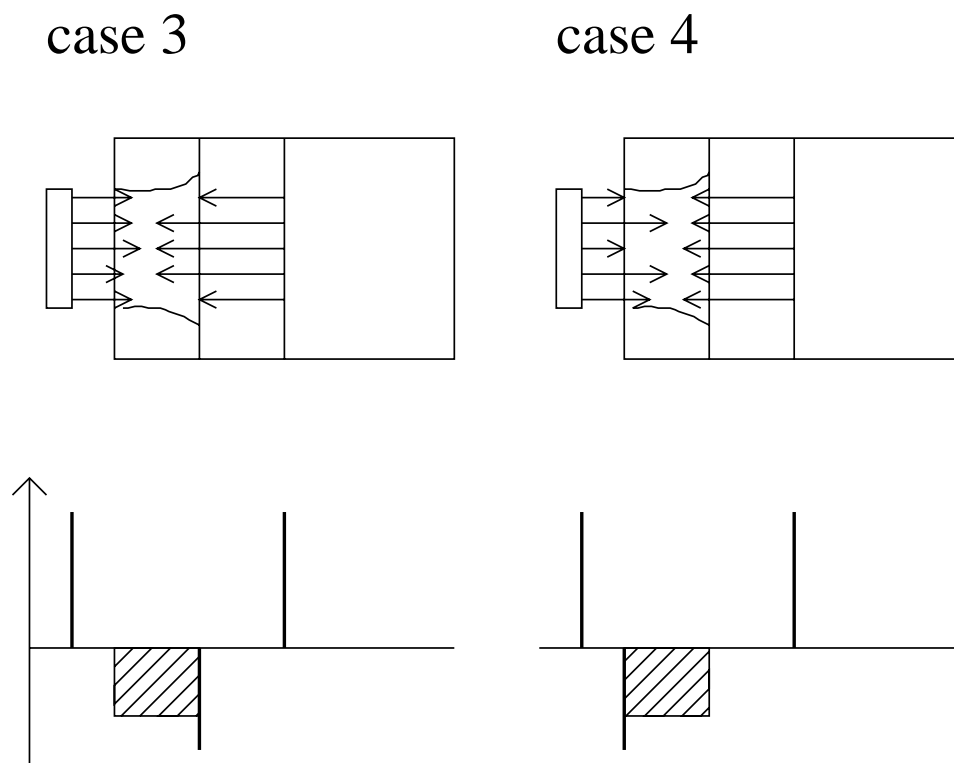


図 3.3: 閾値での電荷、電界分布 (nMOS)

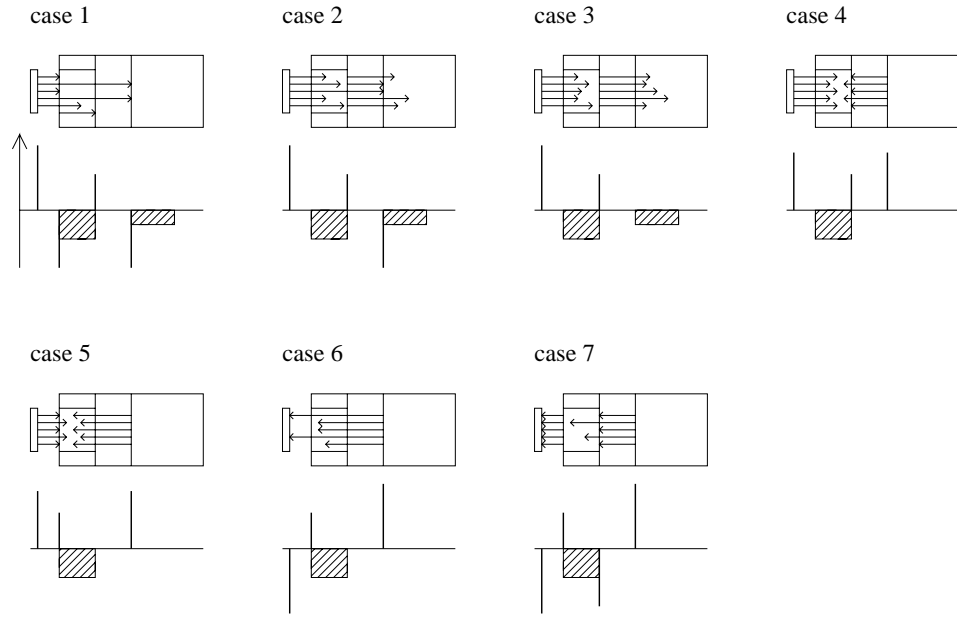


図 3.4: 閾値での電荷、電界分布 (pppMOS)

3.3 閾値の定式化

空乏層近似を用いると、閾値 V_{th} をバックバイアス V_B の関数として表すことができる。例えば nMOS の case 6 では、図 3.5 のように a, b, c とし、ゲートの電荷を Q とすると

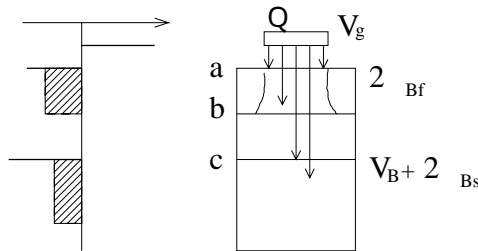


図 3.5: 閾値の定式化 (case 6)

$$V_a = V_g - \frac{Q}{\epsilon_{ox}} T_{fox} \quad (= |2\phi_{Bf}|) \quad (3.1)$$

$$V_b = V_g - \frac{Q}{\epsilon_{ox}} T_{fox} - \frac{Q}{\epsilon_{si}} T_{soi} + \frac{qN_{Af}T_{soi}^2}{2\epsilon_{si}} \quad (3.2)$$

$$V_c = V_g - \frac{Q}{\epsilon_{ox}} T_{fox} - \frac{Q}{\epsilon_{si}} T_{soi} + \frac{qN_{Af}T_{soi}^2}{2\epsilon_{si}} - \frac{Q - qN_{Af}T_{soi}}{\epsilon_{ox}} T_{box} \quad (3.3)$$

$$(= V_B + |2\phi_{Bs}|) \quad (3.4)$$

これらの式から Q を消去すると

$$V_{th} = -\frac{\epsilon_{si}T_{fox}}{\epsilon_{ox}T_{soi} + \epsilon_{si}T_{box}} \left(V_B + |2\phi_{Bs}| - |2\phi_{Bf}| - \frac{qN_{Af}T_{soi}^2}{2\epsilon_{si}} - \frac{qN_{Af}T_{soi}T_{box}}{\epsilon_{ox}} \right) + |2\phi_{Bf}| \quad (3.5)$$

このようにして求めた閾値とシミュレーション結果を図 3.6 に示す。シミュレーション結果は、キャリアの積分値が一定になる場合と、バンドベンディングが nMOS では $\psi_s = |2\phi_{Bf}|$ 、pMOS では $\psi_s = 0$ となる場合 (空乏層近似での閾値の定義と同じ) との二種類を示している。

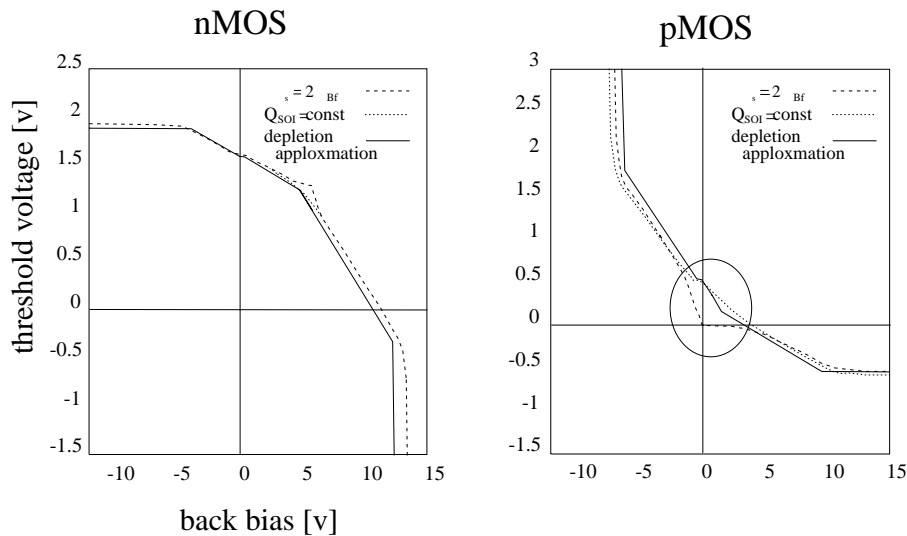


図 3.6: 空乏層近似

3.4 空乏層近似の妥当性の評価

図 3.6 において、○で囲んだ部分は特に空乏層近似とシミュレーション結果がずれている。空乏層近似では SOI 部は完全空乏化していると仮定しているのだが、シミュレーションによると、 $\psi_s = 0$ の時は SOI 部は完全空乏化していない。したがって、シミュレーション結果とのずれが発生する。ところが、SOI 部のキャリアの積分値が一定のときの閾値では、バンドベンディングが $\psi_s > 0$ でも (Hole 密度がアクセプタ密度よりも小さくても) 閾値であると判定されており、このときは SOI 部は完全空乏化している。他の部分もシミュレーションで調べてみると、キャリアの積分値が一定のときの閾値では常に SOI 部は完全空乏化していることがわかった。したがって、閾値をキャリアの積分値が一定値の時と考える場合は、図 3.3、図 3.4 のように考えるのは妥当である。

3.5 SOIにおける空乏層近似の提案

この節では、3.1節で述べた従来の MOSFET で使われていた空乏層近似モデルが、SOIでは妥当でないことを示し、SOIでの空乏層近似モデルの提案とその根拠を説明する。

3.5.1 SOIにおける空乏層近似

SOIではシリコンがSOI部と基板シリコンの2つの領域に分割されていて、それぞれのドーピング濃度は異なる。そして3.2節で述べたように、それぞれの領域で強反転や強蓄積が起こる。ところが濃度差が異なるためキャリアの濃度がある値になっても、一方では0, 一方では ∞ と近似してしまう。また、フェルミ準位基準のポテンシャルは、SOI部では $\pm\phi_{Bf}$ の範囲で変化し、一方、基板部では $\pm\phi_{Bs}$ までしか変化しない。これらの影響による誤差は、2つの領域での濃度差が大きくなるにつれて増大する。(本研究室の試作デバイスでは濃度差は4桁、 ϕ_B だと約0.2[eV]の差がある) これらの矛盾を解消するために、強反転、強蓄積の判定を、フェルミ準位を基準としてそれぞれ ± 0.52 [eV]という一定値にし、2つの領域で共通の値にする。すなわち、次のように近似する。

- $\varphi_s < -0.52$ [eV] のとき、強蓄積
- -0.52 [eV] $< \varphi_s < 0$ のとき、空乏
- $0 < \varphi_s < 0.52$ [eV] のとき、弱反転
- 0.52 [eV] $< \varphi_s$ のとき、強反転

として、

- 空乏、弱反転のときのキャリア密度を0とする。
- 強反転層が形成されると、以後、電子は無限に誘起され、ゲート電圧を上げてても酸化膜に電圧がかかり、フェルミ準位基準のポテンシャル φ_s は0.52 [eV]のままである。
- 強蓄積層が形成されると、以後、Holeは無限に誘起され、ゲート電圧を下げてても酸化膜に電圧がかかり、フェルミ準位基準のポテンシャル φ_s は-0.52 [eV]のままである。
- ただし閾値の判定に関しては従来のように、SOI部でのバンドベンディングが $\psi_s = |2\phi_{Bf}|$ ($\varphi_s = |\phi_{Bf}|$) であるとする。
- 空乏層端でのチャージ分布はステップ関数状である。

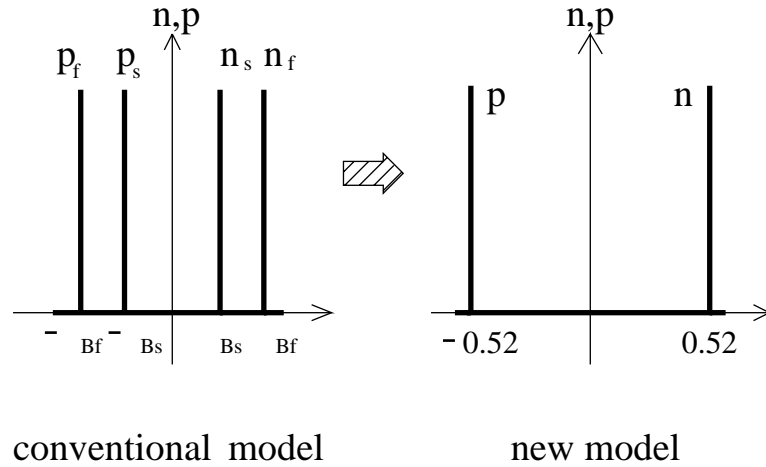


図 3.7: 空乏層近似モデル

3.5.2 SOIでの空乏層近似の根拠

ここで、0.52 [eV] の物理的意味を考察する。ここでは、基板シリコン部を考える。埋め込み酸化膜と基板シリコンの境界を $x = 0$ として、SOI 部と反対方向を正の方向にとる。(2.13) 式と (2.11) 式より、

$$\frac{d^2\varphi(x)}{dx^2} = \frac{-q(p(x) - n(x) + N_D - N_A)}{\epsilon_{si}} \quad (3.6)$$

(2.7) 式と (2.8) 式、(2.11) 式、そして (2.3) 式と (2.4) 式を (3.6) 式に代入すると

$$\frac{d^2\varphi(x)}{dx^2} = \frac{2qn_i}{\epsilon_{si}} \left(\sinh \frac{q\varphi(x)}{kT} - \sinh \frac{q\phi_B}{kT} \right) \quad (3.7)$$

(3.7) 式を積分するために、次の関係

$$\frac{d\varphi}{dx} \left(\frac{d\varphi}{dx} \right)^2 = 2 \frac{d^2\varphi}{dx^2} \quad (3.8)$$

を使う。(3.7) 式に $2(d\varphi/dx)$ をかけて、

$$2 \frac{d^2\varphi}{dx^2} = \frac{2qn_i}{\epsilon_{si}} \left(\sinh \frac{q\varphi(x)}{kT} - \sinh \frac{q\phi_B}{kT} \right) \frac{d\varphi}{dx} = \frac{d}{dx} \left(\frac{d\varphi}{dx} \right)^2 \quad (3.9)$$

基板シリコン表面から奥まで積分するため、

$$\int_{d\varphi_s/dx}^0 d \left(\frac{d\varphi}{dx} \right)^2 = \frac{2qn_i}{\epsilon_{si}} \int_{\varphi_s}^{\phi_B} \left(\sinh \frac{q\varphi(x)}{kT} - \sinh \frac{q\phi_B}{kT} \right) d\varphi \quad (3.10)$$

ここで、 $d\varphi_s/dx = F_s$ であり、 F_s は $x = 0$ での電界である。(3.10) 式をそれぞれの項について積分すると

$$\int_{F_s}^0 d \left(\frac{d\varphi}{dx} \right)^2 = -F_s^2 \quad (3.11)$$

$$\int_{\varphi_s}^{\phi_B} \sinh \frac{q\varphi(x)}{kT} d\varphi = \frac{kT}{q} \left(\cosh \frac{q\varphi_s}{kT} - \cosh \frac{q\varphi_B}{kT} \right) \quad (3.12)$$

$$\sinh \frac{q\varphi_B}{kT} \int_{\varphi_s}^{\phi_B} d\varphi = (\phi_B - \varphi_s) \sinh \frac{q\varphi_B}{kT} \quad (3.13)$$

したがって、

$$F_s = \text{Sgn}(\phi_B - \varphi_s) \sqrt{\frac{2qn_i}{\epsilon_{si}}} \left\{ (\phi_B - \varphi_s) \sinh \frac{q\phi_B}{kT} - \left(\cosh \frac{q\phi_B}{kT} - \cosh \frac{q\varphi_s}{kT} \right) \right\} \quad (3.14)$$

ただし、 $\text{Sgn}(\phi_B - \varphi_s)$ は $\phi_B - \varphi_s > 0$ ならば 1、 $\phi_B - \varphi_s < 0$ ならば -1 である。したがって、基板シリコンの全電荷 Q_s は

$$Q_s = \epsilon_{si} F_s = \text{Sgn}(\phi_B - \varphi_s) \sqrt{2q\epsilon_{si}n_i} \left\{ (\phi_B - \varphi_s) \sinh \frac{q\phi_B}{kT} - \left(\cosh \frac{q\phi_B}{kT} - \cosh \frac{q\varphi_s}{kT} \right) \right\} \quad (3.15)$$

これで、基板シリコンの全電荷 Q_s を、表面ポテンシャル φ_s の関数で表すことができた。

いま、埋め込み酸化膜にかかる電圧を考える。いま、ゲートバイアス、バックバイアスとして、(数 [mV] でも数百 [V] でもなく) 数 [V] かけたとき、図 3.3 より、埋め込み酸化膜にも数 [V] の電圧がかかる。そのために必要な基板シリコンの全電荷 Q_s は

$$Q_s = \frac{\epsilon_{si} V_{box}}{T_{box}} = \frac{3.9 \times 8.85 \times 10^{-12} \times 5.0}{80 \times 10^{-9}} = 2.15 \times 10^{-3} [\text{C}/\text{m}^2] \quad (3.16)$$

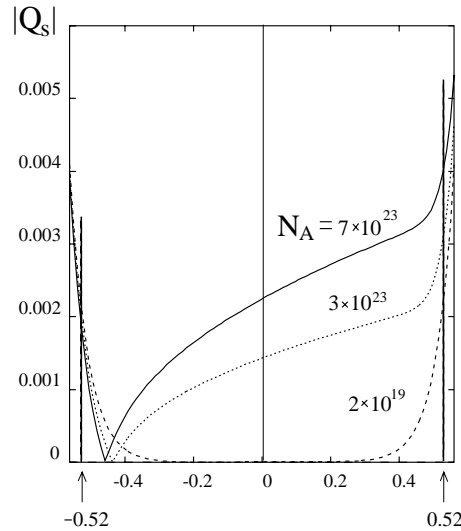


図 3.8: Q_s の変化

図 3.8 に (3.15) 式をプロットした。この図より、埋め込み酸化膜に数ボルトかかるのに必要な電荷 Q_s を誘起するためには、表面ポテンシャル φ_s が 0.52 [eV] 必要であることが分かる。

3.6 SOI における空乏層近似による閾値の定式化

3.6.1 仕事関数差を考えない場合

SOI での空乏層近似を用いて、閾値 V_{th} をバックバイアス V_B の関数として定式化する。まずは $\delta a_f, \delta a_s, \delta i_s$ を次のように定義する。

$$\delta a_f = 0.52 - |\phi_{Bf}| \quad (3.17)$$

$$\delta a_s = \delta i_s = 0.52 - |\phi_{Bs}| \quad (3.18)$$

図 3.5 において

$$V_a = V_g - \frac{Q}{\epsilon_{ox}} T_{fox} \quad (= |2\phi_{Bf}|) \quad (3.19)$$

$$V_b = V_g - \frac{Q}{\epsilon_{ox}} T_{fox} - \frac{Q}{\epsilon_{si}} T_{soi} + \frac{qN_{Af}T_{soi}^2}{2\epsilon_{si}} \quad (3.20)$$

$$V_c = V_g - \frac{Q}{\epsilon_{ox}} T_{fox} - \frac{Q}{\epsilon_{si}} T_{soi} + \frac{qN_{Af}T_{soi}^2}{2\epsilon_{si}} - \frac{Q - qN_{Af}T_{soi}}{\epsilon_{ox}} T_{box} \quad (3.21)$$

$$\left(= V_B + |2\phi_{Bs}| + \underline{\underline{\delta i_s}} \right) \quad (3.22)$$

これらの式から Q を消去すると

$$V_{th} = -\frac{\epsilon_{si}T_{fox}}{\epsilon_{ox}T_{soi} + \epsilon_{si}T_{box}} \times \left(V_B + |2\phi_{Bs}| + \underline{\underline{\delta i_s}} - |2\phi_{Bf}| - \frac{qN_{Af}T_{soi}^2}{2\epsilon_{si}} - \frac{qN_{Af}T_{soi}T_{box}}{\epsilon_{ox}} \right) + |2\phi_{Bf}| \quad (3.23)$$

同様に、case 1 から case 7 まで求めると、

case 1

$$V_{th} = \frac{\epsilon_{si}}{\epsilon_{ox}} \cdot \frac{T_{box}}{T_{soi}} \left(|2\phi_{Bf}| + \delta a_f \frac{qN_{Af}T_{soi}^2}{2\epsilon_{si}} \right) + |2\phi_{Bf}| + \delta a_s \quad (3.24)$$

case 2

$$V_{th} = -\left(\frac{T_{fox}}{T_{box}} + \frac{\epsilon_{ox}}{\epsilon_{si}} \cdot \frac{T_{soi}}{T_{box}} \right) (V_B - \delta a_s) + qN_{Af} \left(\frac{\frac{1}{2}T_{soi}^2}{\epsilon_{si}} + \frac{T_{soi}T_{fox}}{\epsilon_{ox}} \right) + \left(1 + \frac{T_{fox}}{T_{box}} + \frac{\epsilon_{ox}}{\epsilon_{si}} \cdot \frac{T_{soi}}{T_{box}} \right) \cdot |2\phi_{Bf}| \quad (3.25)$$

case 3

$$V_{th} = -\frac{\epsilon_{si}T_{fox} + \epsilon_{ox}T_{soi}}{\epsilon_{si}T_{box}} (V_B - \delta a_s) + qN_{Af} \left(\frac{T_{soi}T_{fox}}{\epsilon_{ox}} + \frac{T_{soi}^2}{2\epsilon_{si}} \right) + \left(1 + \frac{\epsilon_{si}T_{fox} + \epsilon_{ox}T_{soi}}{\epsilon_{si}T_{box}} \right) \cdot |2\phi_{Bf}| \quad (3.26)$$

case 4

$$V_{th} = -\frac{\epsilon_{si}T_{fox}}{\epsilon_{ox}T_{soi} + \epsilon_{si}T_{box}} \left\{ V_B - \delta a_s - qN_{Af} \left(\frac{T_{soi}^2}{2\epsilon_{si}} + \frac{T_{box}T_{soi}}{\epsilon_{ox}} \right) \right\} + \left(1 + \frac{2\epsilon_{si}T_{fox}}{\epsilon_{ox}T_{soi} + 2\epsilon_{si}T_{box}} \right) \cdot |2\phi_{Bf}| \quad (3.27)$$

case 5

$$V_{th} = |2\phi_{Bf}| + \frac{qN_{Af}T_{soi}T_{fox}}{\epsilon_{ox}} + \frac{qN_{As}T_{fox}T_d}{\epsilon_{ox}} \quad (3.28)$$

ただし、 T_d は次の方程式の解

$$\frac{qN_{As}}{2\epsilon_{si}}T_d^2 + qN_{As} \left(\frac{T_{soi}}{\epsilon_{si}} + \frac{T_{box}}{\epsilon_{ox}} \right) T_d + \frac{qN_{Af}T_{soi}^2}{2\epsilon_{si}} - |2\phi_{Bf}| + V_B = 0 \quad (3.29)$$

case 6

$$V_{th} = -\frac{\epsilon_{si}T_{fox}}{\epsilon_{ox}T_{soi} + \epsilon_{si}T_{box}} \times \left(V_B + 2\phi_s + \delta i_s - |2\phi_{Bf}| - \frac{qN_{Af}T_{soi}^2}{2\epsilon_{si}} - \frac{qN_{Af}T_{soi}T_{box}}{\epsilon_{ox}} \right) + |2\phi_{Bf}| \quad (3.30)$$

case 7

$$V_{th} = \frac{\epsilon_{si}}{\epsilon_{ox}} \cdot \frac{T_{fox}}{T_{soi}} \left(|2\phi_{Bf}| + \delta a_f + \frac{qN_{Af}T_{soi}^2}{2\epsilon_{si}} \right) + |2\phi_{Bf}| \quad (3.31)$$

3.6.2 仕事関数差を考慮した場合

仕事関数差を考慮すると図 2.5を参照して

$$V_B \rightarrow V_B - (|\phi_{Bs}| - |\phi_{Bf}|) \quad (3.32)$$

$$V_g \rightarrow V_g - (|\phi_{Bg}| - |\phi_{Bf}|) \quad (3.33)$$

とする必要がある。

同様にして、pppMOS についても計算できる。計算結果はここでは省略する。

3.7 計算結果

式 (3.24)-(3.31)、また、同様にして求めた pppMOS の空乏層近似での閾値の変化を、実測値とともに図 3.9に示す。なお、この図は実測値を仕事関数差分上下、左右に移動している。

SOI における空乏層近似による結果は、従来の空乏層近似による結果とは異なり、実測値と良く一致する。これはシミュレーション結果とも一致する。(図 2.6参照) これにより、SOI における空乏層近似の正しさが分かる。

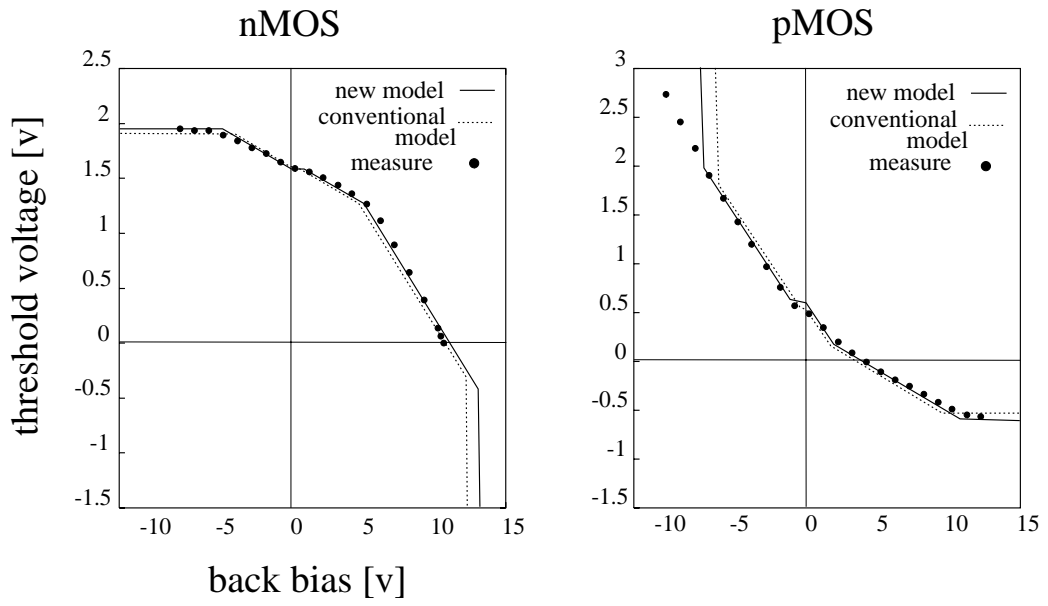


図 3.9: SOI での空乏層近似モデルによる閾値の変化

第4章

膜厚、ドーピング濃度の計算

第3章では空乏層近似を用いて閾値のバックバイアスによる変化を解析し、SOIでの空乏層近似が妥当なものであることを示した。この章では、空乏層近似による解析式を用いて、閾値の測定値から $T_{fox}, T_{soi}, T_{box}, N_{Af}$ を求めることを考える。

4.1 パラメータの抽出

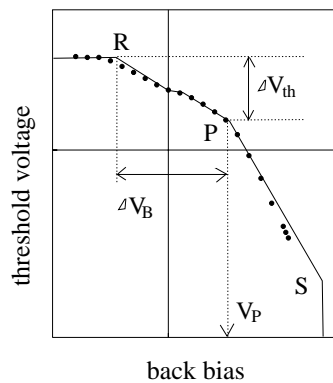


図 4.1: パラメータ

図 4.1に示すように点 P,R,S をとる。

測定値での閾値電流は $I_{th} = 200[\text{nA}]$ としたが、この値を変えると閾値も微妙に変わってしまう。つまり、閾値電流の値のとり方によって $V_{th} - V_B$ カーブが上下に移動してしまう。また、バックバイアスを大きくした時、SOIでは $I-V$ カーブが理想の形にならず、従って閾値も理想値とは異なってしまいうため、点 S の値は使えない。従って、点 P,R,S についての V_g, V_B という6つの値が使えそうであるが、実際に計算に使える値は P の V_B の値, R の V_B の値、P,R の V_g の値の差 ΔV_{th} 、の3つである。

4.2 膜厚の計算

ここでは、ドーピング濃度は分かっているものとする。

点 R は case 6 と case 7 の境界であり、

$$V_g - (-|\phi_{Bg}| - |\phi_{Bf}|) = \frac{\epsilon_{si}}{\epsilon_{ox}} \cdot \frac{T_{fox}}{T_{soi}} \left(|2\phi_{Bf}| + \delta a_f + \frac{qN_{Af}T_{soi}^2}{2\epsilon_{si}} \right) + |2\phi_{Bf}| \quad (4.1)$$

$$V_B - (|\phi_{Bs}| - |\phi_{Bf}|) = -\frac{\epsilon_{si}}{\epsilon_{ox}} \cdot \frac{T_{box}}{T_{soi}} (|2\phi_{Bf}| + \delta a_f) + \frac{qN_{Af}T_{soi}T_{box}}{2\epsilon_{ox}} - |2\phi_{Bs}| - \delta i_s \quad (4.2)$$

点 P は case 3 と case 4 の境界であり、

$$V_g - (-|\phi_{Bg}| - |\phi_{Bf}|) = |2\phi_{Bf}| + \frac{qN_{Af}\frac{1}{2}T_{soi}}{\epsilon_{ox}} T_{fox} \quad (4.3)$$

$$V_B - (|\phi_{Bs}| - |\phi_{Bf}|) = |2\phi_{Bf}| + \frac{qN_{Af}\frac{1}{2}T_{soi}}{\epsilon_{ox}} T_{box} + \delta a_s \quad (= V_P) \quad (4.4)$$

式 (4.1) と (4.3)、式 (4.2) と (4.4) より

$$\Delta V_{th} = \frac{\epsilon_{si}}{\epsilon_{ox}} \cdot \frac{T_{fox}}{T_{soi}} (|2\phi_{Bf}| + \delta a_f) \quad (4.5)$$

$$\Delta V_B = |2\phi_{Bf}| + \delta a_s + \frac{\epsilon_{si}}{\epsilon_{ox}} \cdot \frac{T_{box}}{T_{soi}} (|2\phi_{Bf}| + \delta a_f) + |2\phi_{Bs}| + \delta i_s \quad (4.6)$$

式 (4.4),(4.6) より T_{box} を消去して整理すると

$$C = qN_{Af} \frac{\Delta V_B - |2\phi_{Bf}| - \delta a_s - |2\phi_{Bs}| - \delta i_s}{\epsilon_{si} (|2\phi_{Bf}| + \delta a_f)} \quad (4.7)$$

として

$$T_{soi} = \sqrt{\frac{2\{V_P + (|\phi_{Bs}| - |\phi_{Bf}|) - |2\phi_{Bf}| - \delta a_s\}}{C}} \quad (4.8)$$

また、式 (4.5)、(4.6) より

$$T_{fox} = \frac{\epsilon_{ox}}{\epsilon_{si}} \cdot \frac{\Delta V_{th}}{|2\phi_{Bf}| + \delta a_f} T_{soi} \quad (4.9)$$

$$T_{box} = \frac{\epsilon_{ox}}{\epsilon_{si}} \cdot \frac{\Delta V_B - |2\phi_{Bf}| - \delta a_s - |2\phi_{Bs}| - \delta i_s}{|2\phi_{Bf}| + \delta a_f} T_{soi} \quad (4.10)$$

以上、式 (4.7)-(4.10) より、膜厚を計算できる。試作デバイスの測定値を代入してみると、 $T_{fox} = 6.2$ [nm], $T_{soi} = 29$ [nm], $T_{box} = 84$ [nm] となり、かなり正確に膜厚を求めることができることが分かる。

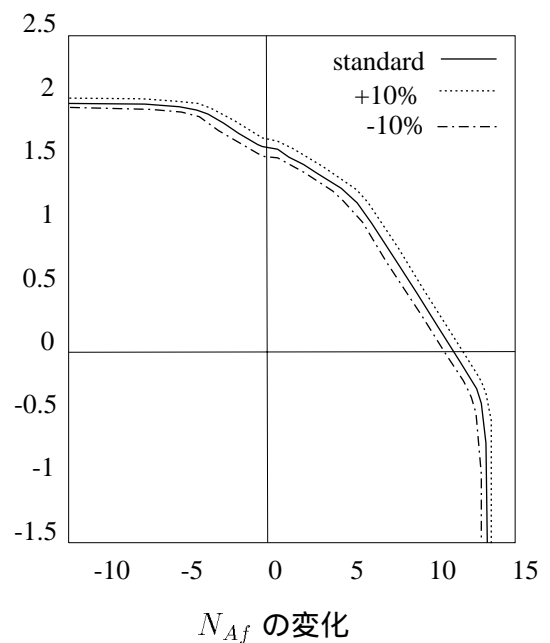
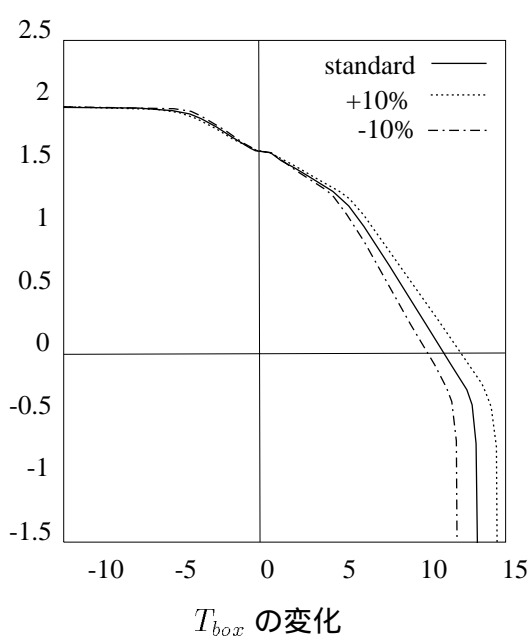
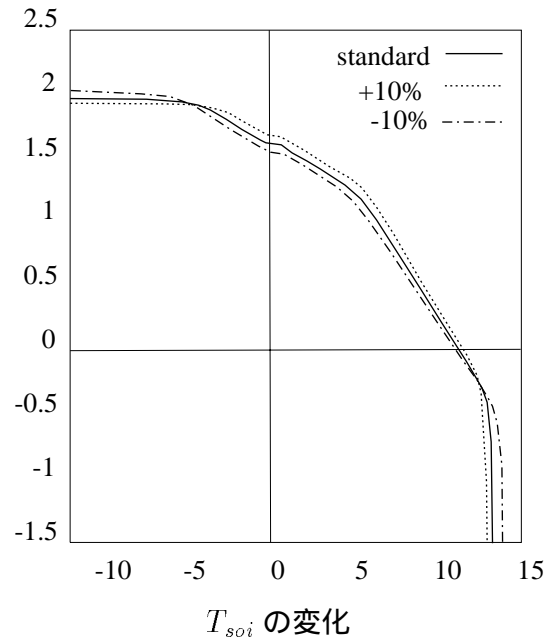
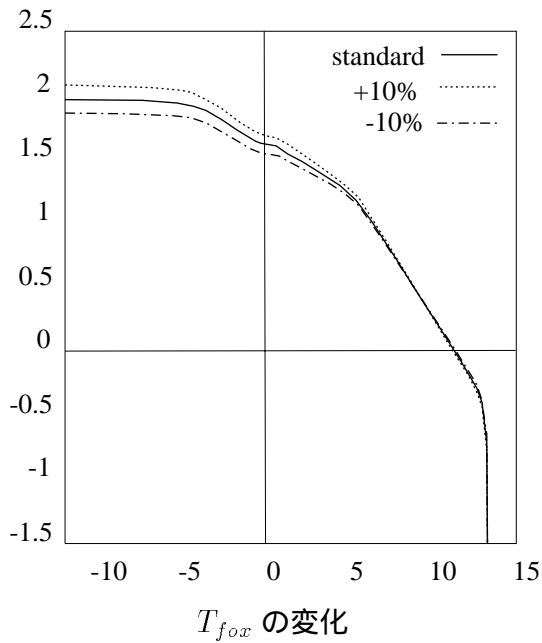
4.3 ドープ濃度の計算

ここでは、膜厚は分かっているものとする。式 (4.5)、(4.6) から N_{Af} は計算できるのだが、 N_{Af} が変化しても、 $\Delta V_{th}, \Delta V_B$ はあまり変化しないので、式 (4.5)、(4.6) から計算しても良い精度が得られない。 V_P の値は N_{Af} の値の変化と共によく変化するので、式 (4.4) から求める。

Newton 法 (2.3節参照) を用いて式 (4.4) を N_{Af} について解くと $N_{Af} = 6.9 \times 10^{23}$ [m⁻³] となり、これもかなり正確に求めることができることが分かる。

4.4 精度について

閾値の測定値から、膜厚、ドーピング濃度が求められることが分かったが、その精度について考察するため、膜厚、ドーピング濃度をそれぞれ $\pm 10\%$ 変化させた時のシミュレーションの結果を示す。これらの結果を見ると、 $\pm 10\%$ の変化で結果が大きくずれており、測定値からの膜厚などの計算の精度が高いことが分かる。



第 5 章

結論、及び今後の展望

本研究で次のことが分かった。

1. SOI での閾値のバックバイアス依存性は、一次元の Poisson 方程式と、基板部をも含めた熱平衡の式のみで解析することができる。
2. 一次元シミュレーションでは閾値は、SOI 部のキャリアの積分値がある一定値になったとき、とすればよい。
3. SOI での空乏層近似モデルは、従来のバルク素子のものとは異なり、ポテンシャルがフェルミ準位を基準として ± 0.52 [eV] のときをそれぞれ強反転、強蓄積と考えなければならない。閾値の判定については従来どおり、バンドベンディングが $|2\phi_B|$ と考える。
4. 空乏層近似モデルによると閾値の状態は次の 7 つの場合に分けられる。このときいずれの場合も SOI 部は完全空乏化している。
 - case 1 : フロント SOI と基板シリコンは強蓄積、バック SOI でチャンネルができる場合。
 - case 2 : 基板シリコンは強蓄積、バック SOI でチャンネルができる場合。
 - case 3 : 基板シリコンは強蓄積、ゲート電荷も正であり、バック SOI でチャンネルができる場合。
 - case 4 : 基板シリコンは強蓄積、ゲート電荷も正であり、フロント SOI でチャンネルができる場合。
 - case 5 : 基板シリコンが空乏または弱反転しており、フロント SOI でチャンネルができる場合。
 - case 6 : 基板シリコンが強反転しており、フロント SOI でチャンネルができる場合。
 - case 7 : 基板シリコンが強反転、バック SOI が強蓄積しており、フロント SOI でチャンネルができる場合。
5. この空乏層近似モデルを用いて、閾値の測定値から膜厚、ドーパ濃度などを求めることができる。

本研究では、一次元解析をするためロングチャンネルデバイスを用いたが、この結果はショートチャンネルデバイスのための二次元解析を行なう際の足掛かりとなるであろう。また、バックバイアスを大きくした時の $I-V$ カーブのズレを解析できるようになれば閾値の値も合わせることができ、より正確な膜厚、ドーパ濃度の見積りが可能にあるであろう。

参考文献

- [1] 古川 静二郎, ” 半導体デバイス,” コロナ社, 1982
- [2] 菅野 卓雄, ”SIMOX を用いた高トランスコンダクタンス MOS 電界効果トランジスタの試作研究,” 平成三年度科学研究費補助金試験研究 (2) 研究成果報告書, Apr. 1992
- [3] MAKOTO YOSHIMI, HIROAKI HAZAMA, MINORU TAKAHASHI, SHIGERU KAMBAYASHI, TETSUNORI WADA, KOUICHI KATO, and HIROYUKI TANGO, ”Two-Dimensional Simulation and Measurement of High-Performance MOSFET's Made on a Very Thin SOI Film,” *IEEE Trans. Electron Devices*, vol.36, no.3, p.493, 1989.
- [4] Heng Tien Chen and Ruey Shing Huang, ”An Analytical Model for Back-Gate Effects on Ultrathin-Film SOI MOSFET's,” *IEEE Electron Device Letters*, vol.12, no.8, p.433, 1991.
- [5] 池野 理門, ” 領域分割によるデバイスシミュレーションの高速化手法,” 東京大学電子工学科修士論文, Feb. 1994.
- [6] J. メーカー, M.A. ジャック, P.B. デニア, ”MOS LSI 設計入門,” 産業図書, 1984.
- [7] KEN YAMAGUCHI, ”Field-Dependent Mobility Model for Two-Dimensional Numerical Analysis of MOSFET's,” *IEEE Trans. Electron Devices*, vol. ED-26, no.7, p1068, 1979.
- [8] KEN YAMAGUCHI, ”A Mobility Model for Carriers in the MOS Inversion Layer,” *IEEE Trans. Electron Devices*, vol. ED-30, no.6, p658, 1983
- [9] Edward H. Nicollian, John R. Brews, ”MOS PHYSICS AND TECHNOLOGY,” A Wiley-Interscience publication, 1982.

謝辞

本研究を行なうにあたり、様々な面で協力してくれた浅田研の皆様には感謝します。特に、常に私の質問に親切に答えてくれた池野さん、伊藤さん、快適なコンピュータ環境を整備してくれた池田さん、毎週金曜日においしい料理を作ってくれた三堂さん、何かとお世話になった秋田さん、そしてなによりも、日頃から熱心に指導していただき、適切なアドバイスと指針を与えてくれた浅田邦博先生に深く感謝します。

みなさん、どうもありがとうございました。