

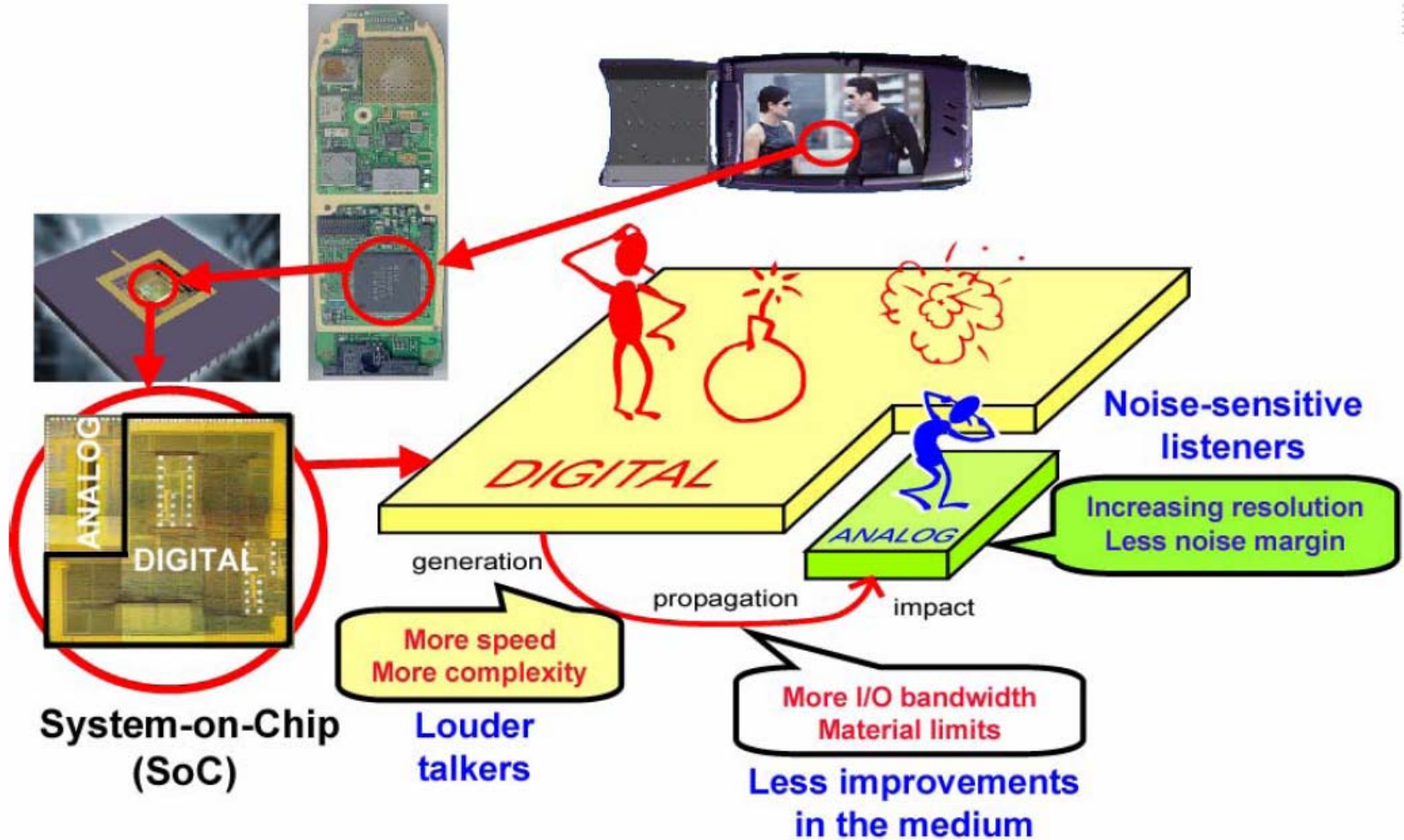
---

# di/dt 検出回路を用いた基板ノイズ低減の最適化

名倉 徹, 風間 大輔\*, 池田 誠, 浅田 邦博

東京大学VDEC, 工学系研究科\*

# 背景



- デジタル回路で発生したノイズが同一基板を伝播してアナログ回路の性能を低下させる

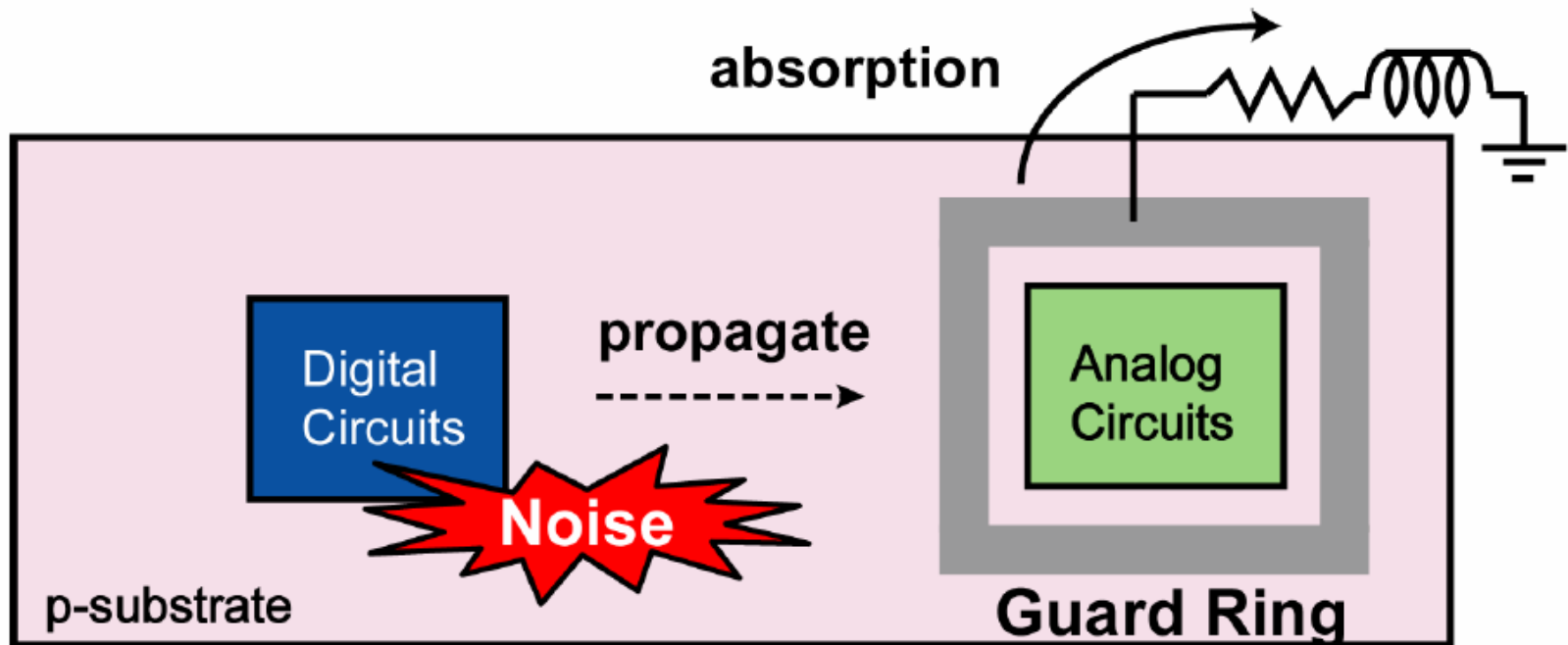
# 発表内容

---

- 複数  $di/dt$  検出回路を用いたフィードフォワード・アクティブ基板ノイズキャンセル手法
- 注入電流位相について
- ノイズ低減効果の各パラメータ依存性について
  - ▶ 電流注入ポイントの距離依存性
  - ▶ キャンセラーのサイズ依存性
  - ▶ インダクタサイズ依存性
- まとめ

# 従来の基板ノイズ低減手法 — ガードリング

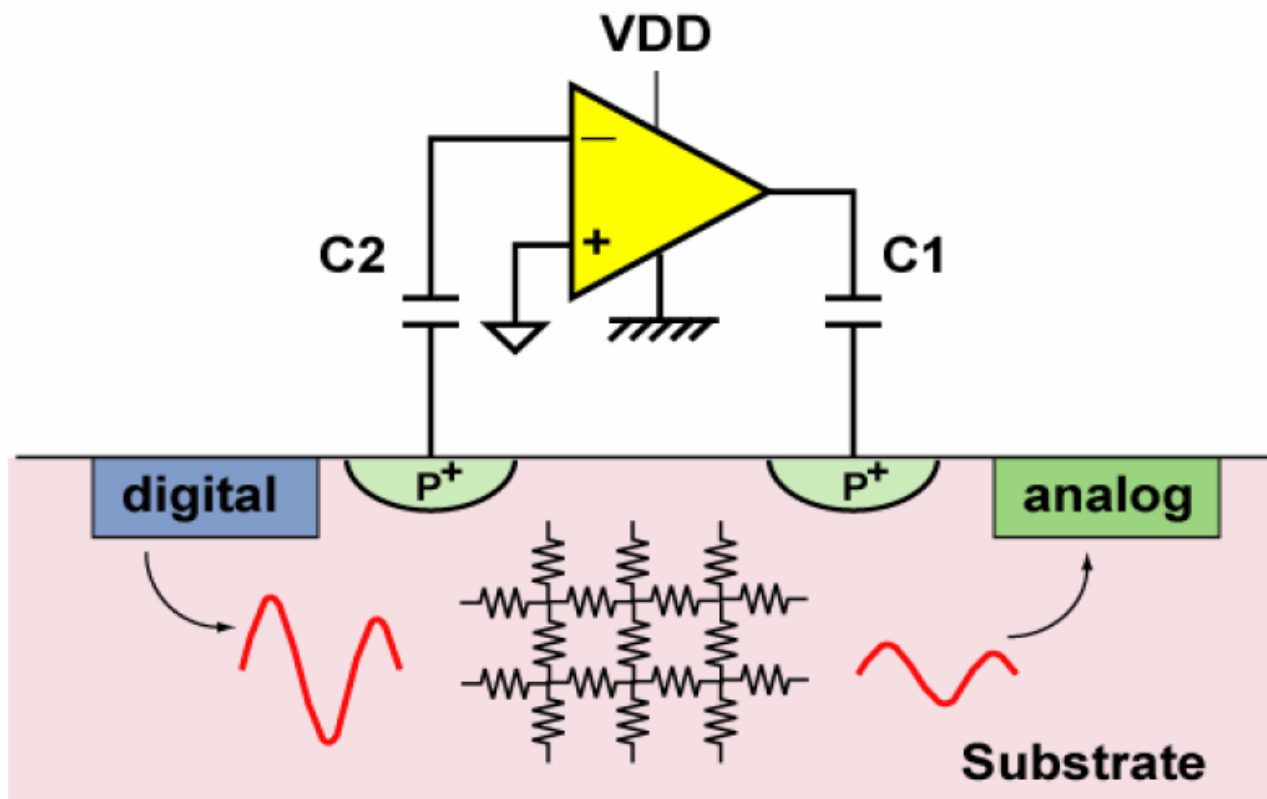
- 低インピーダンス領域で囲み、ノイズを吸収する



インダクタンスの影響で、高周波成分のノイズは除去できない

# 従来の基板ノイズ低減手法 – フィードバック

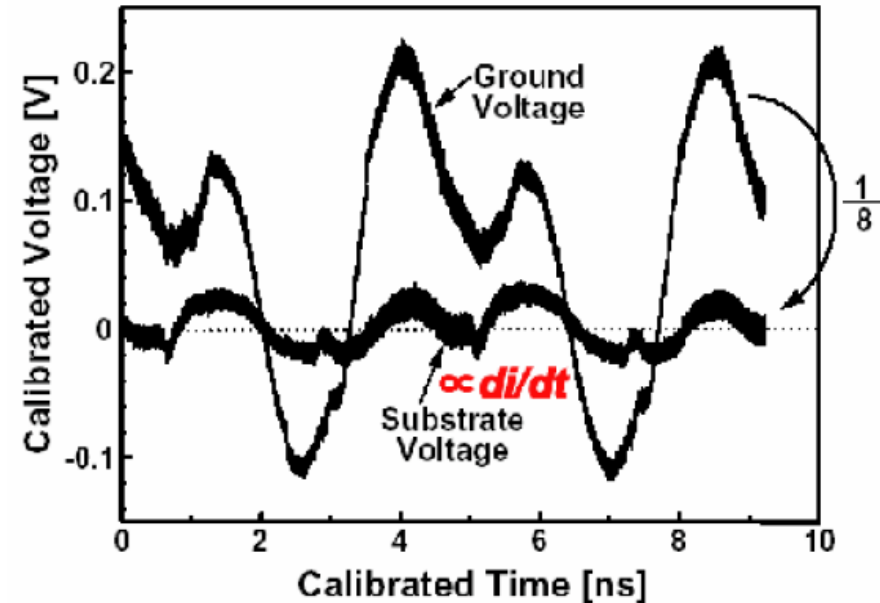
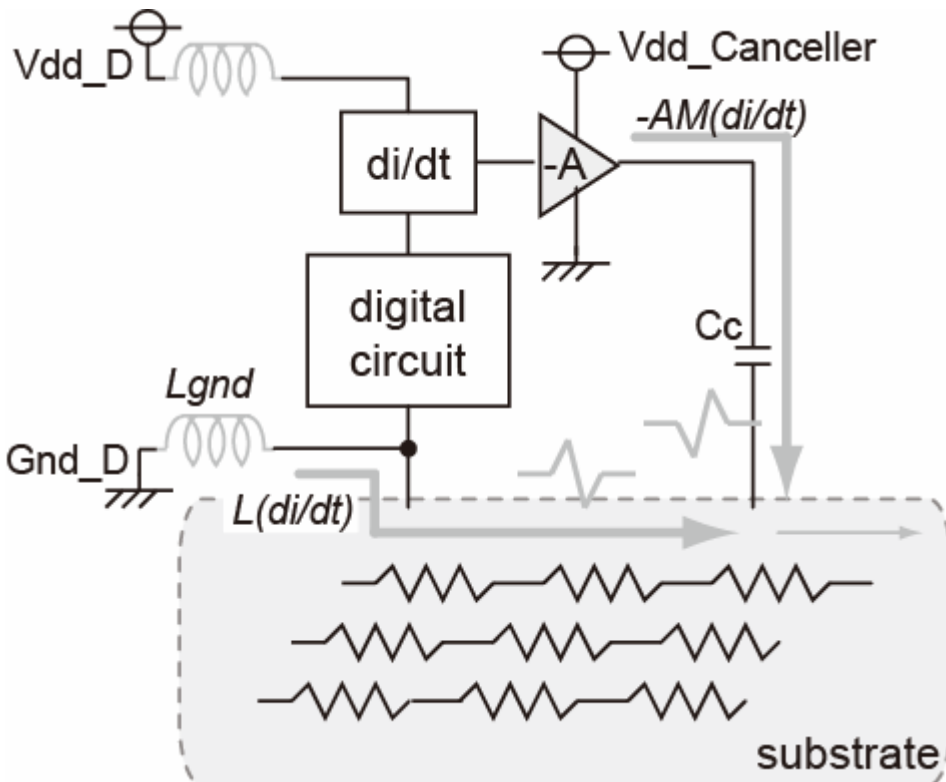
- ノイズを測定し、逆位相の信号を基板に注入



フィードバック系となり、狭周波数帯域や安定性の問題

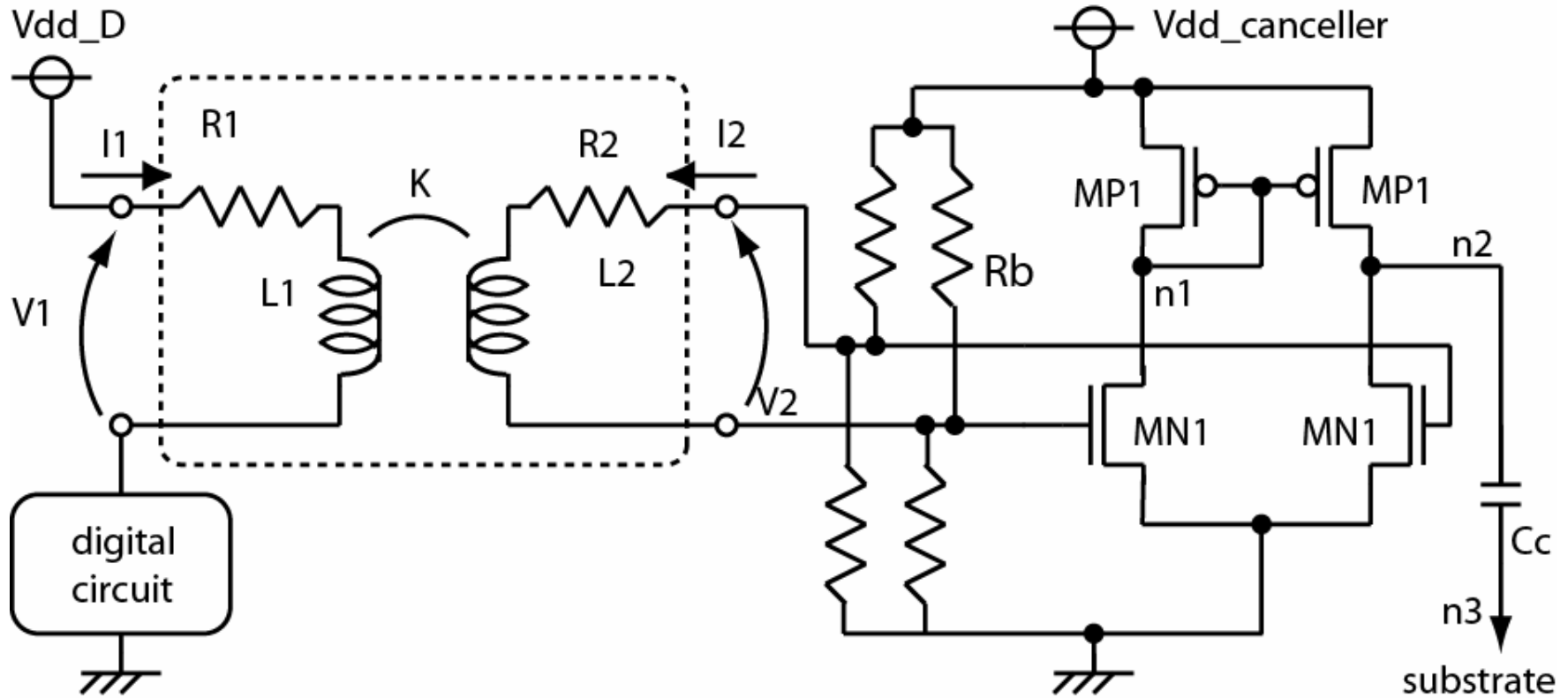
# 従来のアクティブ基板ノイズキャンセル

- 基板電位はGndに接続されている。内部Gndノイズは  $di/dt$  に比例し、基板ノイズも  $di/dt$  に比例する
- $di/dt$  を測定し、逆位相の電荷を基板に注入して基板ノイズをキャンセル



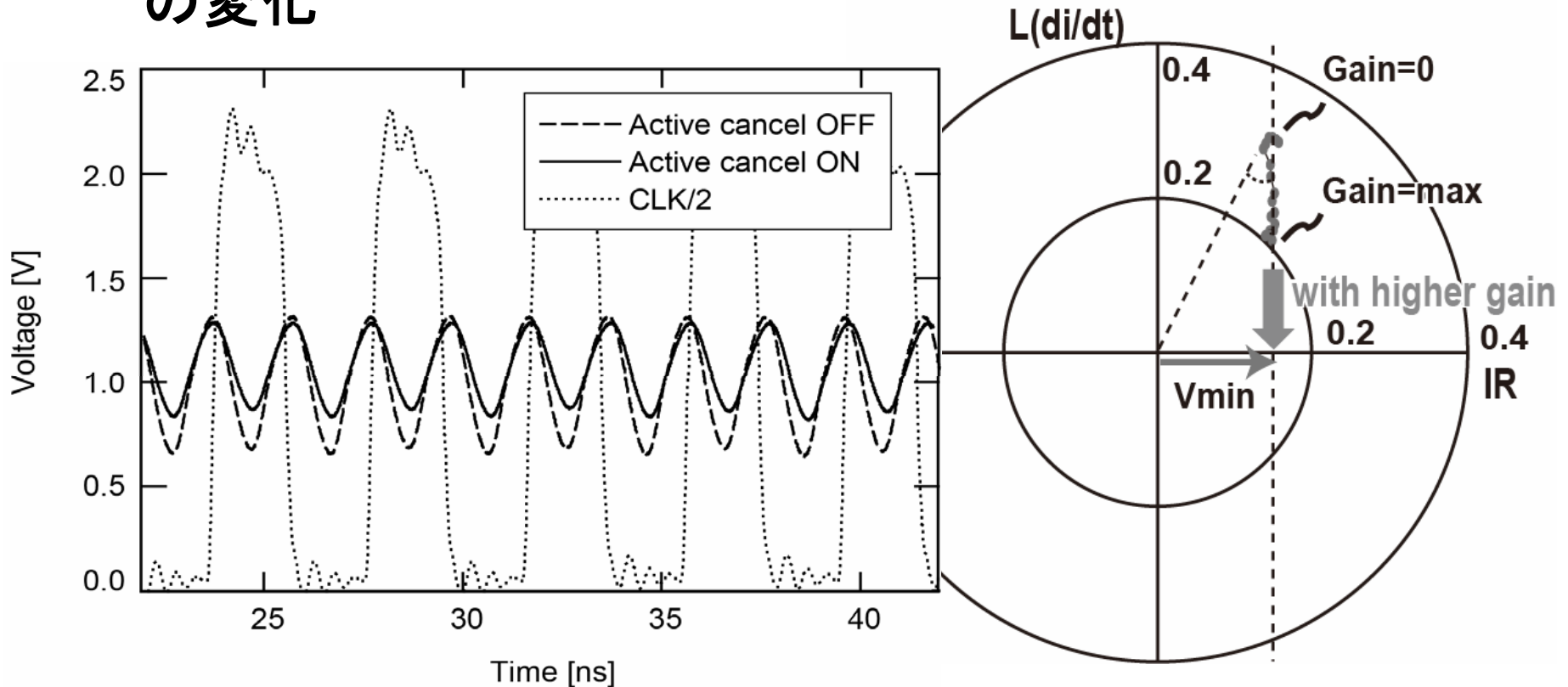
# di/dt 検出を用いた基板ノイズキャンセル

- di/dt の逆位相電流を注入
- DCブロック容量  $C_c$  は十分大きい



# 基板ノイズの低減量

- キャンセル電流の注入量を増やした場合の、基板ノイズの変化

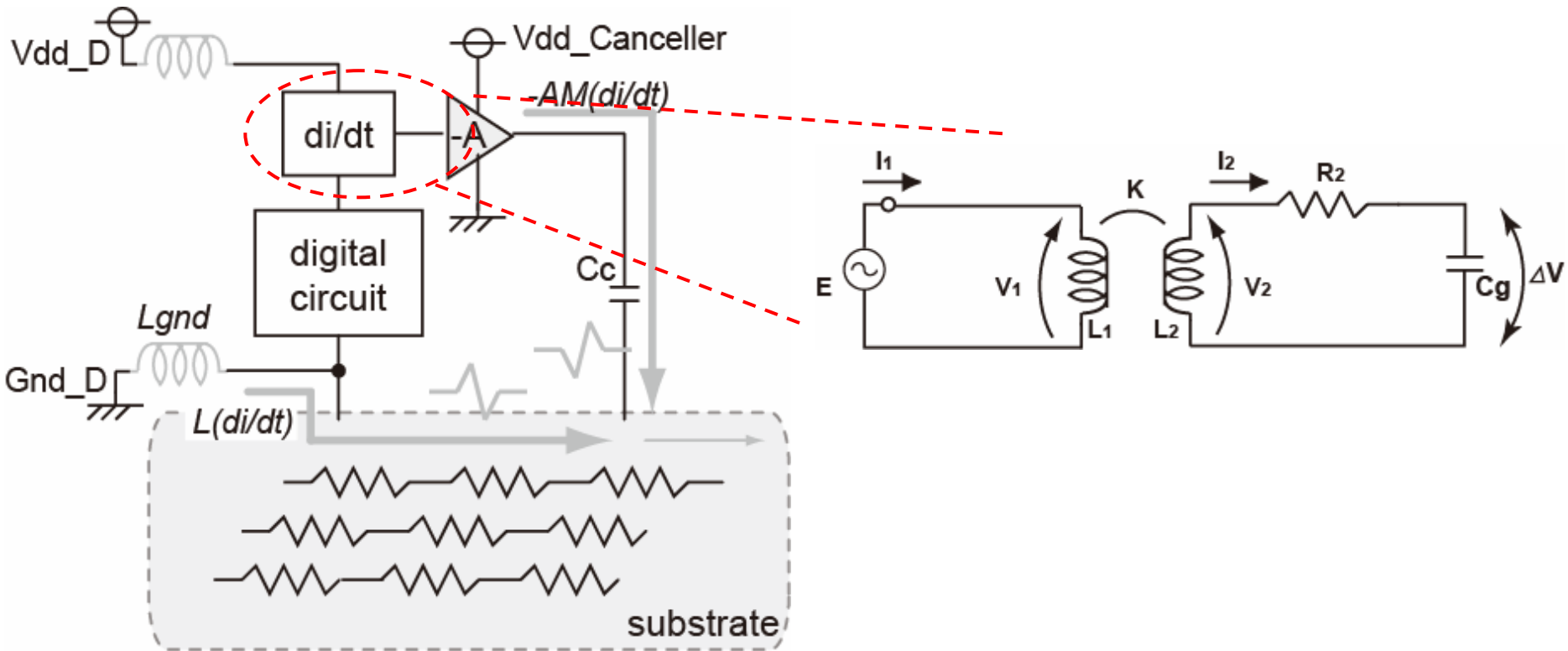


- 電荷注入量が足りず、ノイズ最小化になっていない
- 基板ノイズとキャンセル電流の位相がややずれている



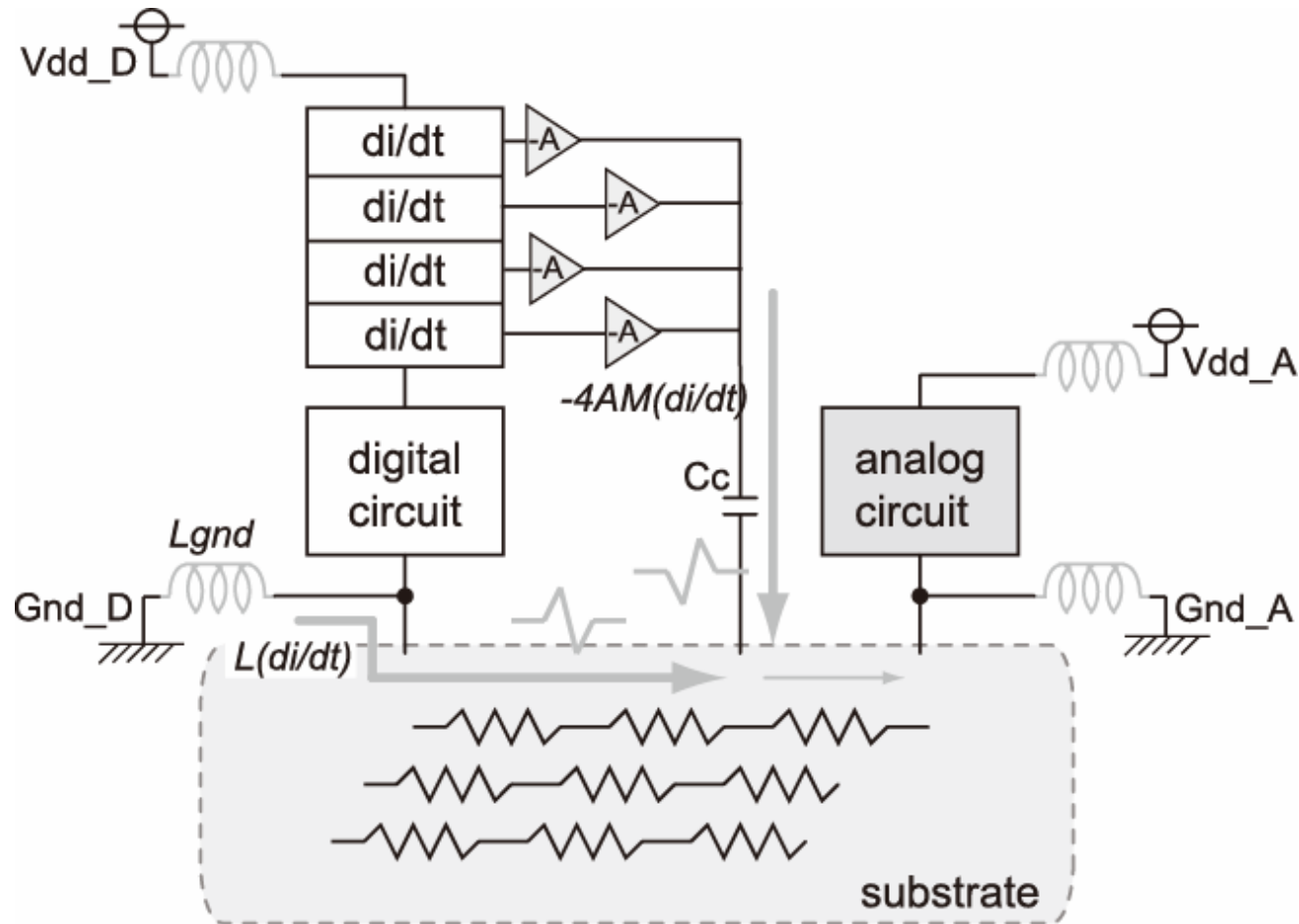
# キャンセル量を増やすには

- 電流量を増やす
- ノイズと注入電流の位相をそろえる



アンプを大きくすると、抵抗/容量の影響で位相がずれ、高周波特性が悪化する

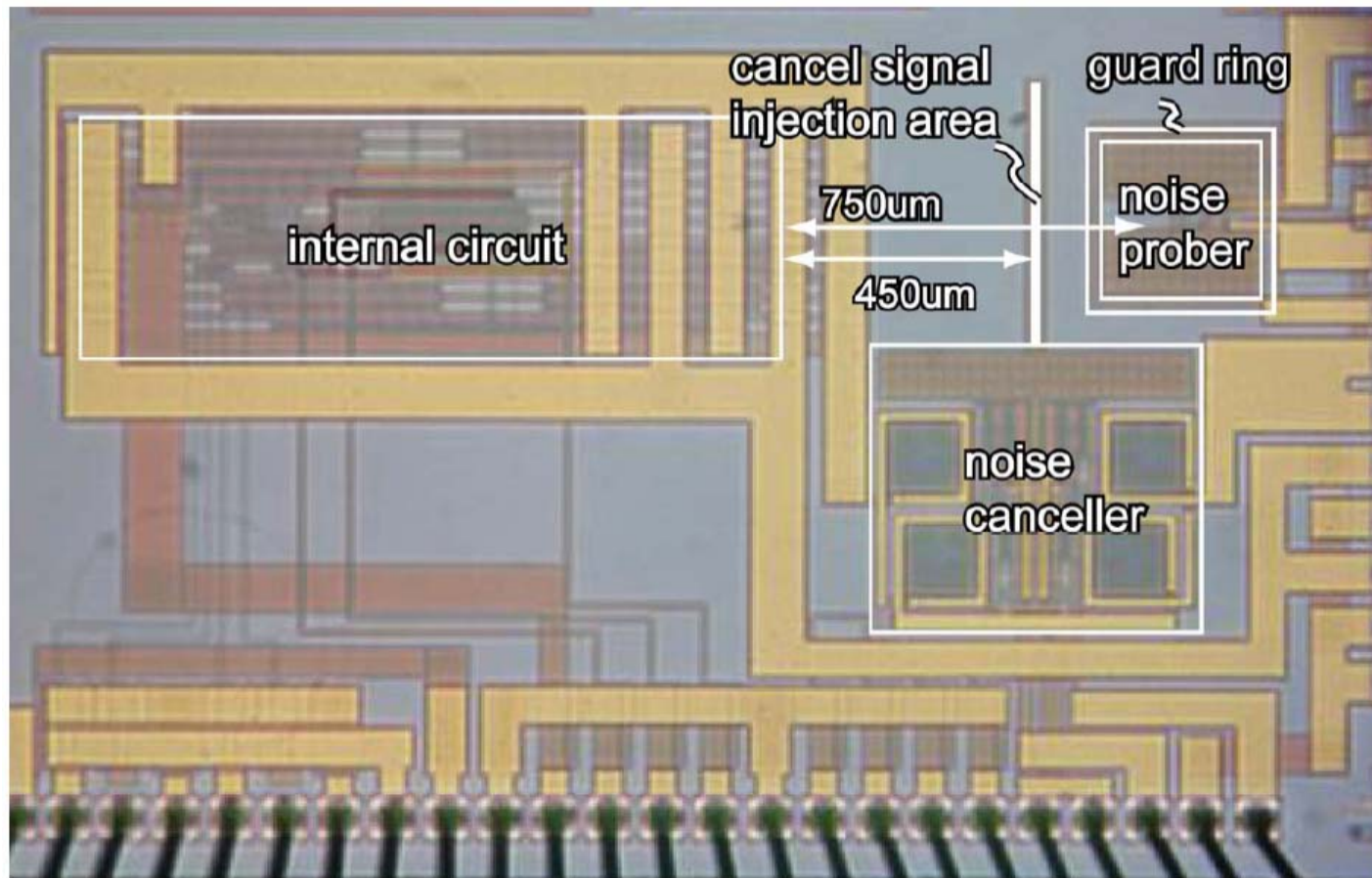
# 複数 $di/dt$ を用いる



周波数特性の劣化なく、利得を上げることが可能

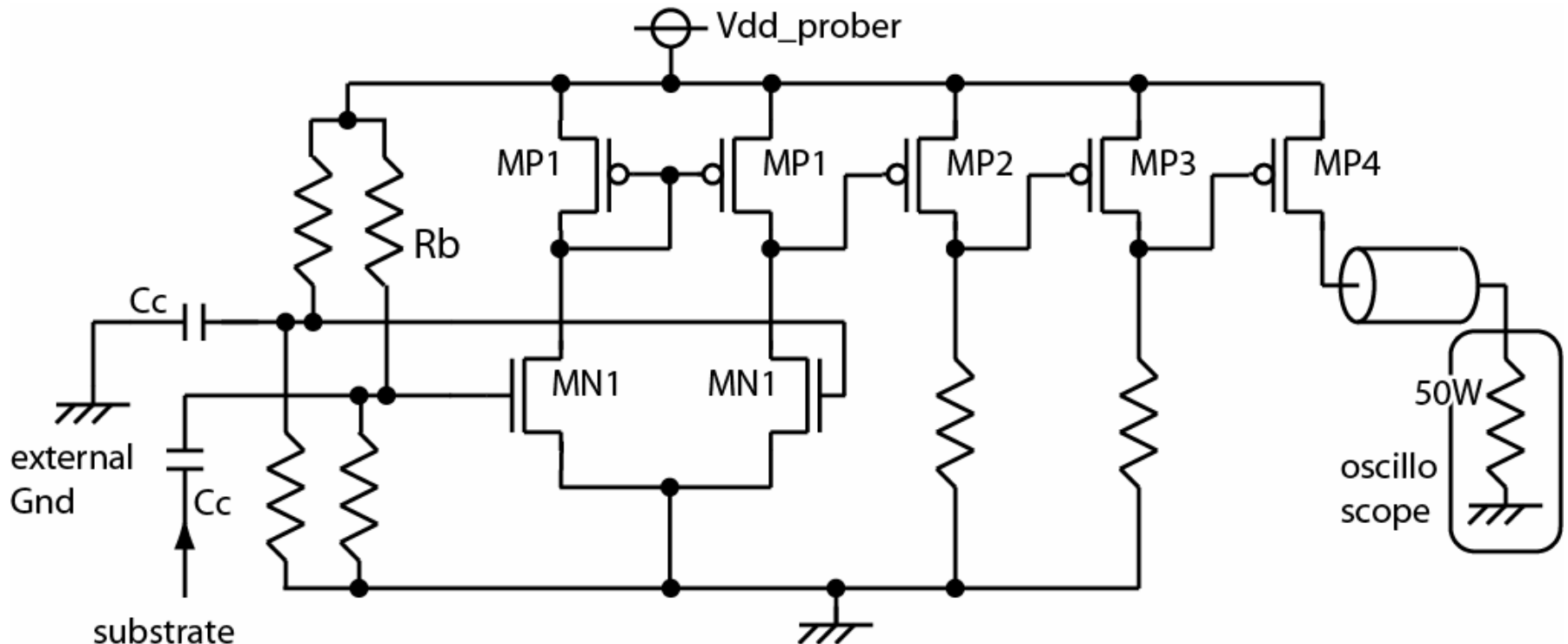
# チップ写真

- 0.35um CMOS プロセス (1P3M, Vdd=3.3V)
- キャンセル電流注入はノイズ源とプローブの間に配置

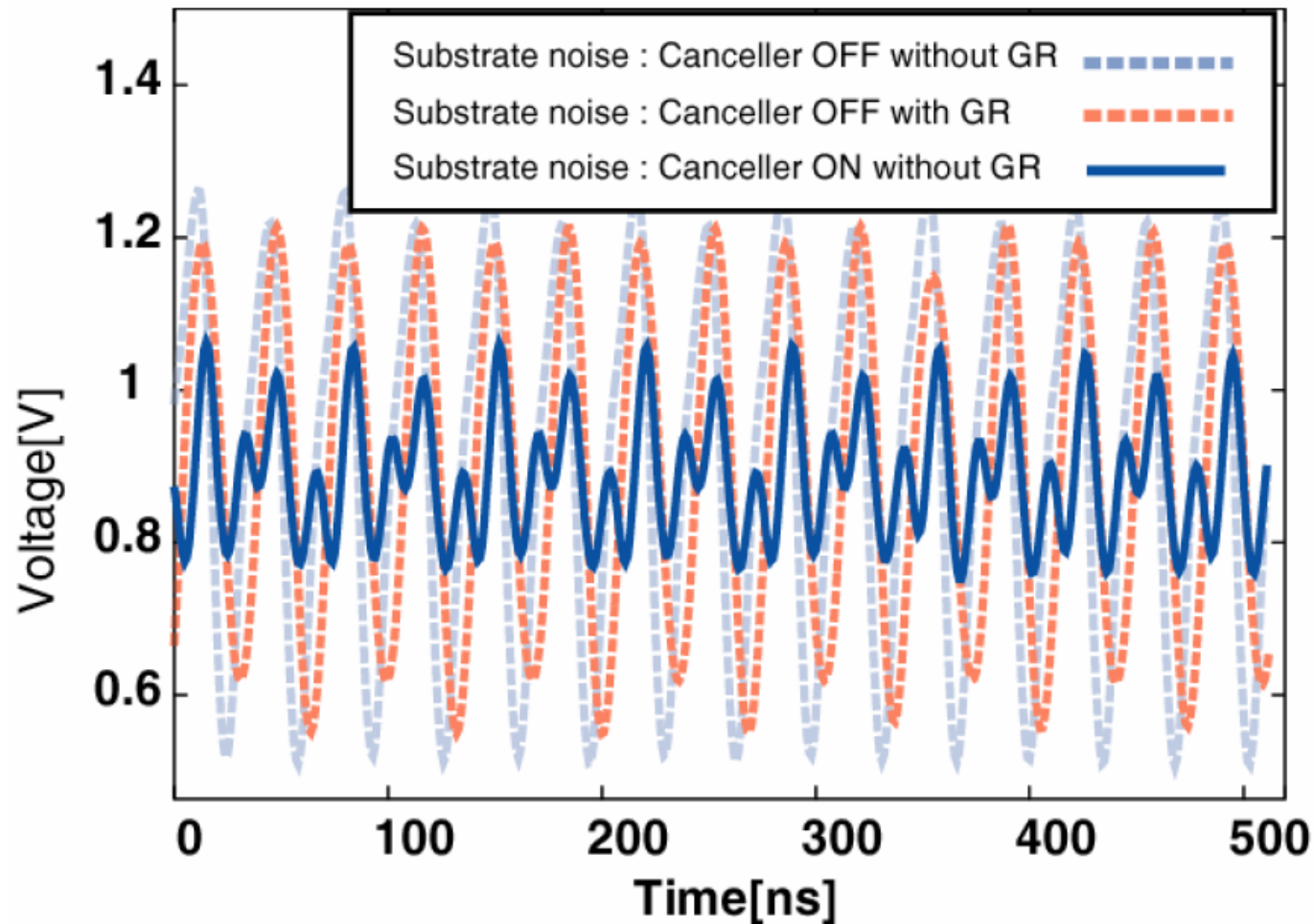


# 検証用ノイズ測定回路

- 基板と外部GNDとの相補増幅回路
- NMOSには基板コンタクトは打たなかった

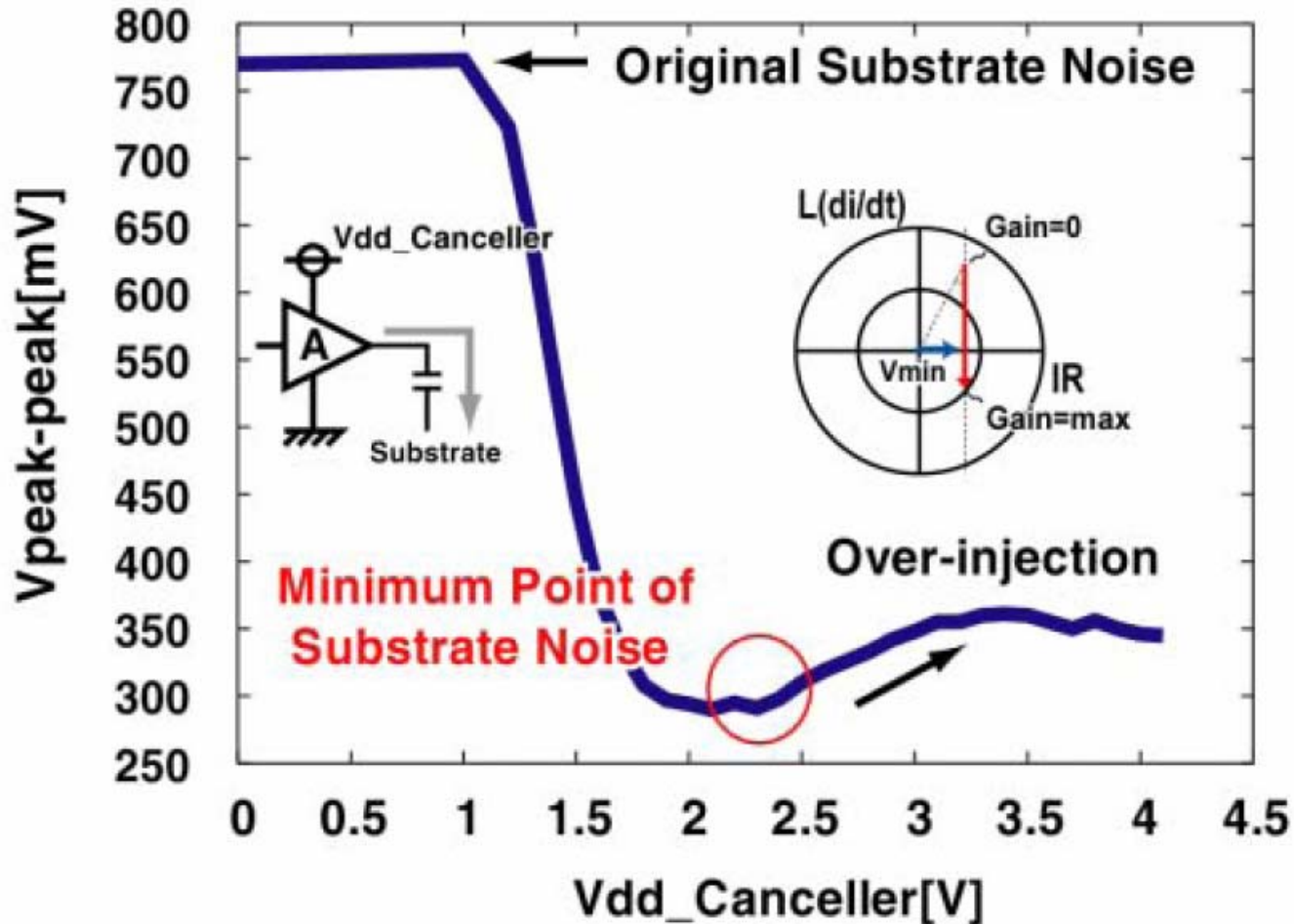


# 基板ノイズ測定波形



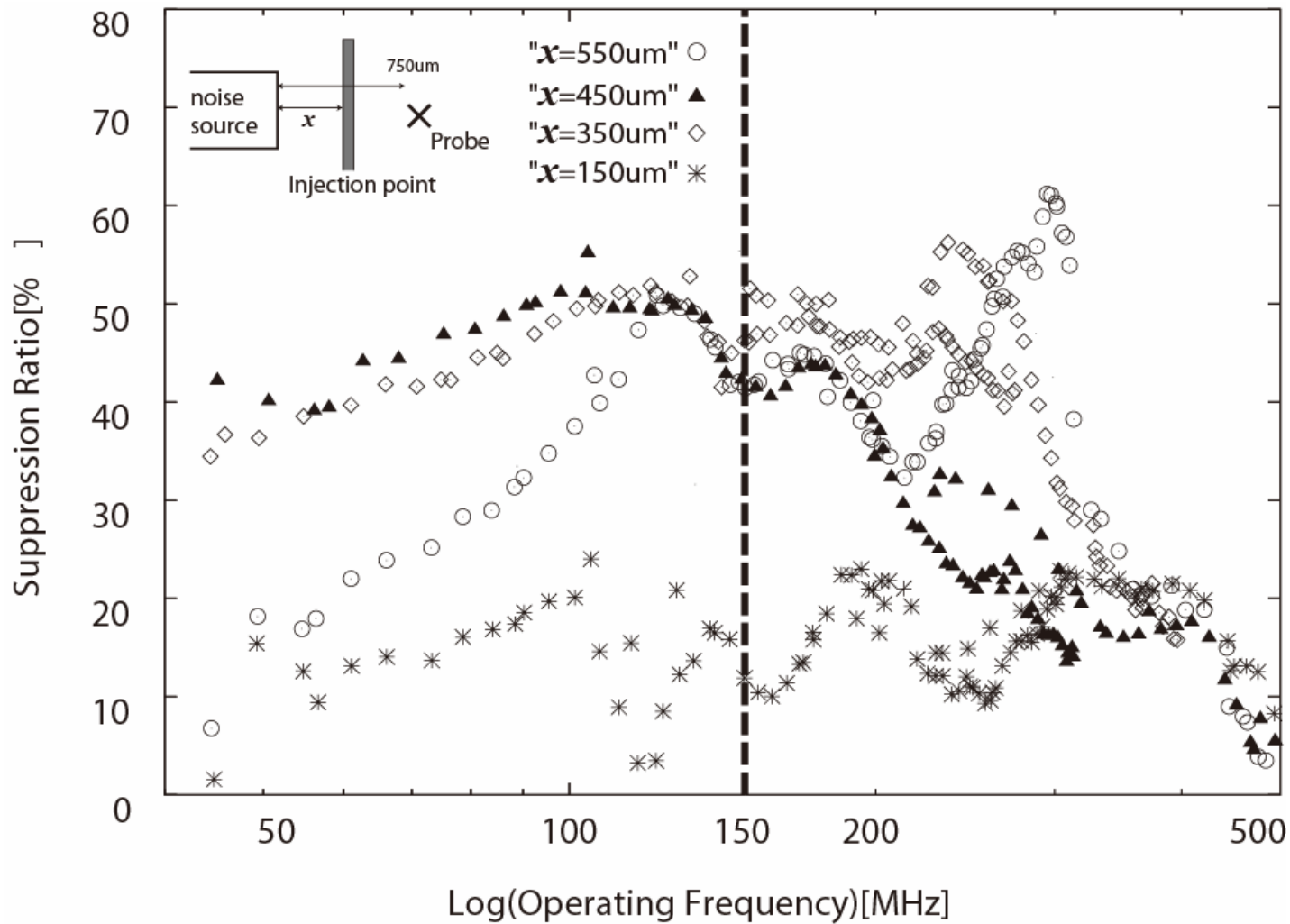
通常のガードリングよりも高性能なノイズ削減を実現

# ノイズ振幅変化

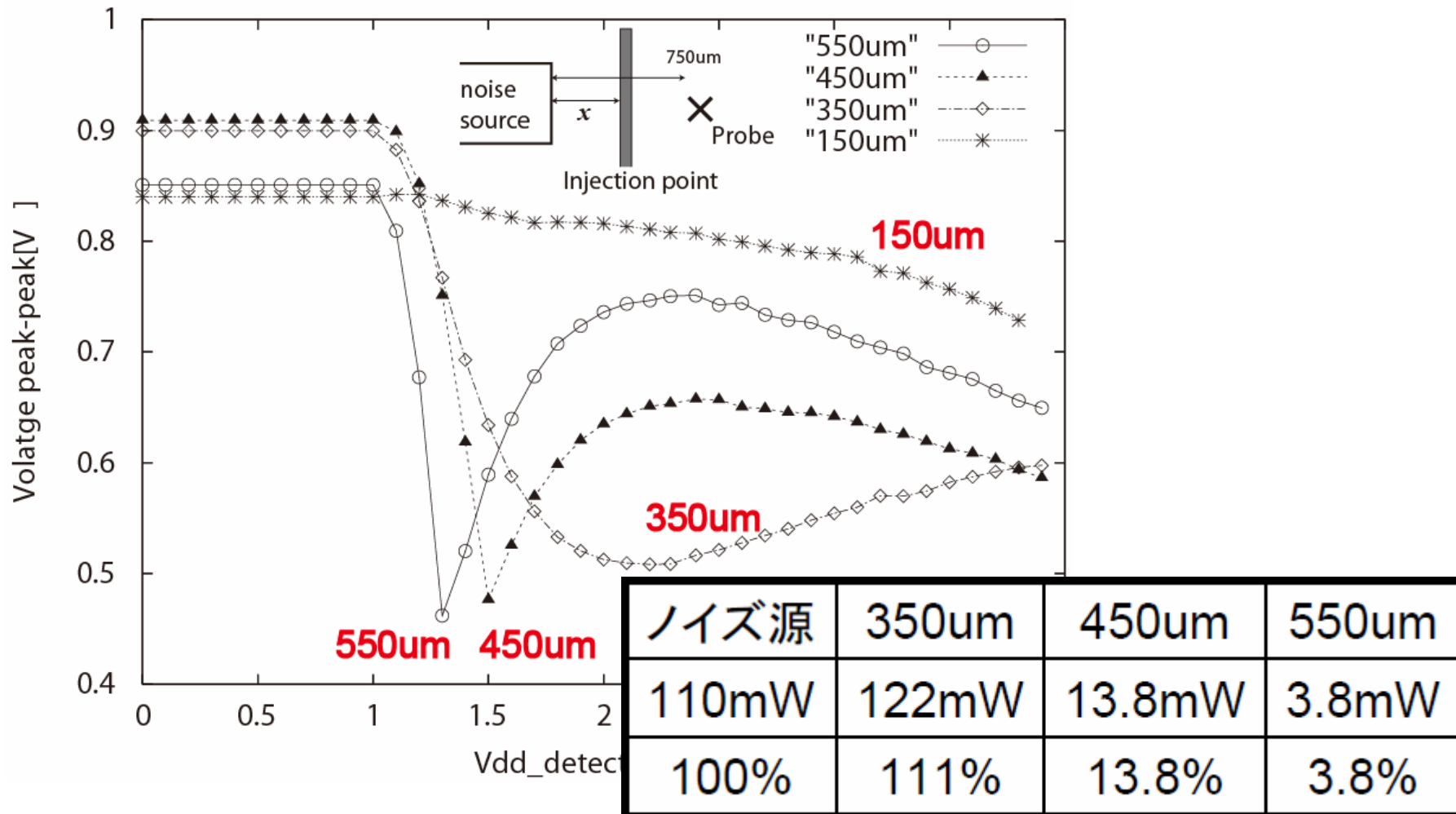


基板ノイズの最小値が存在する  
→ 十分なキャンセル電流注入量  
ただし、位相はややずれている

# キャンセル信号注入位置の依存性



# キャンセル信号注入位置の依存性

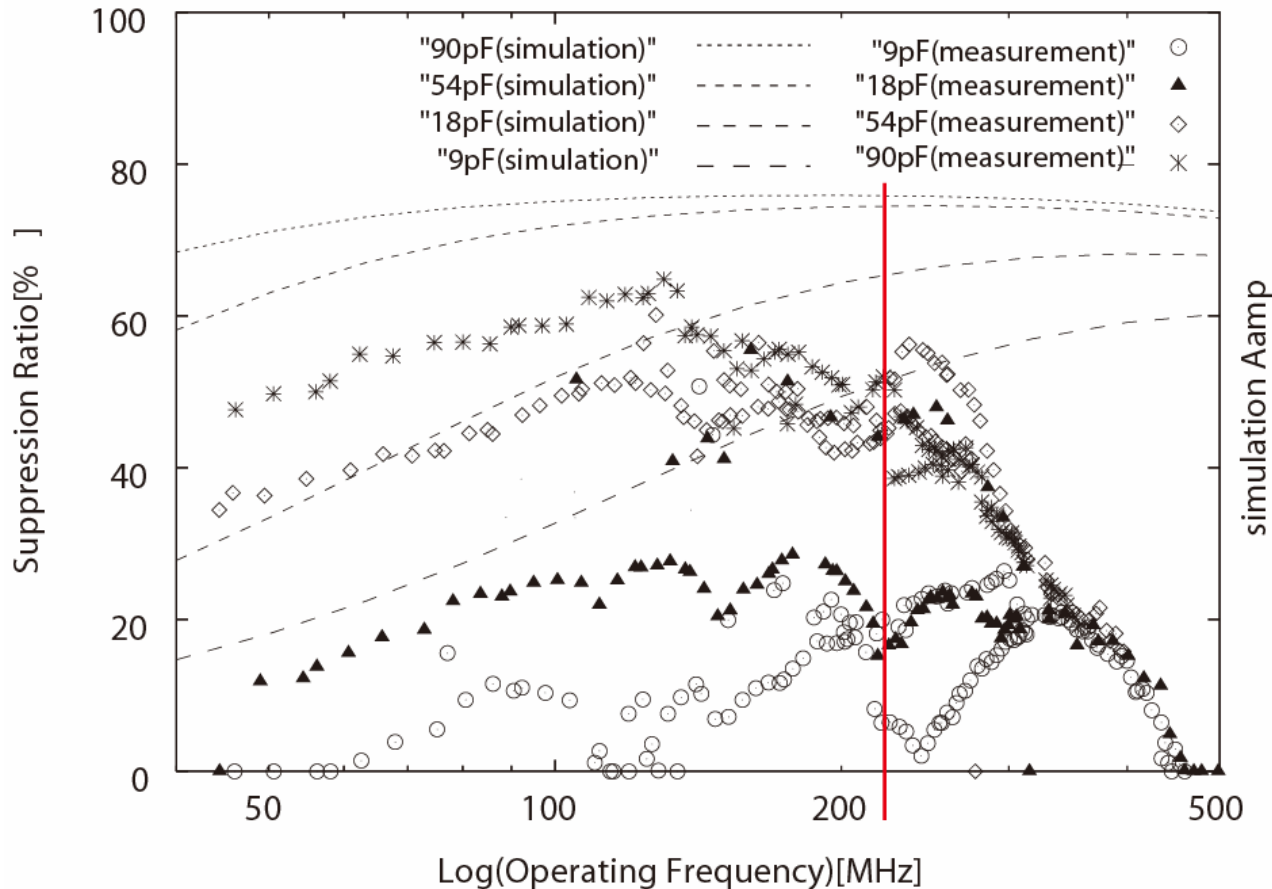


注入位置をノイズ源から遠ざける

→ 基板ノイズ減衰 → 低利得・低電力でノイズ低減可能

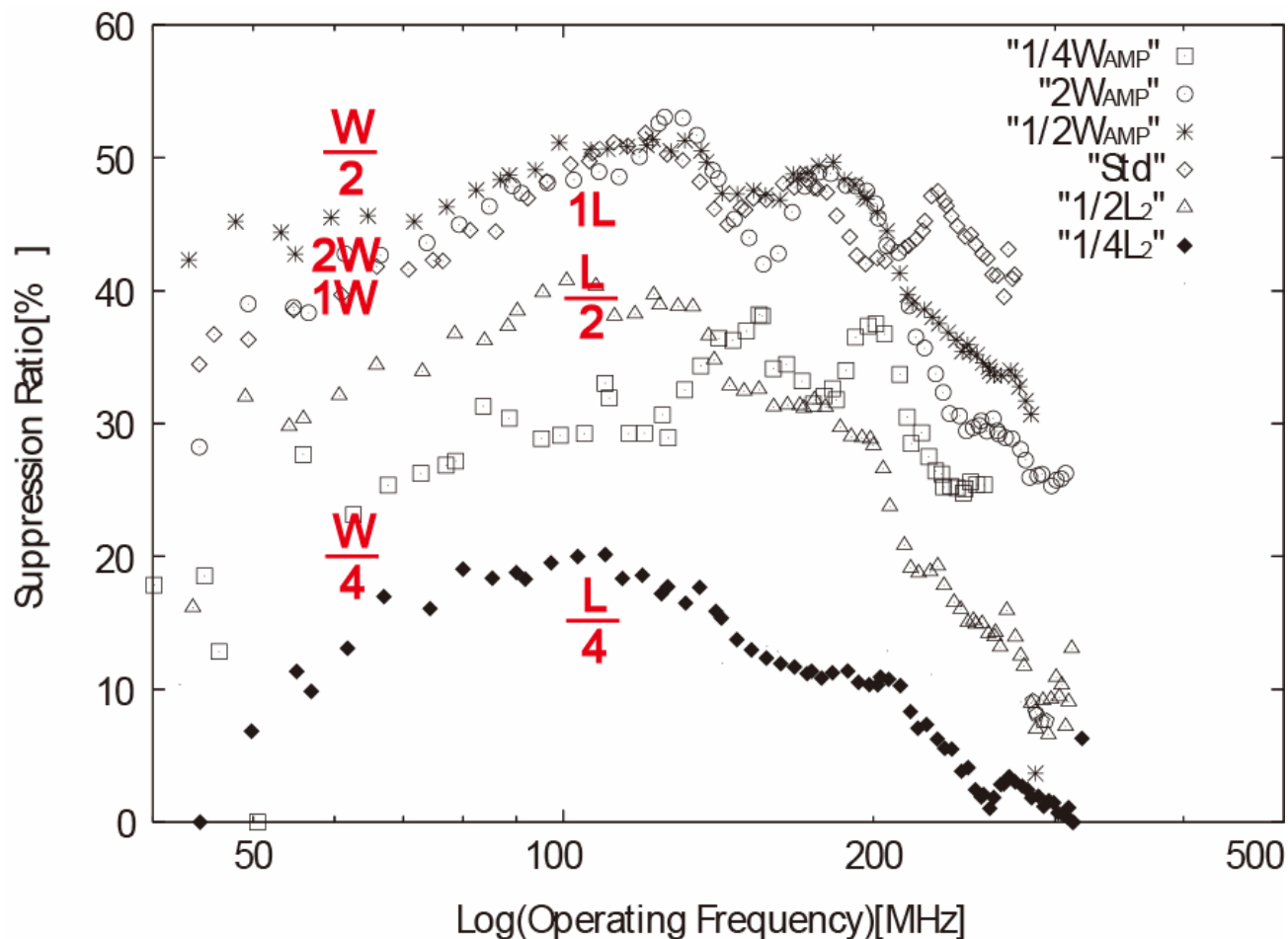


# DCブロック容量の依存性



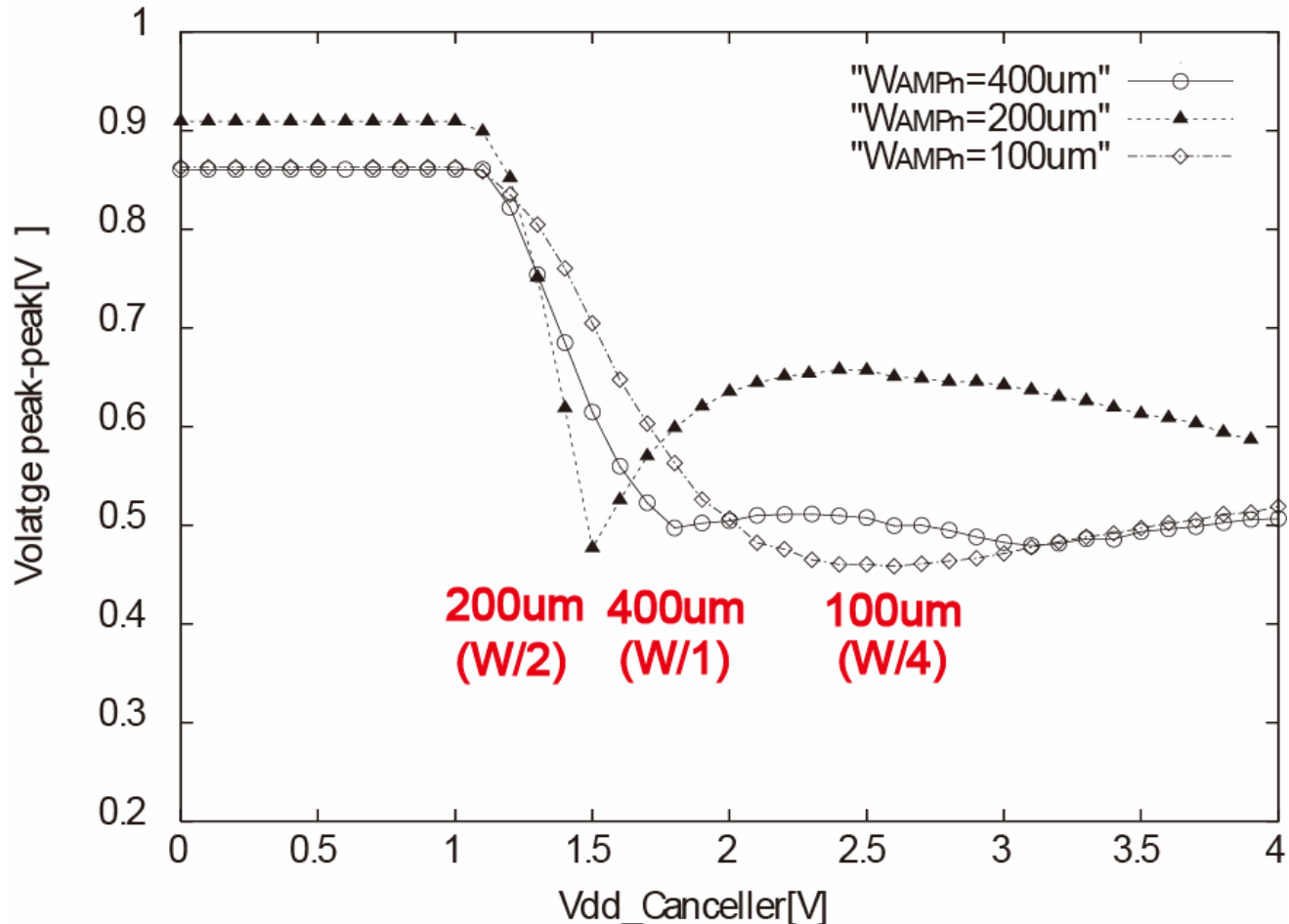
**220MHz で 54pF と 90pF のノイズ低減効果が一致  
→ 基板抵抗が 20Ω程度であると推定可能**

# アンプサイズ、インダクタサイズの依存性



- ・ キャンセラーサイズには周波数特性による最適値が存在
- ・ インダクタは大きいほど良い

# キャンセラーサイズの依存性



キャンセラーサイズは、大きければいいというわけではない  
→ 過注入、位相条件等を考慮する必要あり

# まとめ

---

- $di/dt$  検出回路を用いて逆相電流を基板に注入することで、基板ノイズを低減可能である
- 複数  $di/dt$  検出回路を並列接続することで、位相回転を防ぎ、高効率なノイズ低減が可能である
- 逆相電流注入ポイントはノイズ源から離れている方が効果的である
- 電流注入用回路を大きくするよりも、インダクタを大きくするほうが基板ノイズ低減効果は大きい